ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE
Fakulta elektrotechnická

DIPLOMOVÁ PRÁCE
PLC řízení modelu technologie s využitím PCI-1750

Martin Rampas

Katedra řídicí techniky
Vedoucí diplomové práce: Ing. Richard Šusta PhD.

Prohlášení

Prohlašuji, že jsem svou diplomovou práci vypracoval samostatně a použil jsem pouze podklady (literaturu, projekty, software atd.) uvedené v přiloženém seznamu.

Nemám závažný důvod proti užití tohoto školního díla ve smyslu § 60 Zákona č.121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon).

V Praze, dne 4.1.2004 .....

podpis

Poděkování

Rád bych poděkoval vedoucímu Diplomové práce Ing. Richardovi Šustovi, PhD. za cenné připomínky, svým rodičům za podporu při studiu a Doc. Ing. Pavlovi Přibylovi, CSc. za odbornou konzultaci z oblasti řídicích systémů silniční dopravy.

Abstrakt

Účelem této diplomové práce je návrh a realizace řízení virtuálního modelu křižovatky. Virtuální model je vykonáván na osobním počítači vybaveném vstupně/výstupní kartou Advantech PCI-1750 a řízen pomocí PLC (Programmable logic controller) firmy Siemens. Řešení problému je rozděleno na dvě části.

První část se zabývá funkčním propojením PCI-1750 a PLC, aby bylo umožněno řízení virtuálního modelu. Za tímto účelem je třeba navrhnout vhodný propojovací mezičlen, který zajistí převod mezi napěťovými úrovněmi logických signálů obou zařízení. Návrh propojovacího mezičlenu není závislý na konkrétním virtuálním modelu, ale pouze na elektronických parametrech vstupních a výstupních kanálů PCI-1750, resp. PLC. Z tohoto důvodu je v této části k virtuálnímu modelu přistupováno jako k libovolnému modelu technologie.

Druhá část se zabývá tvorbou konkrétních řídicích algoritmů pro řízení dopravního provozu na křižovatce pomocí SSZ (světelné signalizační zařízení). Křižovatka se skládá ze čtyř příjezdových komunikací, osazených indukčními smyčkami a prahy, a čtyř přechodů pro chodce, které jsou vybaveny tlačítky pro požadavek na přechod komunikace chodcem.

Signály z indukčních smyček, prahů a tlačítek pro chodce jsou vstupy pro řídicí sytém. Výstupy řídicího systému jsou stavy jednotlivých světelných návěstidel (semaforů) vozidel a chodců.

Abstract

The master thesis discusses the control of a virtual model simulating of a traffic crossing. The model can run on a personal computer equipped by I/O card Advantech PCI-1750 and is controlled by a programmable logical controller (PLC) of Siemens.

The text of thesis consists on two main parts. The first part deals with the connection between PCI-1750 and the PLC. To allow the control of the virtual model, we have to design a proper interface for converting I/O voltage levels. Its design depends only on electrical parameters of I/O card channels, or PCL modules respectively.

The second part considers the algorithm for controlling street traffic with the aid of traffic signals. Our model of the crossing consists of four streets equipped by inducting detectors and it also has four crosswalks with push buttons for pedestrians.

The detectors and the push buttons are connected to the PLC, or to another control system. The outputs of the control are the states of the crossing signals for cars and for pedestrians.

Obsah

1 Úvod 7
2 Propojovací mezičlen pro PLC a Advantech PCI-1750 8
2.1 Základní požadavky kladené na mezičlen 8
2.2 Simatic S7-300 9
2.2.1 Specifikace modulu SM 323 DI16/DO16 x 24V/0,5A 11
2.2.1.1 Napájení a napěťové úrovně logických signálů 11
2.2.1.2 Vnitřní zapojení signálového modulu 13
2.2.1.3 Připojení signálového modulu k technologii 14
2.3 Advantech PCI-1750 15
2.3.1 Specifikace Advantech PCI-1750 16
2.3.1.1 Funkce karty PCI-1750 16
2.3.1.2 Parametry vstupních kanálů PCI-1750 17
2.3.1.3 Parametry výstupních kanálů PCI-1750 18
2.3.1.4 Časovače a čítače karty PCI-1750 19
2.3.1.5 Připojení karty PCI-1750 20
3 Vlastní návrh mezičlenu 22
3.1 Blok PLC/PCI 23
3.1.1 Elektronický návrh bloku 23
3.1.2 Výkonové dimenzování rezistorů 24
3.1.3 Použité součástky 24
3.2 Blok PCI/PLC 25
3.2.1 Elektronický návrh bloku 26
3.2.2 Výkonové dimenzování součástek 27
3.2.3 Použité součástky 27
3.3 Návrh napájecího bloku 28
3.4 Připojení mezičlenu k PCI-1750 a PLC 31
3.5 Parametry propojovacího mezičlenu 32
3.5.1 Další parametry bloku PCI/PLC 33
3.5.2 Další parametry bloku PLC/PCI 35
3.6 Dokumentace 37
4 Řízení virtuálního modelu křižovatky 38
4.1 Úvod do řízení dopravních systémů 38
4.2 Řízení dopravního uzlu 39
4.2.1 Terminologie 39
4.2.2 Struktura signálního programu 42
4.2.3 Určení parametrů signálního programu 44
4.2.4 Metody řízení uzlu 45
4.2.4.1 Pevné signální programy 45
4.2.4.2 Dopravně závislé řízení 47
4.3 Vlastní návrh řídicích algoritmů 48
4.3.1 Parametry řízeného systému 49
4.3.1.1 Popis dopravní situace 49
4.3.1.2 Rozměrový nákres křižovatky 49
4.3.1.3 Přiřazení vstupních a výstupních kanálů 50
4.3.1.4 Určení parametrů signálního programu 52

4.3.2 Pevný signální program 53
4.3.2.1 Algoritmus pevného signálního programu 53
4.3.2.2 Implementace pevného signálního programu 56
4.3.3 Dopravně závislé řízení 58
4.3.3.1 Algoritmus dopravně závislého řízení 59
4.3.3.2 Implementace dopravně závislého řízení 61
4.3.4 Implementace ručního řízení 62
4.3.5 Režim neřízené křižovatky 63
4.4 Vizualizace a ovládání řídicího systému 64
4.5 Hardware řídicího systému 65
4.6 Dokumentace 66
5 Závěr 67
6 Použitá literatura 69
7 Seznam příloh 70

1 Úvod

Motivací využití karty PCI-1750 je vytvoření virtuálního modelu technologie pomocí osobního počítače. V takovém případě se na osobním počítači vybaveným vstupně/výstupní kartou PCI-1750 vykonává program zajišťující simulaci chování skutečného modelu a vizualizaci jeho stavů. Karta PCI-1750 zajišťuje distribuci části stavů pro řídicí systém (z pohledu technologie se jedná o výstupy) a zároveň výkonné části programu zajistí předání akčních zásahů od řídicího systému (z pohledu technologie mluvíme o vstupech).

Virtuální model, jehož tvorbou se zabývá literatura [3], bude provozován na Katedře řídicí techniky v laboratoři K909, která disponuje programovatelnými logickými automaty Simatic S7 řady 300. Z tohoto důvodu bude řídicím systémem virtuálního modelu zařízení PLC Simatic S7-300 (viz. dále).

V kapitole „Propojovací mezičlen pro PLC a Advantech PCI-1750“ uvádím podrobný elektronický popis obou zařízení, resp. těch částí (modulů), které zprostředkovávají přenos logických signálů od virtuálního modelu k PLC a naopak. V případě karty PCI-1750 se jedná o vstupní a výstupní kanály, vyvedené na 37 pinový konektor. U modulární stanice Simatic S7-300 se jedná o vstupní a výstupní kanály signálového modulu SM 323 DI16/DO16 x 24V/0,5A.

Po podrobném popisu PCI-1750 a S7-300 uvádím návrh elektronických obvodů jednotlivých bloků propojovacího mezičlenu spolu s výkonovým dimenzováním použitých součástek.

V závěru kapitoly shrnuji parametry propojovacího mezičlenu (frekvenční charakteristiky, zpoždění průchodu signálu, tvar signálu…), které byly získány měřením na realizovaném prototypu.

Další část diplomové práce řeší návrh řídicího programu pro virtuální model křižovatky. Před vývojem vlastního algoritmu řízení do dokumentu zařazuji úvod do problematiky dopravních systémů, ve kterém zavádím a vysvětluji odborné pojmy z oblasti teorie řízení dopravy. Rovněž zde naleznete základní principy řízení dopravního uzlu, jejich výhody a kritéria pro volbu vhodného dopravního řešení. Poté pro virtuální model křižovatky navrhuji dva základní typy řízení.

Prvním typem je statické řízení (též sekvenční), které se vyznačuje pevnými dobami signálového programu, které jsou dopředu určeny a nemění se na základě dopravní situace.

Druhý typ představuje dynamické řízení, které postihuje aktuální dopravní situaci. Při tomto způsobu se mění parametry řízení na základě informací z indukčních detektorů, umístěných v povrchu příjezdových komunikací. Dynamické řízení (dopravně závislé řízení) je vhodné aplikovat především tam, kde se rychle mění parametry dopravy v průběhu dne.

2 Propojovací mezičlen pro PLC a Advantech PCI-1750

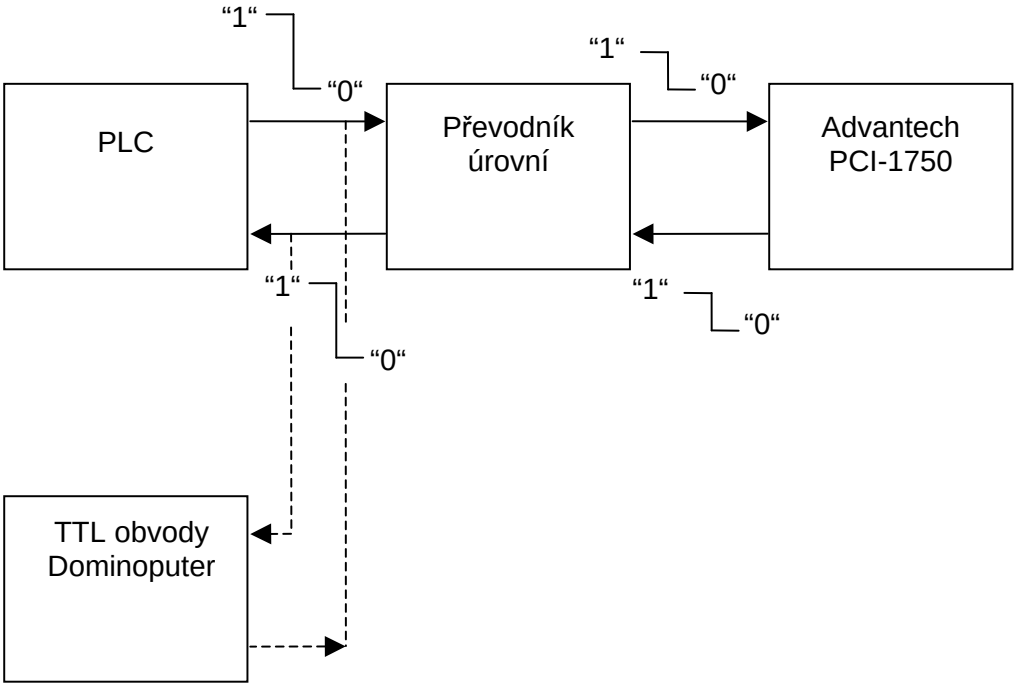
Pro propojení osobního počítače vybaveného kartou PCI-1750 s řídicím systémem je nutné navrhnout vhodný propojovací mezičlen mezi vstupně/výstupní kartou PCI-1750 a řídicím systémem Simatic S7-300.

2.1 Základní požadavky kladené na mezičlen

Základní funkcí mezičlenu je tedy možnost propojení dvou zařízení s různými napěťovými úrovněmi řídicích signálů. Prvním zařízením je PLC (Programmable Logic Controller) od firmy Siemens **Simatic S7-300**. Nejčastějším českým ekvivalentem anglického označení „Programmable Logic Controller“ je programovatelný logický automat. V dalším textu bude toto zařízení označováno pouze jako PLC.

Druhým přípojným zařízením je osobní počítač PC, vybavený vstupně/výstupní kartou od firmy Advantech s označením **PCI-1750**. Tato karta je určena pro laboratorní použití a zajišťuje řízení nebo ovládání technologie přímo osobním počítačem. Každé z těchto zařízení je vybaveno určitým počtem vstupů a výstupů.

Mezičlen, dále jen převodník, tedy zajišťuje převod logických úrovní jak z výstupů PLC na vstupy PCI-1750, tak z výstupů PCI-1750 na vstupy PLC. Převodník dále umožňuje namísto PLC, zapojit logické obvody typu TTL, které jsou použity v logické stavebnice Dominoputer. Hlavním úkolem převodníku je tedy převod napěťových úrovní řídicích signálů přípojných zařízení tak, aby je bylo možné funkčně propojit. S ohledem na laboratorní použití převodníku zároveň kladu důraz na zajištění určité robustnosti převodníku vzhledem k ochraně obvodů převodníku proti zkratu a možného přepětí či přepólování napájecího napětí celého převodníku. Blokové schéma, které ukazuje propojení PLC a karty Advantech PCI-1750 prostřednictvím převodníku úrovní, ilustruje Obrázek 2.1.

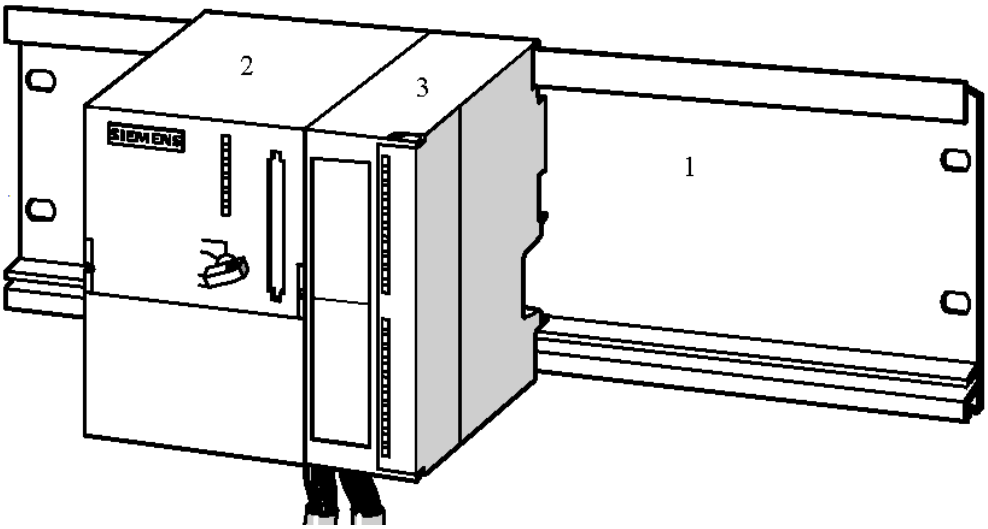


Obrázek 2.1: Blokové schéma propojení PLC a PCI-1750

V blokovém schématu je přerušovanými šipkami zakresleno též alternativní připojení TTL obvodů. Vstupní a výstupní kanály převodníku na straně PLC (TTL) jsou rozděleny do dvou skupin po osmi kanálech, což umožňuje připojit na prvních 8 vstupních a 8 výstupních kanálů např. PLC a na druhou vstupní a výstupní skupinu TTL obvody. Převodník tedy umožňuje propojit kartu Advantech PCI-1750 současně s PLC i TTL obvody. Přepnutí mezi pětivoltovým režimem (v případě TTL) a 24 voltovým (v případě PLC) je zajištěno pomocí připojovacích konektorů viz. dále.

2.2 Simatic S7-300

Simatic S7-300 je modulární programovatelný logický automat, používaný zejména pro řízení technologických procesů, strojů a tak podobně. Uspořádáním požadovaných modulů vznikne tzv. řídicí stanice S7-300, jejíž základ tvoří procesorová jednotka CPU 300. K CPU je nejčastěji připojen jeden nebo více tzv. signálových modulů, na které lze připojit digitální nebo analogové vstupy a zároveň digitální a analogové výstupy viz obr1. Právě tyto signálové moduly zajišťují komunikaci (přenos informace) mezi PLC a řízenou technologií. K CPU 300 lze připojit celou řadu dalších modulů, jako například modul zajišťující ethernetovou komunikaci, vzdálené signálové moduly a v neposlední řadě i další PLC stanice. Uspořádání základních modulů řídicí stanice S7-300 zachycuje Obrázek 2.2.



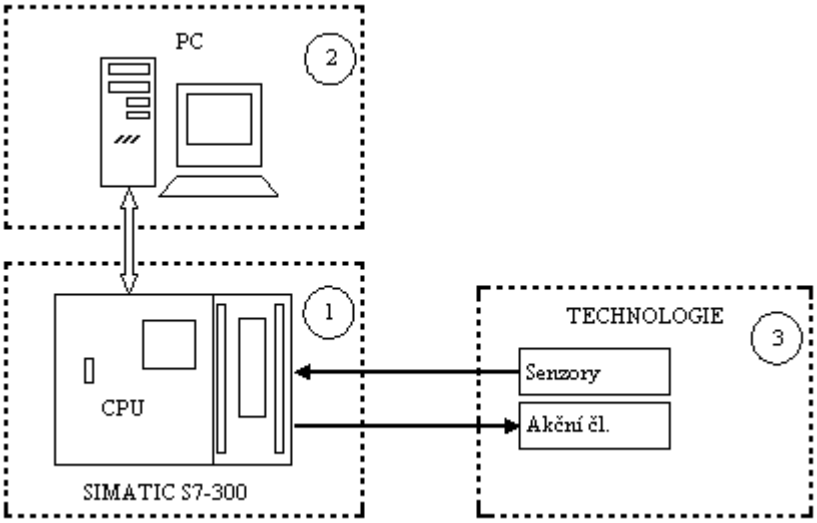
Obrázek 2.2: Stanice S7-300
1. Rail (montážní lišta), 2. Procesorová jednotka CPU 300, 3. Signálový modul

PLC je přes vhodné rozhraní připojeno k osobnímu počítači, kterým je PLC programováno. Základní využití PLC k řízení technologie vyobrazuje blokové schéma viz. Obrázek 2.3. Pro návrh převodníku jsou však ze strany PLC důležité pouze parametry signálového modulu, a proto se v dalším omezím pouze na vstupně/výstupní modul s označením SM 323 DI16/DO16 x 24V/0,5A. Tento signálový modul, jak již bylo řečeno, zajišťuje ze strany PLC vzájemnou interakci CPU s řízenou technologií (v tomto případě s kartou PCI-1750).

Signálový modul SM 323 DI16/DO16 x 24V/0,5A je vybaven 16 digitálními vstupy a 16 digitálními výstupy. Pojmem digitální vstup se rozumí vstup, který reaguje na dvouúrovňový logický signál (log 0, log 1). Ve stejném smyslu rozumíme digitálním výstupem takový výstup, který generuje signál v úrovni logické 0, či logické 1. V případě řídicí stanice S7-300 signálu v logické 0 odpovídá napěťová úroveň 0 V a signálu ve stavu logické 1 odpovídá napěťová úroveň 24V. Tato kapitola je věnována obecnému popisu zařízení PLC, proto přesné rozsahy komparačních úrovní budou uvedeny v následujících kapitolách.

Poznámka.:

V dalším textu bude z důvodu zkrácení zavedeno následující značení: výraz logická 0 bude zkráceně označován jen jako “0“ a ve stejném smyslu výraz logická 1 jako “1“



Obrázek 2.3: Ukázka řídicí stanice S7-300
1. Procesorová jednotka CPU programovatelná osobním počítačem a signálový modul I/0 připojující řízenou technologii, 2. Osobní počítač, 3. Řízená technologie

2.2.1 Specifikace modulu SM 323 DI16/DO16 x 24V/0,5A

V této kapitole jsou uvedeny konkrétní vlastnosti a parametry signálového modulu SM 323 DI16/DO16 x 24V/0,5A. Zejména se jedná o napěťové úrovně logických signálů, frekvenční vlastnosti, konstrukční uspořádání a fyzické připojení modulu k technologii (připojení vstupů a výstupů).

2.2.1.1 Napájení a napěťové úrovně logických signálů

Z označení modulu vyplývá, že se jedná o signálový modul, který obsahuje 16 digitálních vstupů a 16 digitálních výstupů. Modul je napájen 24 V. Každý výstup ve stavu logická 1 přivádí na svorkovnici napětí cca 24 V a je možné ho zatížit proudem 0,5 A. V Tab. 2.1 jsou přehledně shrnuty přesné údaje o napájení modulu, proudové spotřebě, zatížitelnosti výstupů, napěťové reprezentace logických úrovní atd. Uvedené údaje byly čerpány z [2].

Základní údaje o modulu	
Počet vstupů	16
počet výstupů	16
Délka kabelu	
● Stíněný	max. 600 m
● Nestíněný	max. 1000 m

Indikace, přerušení, diagnostika	
Indikace stavu	Zelená LED na každý kanál
Přerušení	Žádné
Diagnostická funkce	Žádná

Napětí, proudy	
Jmenovité napájení L+	**24 VDC**
Počet vstupů, které mohou být sepnuty současně	
● Horizontální konfigurace	
do 40 °C	16
do 60 °C	8
● Vertikální konfigurace	
do 40 °C	16
Celkový proud (výstupů na skupinu)	
● Horizontální konfigurace	
do 40 °C	max. 4 A
do 60 °C	max. 3 A
● Vertikální konfigurace	
do 40 °C	max. 2 A
Galvanické oddělení	
● Mezi kanály a montážní sběrnicí	Ano
● Mezi kanály	Ano
Vstupy ve skupině po	16
Výstupy ve skupině po	8
Izolační schopnost testována při	500 VDC
Proudový odběr	
● Z montážní sběrnice	max. 80 mA
● Z napájející svorky L+ (bez zátěže)	max. 80 mA
Ztrátový výkon modulu	typ. 6,5 W

Údaje pro výběr senzoru	
Vstupní napětí	**24 VDC**
● Jmenovitá hodnota	
● Pro signál "1"	13...30V
● Pro signál "0"	-30…+5V
Vstupní proud	
● Při signálu "1"	typ. 7 mA
Vstupní zpoždění	
● Z "0" do "1"	1,2…4,8 ms
● Z "1" do "0"	1,2…4,8 ms
Dvouvodičové připojení	Podporováno

Údaje pro výběr akčního členu	
Výstupní napětí	
● Pro signál "1"	**Min. L+ (-0,8V)**
Výstupní proud	
● Pro signál "1"	
Jmenovitá hodnota	**0,5 A**
Povolený rozsah	**5 mA…0,6 A**
● Pro signál "0"	**max. 0,5 mA**
(svodový proud)	
Výstupní zpoždění	
● Z "0" do "1"	Max. 100 µs
● Z "1" do "0"	Max. 500 µs
Paralelní spojení dvou výstupů	
● Pro záložní spínání zátěže	Pouze výstupy ze stejné skupiny
● Pro zvýšení výkonu	Nepřípustné
Ochrana proti zkratu výstupu	Ano, elektronická

Tab. 2.1:Parametry signálového modulu 323 DI16/DO16 x 24V/0,5A [2]

Důležité hodnoty z pohledu návrhu převodníku v tabulce tučně zvýrazňuji a v kapitole Návrh převodníku na tyto údaje často odkazuji. Zejména se jedná o parametry uvedené v sekcích „Údaje pro výběr senzoru“ a „Údaje pro výběr akčního členu“.

V případě frekvenčních parametrů signálového modulu jsou důležité údaje „vstupní zpoždění“, kde nejnižší hodnota je 1,2 ms a nejvyšší 4,8 ms. Budeme-li uvažovat periodický signál, kde se v čase jedné periody změní stav z “0“ na “1“ a poté z “1“ na “0“, bude výsledné zpoždění pro spodní mez 2,4 ms a pro horní mez 9,6 ms. Těmto hodnotám odpovídá rozsah frekvencí od 104 Hz do 417 Hz. Po provedení měření bylo zjištěno, že bezeztrátově lze přenést signál o maximální frekvenci 316 Hz. Frekvenční

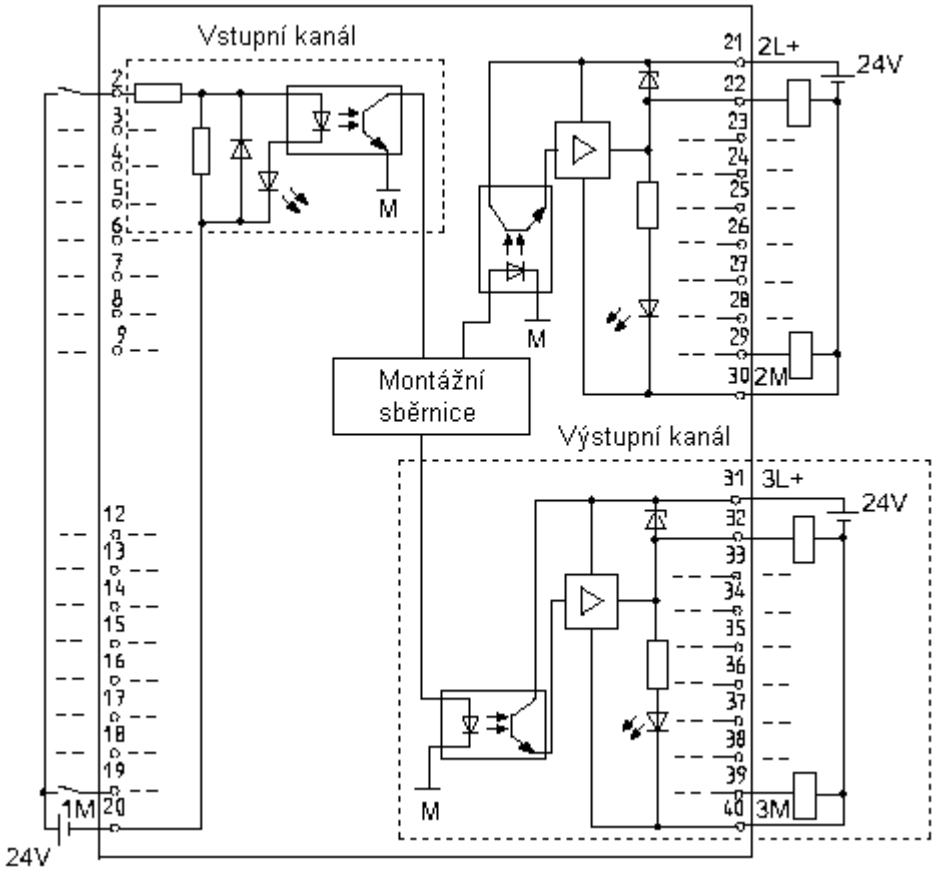
vlastnosti PLC jsou ovlivňovány jak frekvenčními parametry signálového modulu, tak rychlostí CPU daného PLC.

2.2.1.2 Vnitřní zapojení signálového modulu

Pro správný návrh převodníku je kromě parametrů signálového modulu důležitá i znalost vnitřního zapojení modulu.

Principielní schéma zapojení vyobrazuje Obrázek 2.4, kde vlevo nahoře je zapojení jednoho vstupního kanálu a vpravo zapojení dvou výstupních kanálů, každého z jiné skupiny výstupních kanálů.

Vstupní kanál je vybavený děličem, ochrannou diodou, indikační LED a optočlenem, zajišťujícím galvanické oddělení vstupu od montážní sběrnice a zároveň galvanické oddělení jednotlivých kanálů navzájem. Přes optočlen je signál ze vstupu dále přiveden na montážní sběrnici. Ze zapojení je též patrné, že vstupní kanály jsou uspořádány ve skupině po 16, zatímco výstupní kanály jsou uspořádány do dvou skupin po 8.



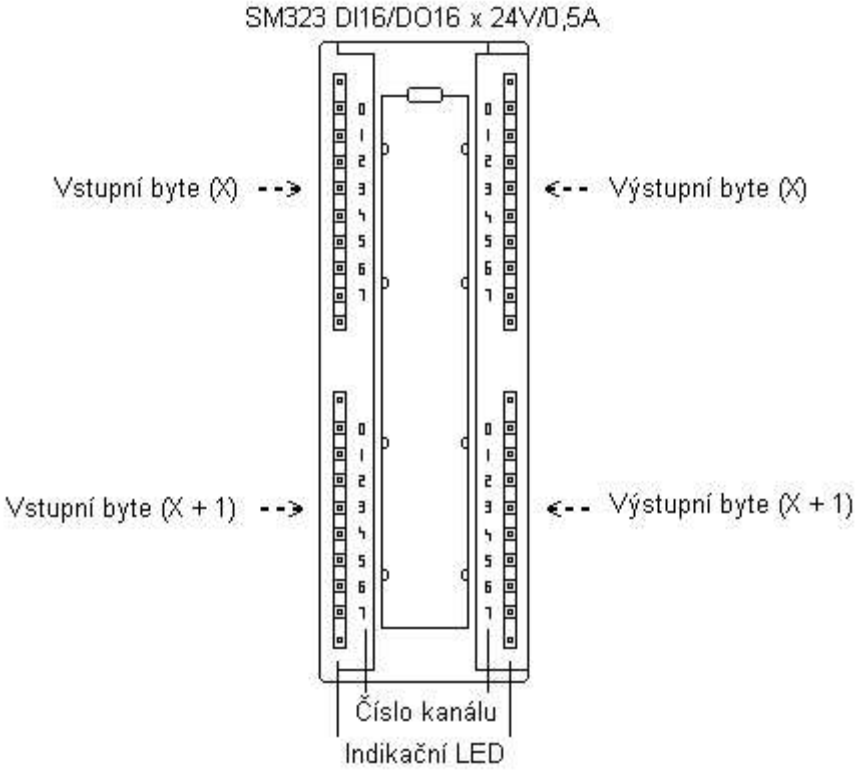
Obrázek 2.4: Principielní schéma zapojení 323 DI16/DO16 x 24V/0,5A [2]

V případě výstupního kanálu je signál z montážní sběrnice přiveden na optočlen, který opět zajišťuje galvanické oddělení výstupu a dále z výstupu optočlenu na zesilovač, který přivádí napětí na výstup a indikační LED. Výstupní kanál je též vybaven ochranou Zenerovou diodou pro spínání induktivní zátěže.

Výraz montážní sběrnice vyjadřuje sběrnici, která propojuje dva sousední moduly stanice S7-300. Fyzicky je montážní sběrnice umístěna na zadní stěně každého modulu. Tyto dva moduly jsou propojeny pomocí speciálního propojovacího segmentu.

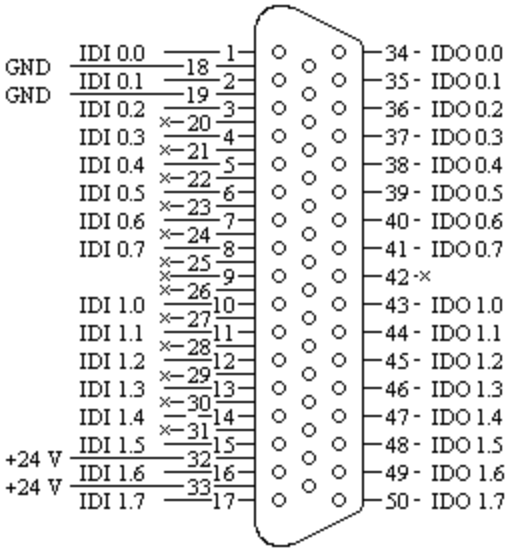
2.2.1.3 Připojení signálového modulu k technologii

Signálový modul je na čelní straně vybaven odklápěcím krytem, pod kterým je umístěna svorkovnice, určená pro připojení vstupních a výstupních kanálů. Z této svorkovnice je vyvedeno na 50 pinový konektor typu Canon female 16 vstupních kanálů, 16 výstupních kanálů, napájecí napětí a společná zem. 50 pinový konektor je umístěn na samostatné DIN liště pod PLC stanicí. Propojení konektoru a signálového modulu je provedeno plochými kabely. Rozmístění vstupních a výstupních bytů a jejich indikace na signálovém modulu znázorňuje Obrázek 2.5. Pořadí připojení kanálů k jednotlivým pinům konektoru Canon ilustruje Obrázek 2.6.



Obrázek 2.5: Čelní panel signálového modulu [2]

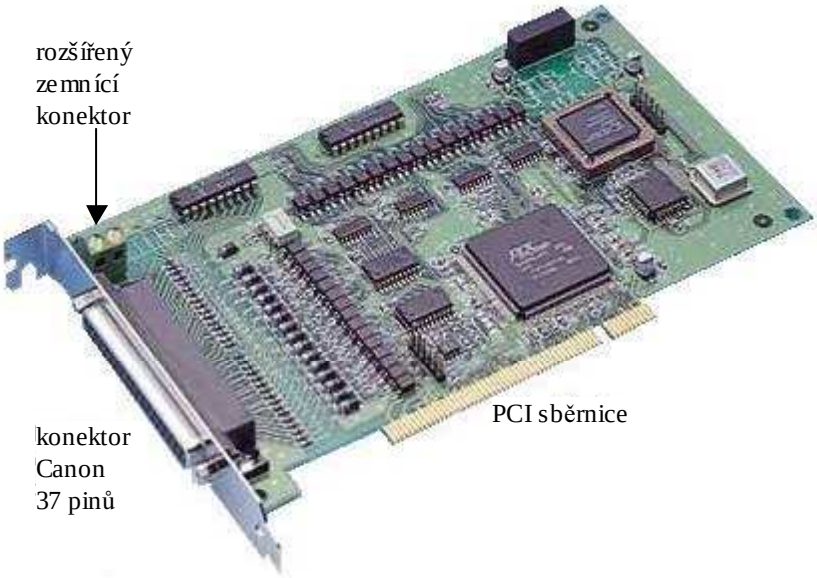
50 pinový Konektor Canon tvoří konečné vstupně/výstupní rozhraní signálového modulu, ke kterému bude připojen převodník úrovní.



Obrázek 2.6: Přiřazení I/O kanálů 50 pinovému konektoru

2.3 Advantech PCI-1750

Advantech PCI-1750 je vstupně/výstupní laboratorní karta, určena k internímu zapojení do PC. K osobnímu počítači je připojena prostřednictvím sběrnice PCI osobního počítače. Karta PCI-1750 je vybavena šestnácti digitálními isolovanými vstupy a šestnácti digitálními isolovanými výstupy, na které lze zapisovat resp. číst pomocí osobního počítače. Tyto vstupy a výstupy jsou vyvedeny na 37 pinovém konektoru Canon (viz. Obrázek 2.7).



Obrázek 2.7: vstupně/výstupní karta Advantech PCI-1750

Izolační schopnost každého vstupního i výstupního kanálu je 2,5 kV. Z tohoto důvodu je ideální použít kartu v průmyslových nebo laboratorních aplikacích, kde je vyžadována

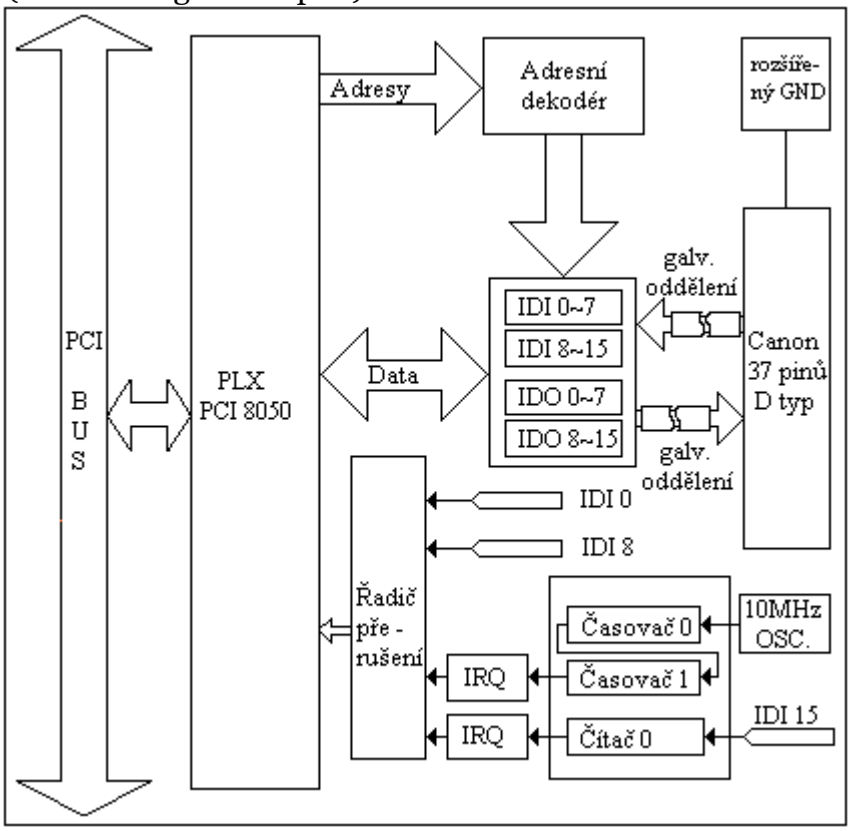
vysokonapěťová galvanická ochrana. Kromě šestnácti vstupních kanálů a šestnácti výstupních kanálů je karta PCI-1750 dále vybavena jedním izolovaným čítačem a jedním časovačem s PCI rozhraním.

2.3.1 Specifikace Advantech PCI-1750

Tato kapitola se zabývá podrobným popisem karty PCI-1750 a jsou zde uvedená principiální zapojení, parametry vstupního a výstupního bloku karty. Též uvádím i základní blokové schéma, popisující princip činnosti karty PCI-1750. K popisu PCI-1750 jsem použil informace z [1]

2.3.1.1 Funkce karty PCI-1750

Tato karta je vhodná pro digitální I/O řízení, průmyslové ON/OFF řízení, laboratorní a průmyslovou automatizaci. Pro tyto aplikace je karta vybavena 16 izolovanými digitálními vstupními kanály, které jsou rozděleny do dvou skupin, přičemž každá skupina umožňuje na prvním vstupním bitu generovat přerušení. Izolovaný digitální vstup bude označován zkratkou IDI (Isolated Digital Input). 16 izolovaných digitálních výstupních kanálů je též rozděleno do dvou skupin, kde pro každou skupinu je vyhrazen společný pin pro připojení induktivní zátěže. Podobně izolovaný digitální výstup bude označován IDO (Isolated Digital Output).



Obrázek 2.8: Blokový diagram PCI-1750 [1]

Dále karta obsahuje jeden 16 bitový izolovaný čítač a jeden 32 bitový vnitřní časovač. Výstupy čítače a časovače též umožňují generovat přerušení. Principielní schéma funkce karty PCI-1750 ilustruje Obrázek 2.8.

Karta Advantech PCI-1750 je dodávána spolu se sadou ovladačů, které umožňují přímý přístup k vstupům, výstupům, časovači, čítači a obsluhu vyvolaných přerušení. Popis způsobu programového přístupu k I/O PCI-1750 je nad rámec tématu této diplomové práce. Vývojem softwaru a přístupem k I/O se zabývá [3].

2.3.1.2 Parametry vstupních kanálů PCI-1750

Všech 16 vstupních kanálů má shodné parametry a vnitřní zapojení. Z toho důvodu je většina údajů popisována pouze na jednom vstupním kanálu, kromě těch vstupních kanálů, které mají i jinou funkci. Parametry vstupních kanálů shrnuje Tab. 2.2.

Počet vstupních kanálů	**16**
Vstupy ve skupině po	8
Vstupní napětí	
● Povolený rozsah	0…+48 V [1]
● Pro signál "1"	+5…+48 V
● Pro signál "0"	0…+2 V
"Suchý kontakt" [2]	
● Pro signál "1"	rozepnutý
● Pro signál "0"	sepnutý
Frekvenční rozsah	max. 10 kHz
Galvanické oddělení	Ano, optické
● Izolační schopnost	2 500 V
	Ano, IDI 0 a IDI
Přerušení	8

Tab. 2.2: Parametry vstupního kanálu PCI-1750

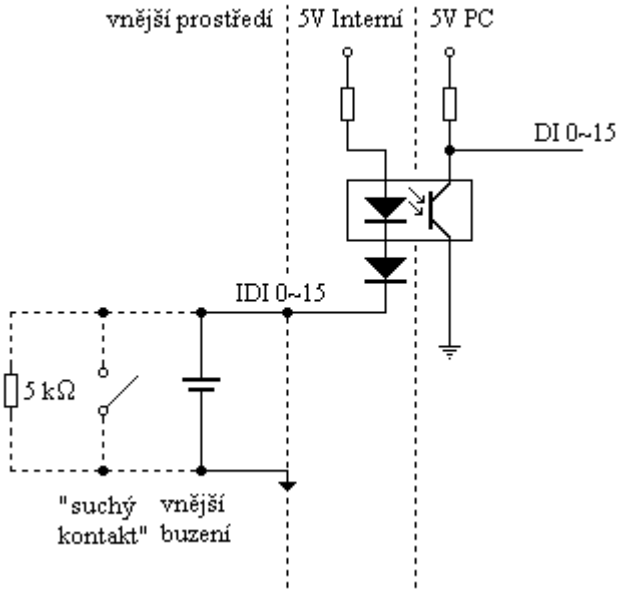
Z Tab. 2.2 je patrné, že lze použít dvou způsobů k buzení vstupního kanálu. Prvním způsobem je přivedení kladného napětí většího než 5 V pro stav “1“ nebo kladného napětí v rozsahu 0~2 V pro stav “0“. Druhým způsobem je “suchý kontakt“, který v sepnutém stavu uzemní vstupní kanál a změní stav na “0“. Je-li “suchý kontakt“ rozpojený, vstupní kanál je ve stavu “1“.

Principiální zapojení vstupního kanálu ilustruje Obrázek 2.9. Vstupní kanál je napájen interním izolovaným zdrojem napětí 5 V, na který je přes ochranný rezistor připojen vstup oddělovacího optočlenu a dále ochranná dioda. V případě „suchého kontaktu“ je katoda ochranné diody buď přizemněná přímo (stav “0“) nebo přes 5kΩ rezistor (stav “1“). V případě vnějšího buzení je kladným napětím, přiváděným na katodu ochranné diody, snižován úbytek napětí na vstupu optočlenu. Dosáhne-li vstupní napětí hranice, kdy úbytek na optočlenu již nevyvolá světelnou emisi, přechází vstup do stavu “1“ (přesné komparační údaje viz tab 2).

Všechny vstupní a výstupní kanály mají pouze 3 společné zemnící piny, viz. KON37, přičemž proudová zatížitelnost každého z nich je 200 mA. Překračuje-li celkový proud procházející zemnícími piny hodnotu 600 mA (3x200 mA), je nutné použít rozšířený zemnící konektor, viz. Obrázek 2.7 a Obrázek 2.8.

[1] Je nezbytné dodržet kladnou polaritu přiváděného napětí, neboť připojením napětí záporné polarity vzroste úbytek napětí na ochranné diodě a oddělovacím optočlenu, což by mohlo způsobit poškození vstupního kanálu.

[2] Pojmem “suchý kontakt“ se rozumí např. tlačítko, spínač nebo takový obvod, který do vstupního kanálu nedodává žádnou energii (proud). S výhodou lze použít Darlingtonův tranzistor a podobně.



Obrázek 2.9: Schéma zapojení vstupního kanálu PCI-1750 [1]

2.3.1.3 Parametry výstupních kanálů PCI-1750

Každý vstupní kanál je vybaven Darlingtonovým tranzistorem[1] s otevřeným kolektorem a ochrannou diodou pro spínání induktivní zátěže. Ochranné diody jsou spojeny a vyvedeny na společném pinu COM1 (pro prvních osm kanálů) a COM2 (pro druhých osm kanálů). Parametry výstupních kanálů shrnuje Tab. 2.3.

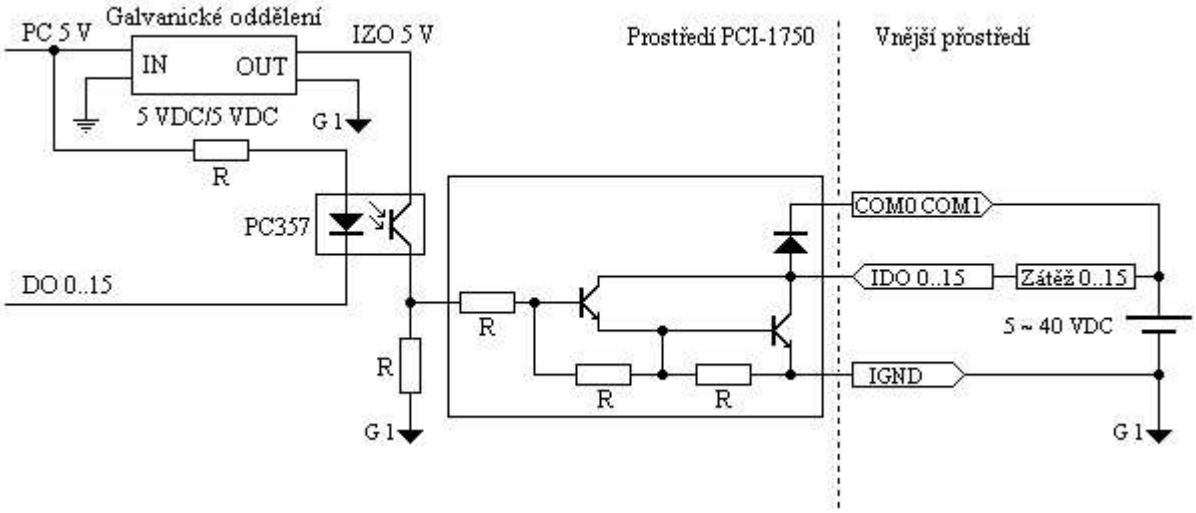
Obrázek 2.10 ukazuje vnitřní zapojení výstupního kanálu a způsob připojení zátěže (akčního členu). Karta PCI-1750 je vybavena interním DC/DC měničem, který zajišťuje galvanické oddělení interního PC zdroje napětí od napěťového zdroje izolovaných 5V pro napájení výstupní části oddělovacího optočlenu. Je-li DO ve stavu "1", emise fotodiody vyvolá sepnutí fototranzistoru na výstupu optočlenu, dojde k sepnutí koncového Darlingtonova tranzistoru, jehož kolektor přizemní externí zátěž (akční člen). Na připojené zátěži se tedy vytvoří úbytek napětí, určený napětím externího zdroje, zmenšený o napětí U_{CE} Darlingtonova tranzistoru.

Počet výstupních kanálů	**16**
Vstupy ve skupině po	8
Vstupní napětí	
● Povolený rozsah	+5…+40 V (otevřený kolektor)
Maximální proud	200 mA
Frekvenční rozsah	max. 10 kHz
Galvanické oddělení	Ano, optické
● Izolační schopnost	2 500 V
Možnost spínání induktivní zátěže	Ano, ochranná dioda
Přerušení	Ne

Tab. 2.3: Parametry výstupního kanálu PCI-1750

[1] Pojmem Darlingtonův tranzistor se označuje Darligtonovo zapojení nejčastěji dvou tranzistorů.

Ze schématu zapojení je dále patrné, že katody ochranných diod pro spínání induktivní zátěže mohou být vyvedeny na společných pinech COM 1 a COM 2, neboť antisériovým[1] zapojením dvou diod neprotéká žádný proud a výstupní kanály se tedy nemohou navzájem ovlivňovat.

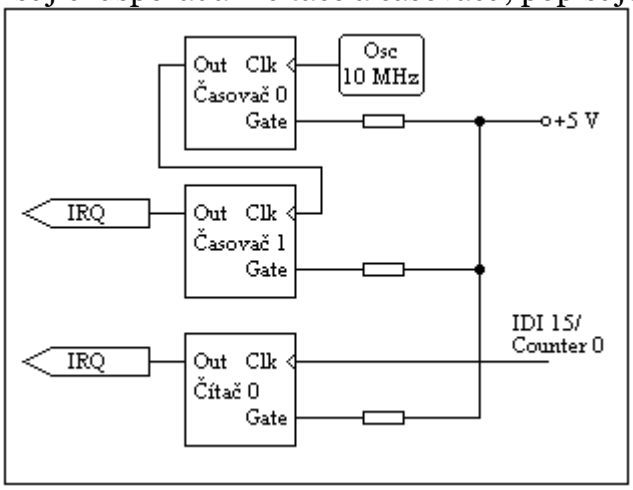


Obrázek 2.10: Schéma zapojení výstupního kanálu [1]

2.3.1.4 Časovače a čítače karty PCI-1750

Již bylo řečeno, že karta PCI-1750 obsahuje kromě I/O kanálů jeden interní programovatelný časovač/čítač. I když virtuální model využívá pouze vstupní a výstupní kanály PCI-1750, navrhovaný převodník umožňuje využití veškerých jejích funkcí. Z tohoto důvodu zde uvádím základní popis interního časovače (přesněji časovačo a časovač1) a čítače viz. Obrázek 2.8.

Blokové schéma, popisující uspořádání čítače a časovačů, popisuje Obrázek 2.11.



Obrázek 2.11: Blokové schéma programovatelného obvodu časovač/čítač [1]

[1] Antisériové zapojení diod: sériové zapojení diod shodnými elektrodami k sobě např.

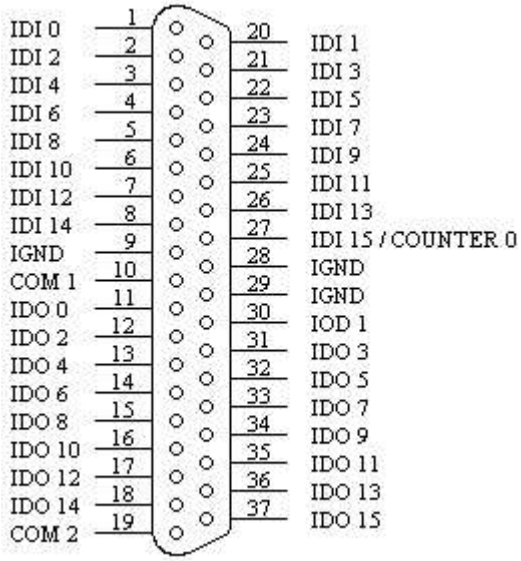
Na hodinový vstup časovače 0 je přiveden hodinový signál z interního oscilátoru s pevnou frekvencí 10 Mhz, výstup časovače 0 je přiveden na vstup časovače 1 a výstup časovače 1 je přes generátor přerušení přiveden do řadiče přerušení. V případě obou časovačů se jedná o 32 bitový časovač (dělič frekvence), což určuje horní a dolní mez frekvenčního rozsahu generátoru. Rozsah generovaných frekvencí je tedy od f_L do f_H , kde f_L =10/(65535*65535) [MHz] = 0,002328 [Hz] a f_H = 10/(2*2) [MHz] = 2,5 [MHz]. Vstup Gate obou časovačů je přes rezistor připojen k napětí 5 V, je tedy ve stavu "1" (enabled).

Čítač 0 je 16-ti bitový vysokorychlostní čítač, na jehož hodinový vstup je přiveden logický signál ze vstupního kanálu č. 15. Jeho maximální vstupní frekvence je 1 MHz. Na vstup Gate je opět přiveden logický signál ve stavu "1" (enabled). Generátor (časovače 0,1) a čítač jsou integrovány v jednom programovatelném obvodu kompatibilním s 8254 (viz. Obrázek 2.8).

Na závěr této kapitoly je uvedeno přiřazení jednotlivých I/O kanálů pinům konektoru PCI-1750.

2.3.1.5 Připojení karty PCI-1750

Karta je vybavena 37 pinovým konektorem Canon female („samice") a dvousvorkovým interním konektorem pro rozšíření zemnícího pinu (viz Obrázek 2.7). Přiřazení vstupních a výstupních kanálů, čítače a společného zemnícího vodiče pinům 37-pinového konektoru zachycuje Obrázek 2.12.

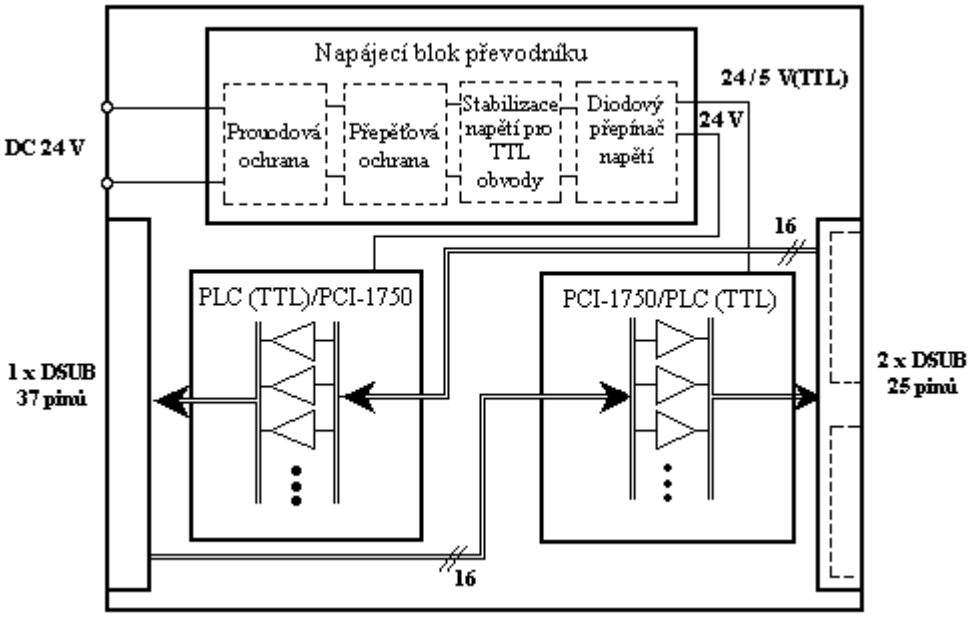


Obrázek 2.12: Přiřazení I/O kanálů konektoru PCI-1750 [1]

3 Vlastní návrh mezičlenu

Vlastní návrh mezičlenu je z důvodu přehlednosti rozdělen do tří částí (bloků):

- Blok převádějící napěťové úrovně výstupních kanálů PCI-1750 na napěťové úrovně vstupních kanálů PLC nebo TTL obvodů.
- Blok převádějící napěťové úrovně výstupních kanálů PLC nebo TTL obvodů na napěťové úrovně vstupních kanálů PCI-1750.
- Blok zajišťující napájení celého převodníku, ochranu proti přepětí, ochranu proti přepólování a proudovou ochranu.



Obrázek 3.1: Blokové schéma převodníku

Uspořádání bloků převodníku ilustruje Obrázek 3.1. Převodník se skládá z jednoho společného napájecího bloku, z šestnácti identických bloků PLC (TTL)/PCI-1750[1] a z šestnácti identických bloků PCI-1750/PLC (TTL)[2], které jsou rozděleny do dvou skupin po osmi blocích. Každá skupina bloků PCI/PLC může být nezávisle v režimu TTL(5 V) nebo PLC (24 V). Výstupní napěťová úroveň těchto bloků je závislá na připojeném zařízení PLC nebo TTL. U bloků PLC/PCI není rozlišen režim PLC nebo TTL, neboť jsou na vstupní části vybaveny komparátorem se shodnou komparační úrovní a výstup bloku je vždy připojen na vstupy karty PCI-1750.

Dvojitá čára v blokovém schématu představuje 16 vodičů, přenášejících logický signál. Dále převodník obsahuje jeden 37 pinový konektor typu DSUB male a dva 25 pinové konektory typu DSUB female, každý pro jednu skupinu bloků PCI/PLC.

V této kapitole bude uveden návrh napájecího bloku, jednoho bloku PCI/PLC a PLC/PCI. Při navrhování jednotlivých bloků jsem použil literaturu [4] a [10].

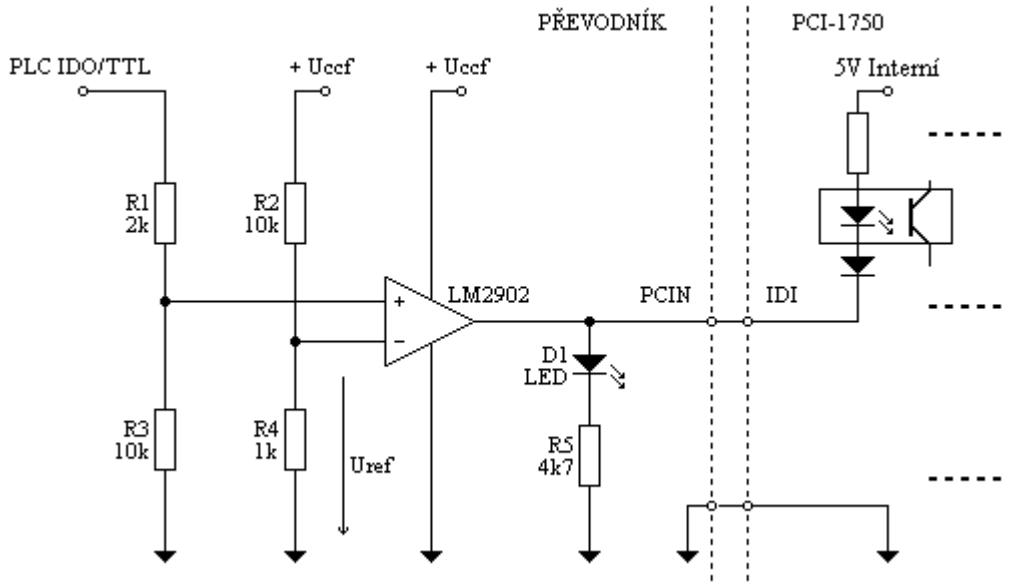
[1] Blok PLC (TTL)/PCI-1750 bude dále označován jen jako PLC/PCI
[2] Blok PCI-1750/PLC (TTL) bude dále označován jen jako PCI/PLC

3.1 Blok PLC/PCI

Schéma zapojení bloku PLC/PCI uvádí Obrázek 3.2. Přerušované čáry oddělují prostředí převodníku, vnější prostředí a prostředí karty PCI-1750. Základním aktivním prvkem je operační zesilovač (dále OZ), zapojený jako neinvertující komparátor bez hystereze.

3.1.1 Elektronický návrh bloku

Na neinvertující vstup[1] OZ je přes rezistorový dělič R1,R2 přiveden výstup PLC IDO nebo TTL obvodu. Funkcí děliče R1,R2 je omezit velikost vstupního napětí ⊕vstupu na hodnotu Uccf-1,5 V, vyplývající z parametrů OZ. Dělící poměr $\frac{R_3}{R_3+R_1}=\frac{10}{2+10}=\frac{10}{12}$ zajistí na ⊕vstupu napětí $24\cdot\frac{10}{12}=20V$ v případě, že je na vstup připojeno PLC nebo $5\cdot\frac{10}{12}=4{,}17\ V$ v případě obvodu TTL. Napětí na ⊕vstupu je komparováno s referenčním napětím, přivedeným na invertující[2] vstup komparátoru. Velikost referenčního napětí určuje rezistorový dělič R2,R4, tedy $Uccf\cdot\frac{R_4}{R_4+R_2}=24\cdot\frac{1}{11}=2{,}2\ V$. Je-li výstupní kanál PLC ve stavu "0", je na svorce PLC IDO napětí 0 V, které je menší než Uref = 2,2 V a výstup komparátoru je v záporné saturaci (0 V), tedy vstup PCI-1750 IDI je ve stavu "0".



Obrázek 3.2: schéma zapojení bloku PLC/PCI

V případě, že výstup PLC je ve stavu "1" (24 V), je napětí na ⊕ vstupu 20 V > Uref , komparátor je v kladné saturaci (Uccf-1,3 V=(24-1,3)V=22,7 V) a vstup PCI-1750 IDI je ve stavu "1". Stav "1" je rovněž indikován rozsvícením LED diody, která je zapojena přes rezistor R5 na výstup komparátoru.

[1] Neinvertující vstup komparátoru bude dále označován jako ⊕ vstup.
[2] Invertující vstup komparátoru bude označován jako ⊖ vstup.

Jak jsem uvedl, hodnota komparační úrovně, daná referenčním napětím, je shodná jak při buzení z PLC, tak i z obvodů TTL. Je-li tedy na vstup bloku PLC/PCI připojen výstup obvodu TTL, pak ve stavu "0" je na vstup děliče R1,R3 napětí 0 V a komparátor je rovněž v záporné saturaci (0 V). Jestliže je výstup obvodu TTL ve stavu "1", je na ⊕ vstupu komparátoru napětí 4,17 V > Uref, výstup komparátoru je v kladné saturaci (22,7 V) a vstup IDI kary PCI-1750 je ve stavu "1".

LED dioda umístěná na výstupu komparátoru tedy rozsvícením indikuje stav "1" v případě obou zařízení (PLC nebo TTL), neboť výstupní napětí komparátoru je 0 V (LED nesvítí) nebo 22,7 V (LED svítí) pro obě připojená zařízení. LED dioda je v zeleném provedení s jmenovitým proudem 5 mA. Hodnota rezistoru R5 je dána vztahem $R_5 = \frac{U_{+SAT}}{I_{LED}} = \frac{22{,}7}{2 \cdot 10^{-3}} = 11{,}350\ k\Omega$ a zaokrouhlena na hodnotu 12k.

3.1.2 Výkonové dimenzování rezistorů

V této kapitole je uvedeno výkonové dimenzování použitých rezistorů a LED diody. Vstupy OZ mají v ideálním případě nekonečný vstupní odpor, z toho důvodu se při návrhu komparátoru zanedbává proud vtékající do vstupů OZ. Z uvedeného je zřejmé, že v případě děličů R1,R3 a R2,R4 (viz. Obrázek 3.2) se jedná o nezatížené děliče napětí, což usnadňuje jak výpočet jejich dělícího poměru, tak výkonové dimenzování rezistorů.

Při výpočtu ztrátového výkonu tedy použiji následující vztahy:

- $P = U.I \quad [W, V, A]$
- $U = R \cdot I \quad [V, \Omega, A] \Rightarrow P = R \cdot I^2 \quad [W, \Omega, A^2]$
- $I = \frac{U}{R} \quad [A, V, \Omega] \Rightarrow P = \frac{U^2}{R} \quad [W, V^2, \Omega]$

Maximální napětí přivedené na dělič R1,R3 je 24 V (výstup PLC v "1"), tomuto napětí odpovídá celkový proud protékající děličem $I = \frac{U_{MAX}}{R_1 + R_3} = \frac{24}{12 \cdot 10^3} = 2\ mA$. Dále určím ztrátový výkon na rezistorech R1: $P_1 = R_1 \cdot I^2 = 2 \cdot 10^3 \cdot 4.10^{-6} = 8\ mW$ a R2: $P_2 = R_2 \cdot I^2 = 10^4 \cdot 4.10^{-6} = 40\ mW$. Obdobným způsobem je určen ztrátový výkon zbylých rezistorů a výsledky jsou tabelovány v Tab. 3.1.

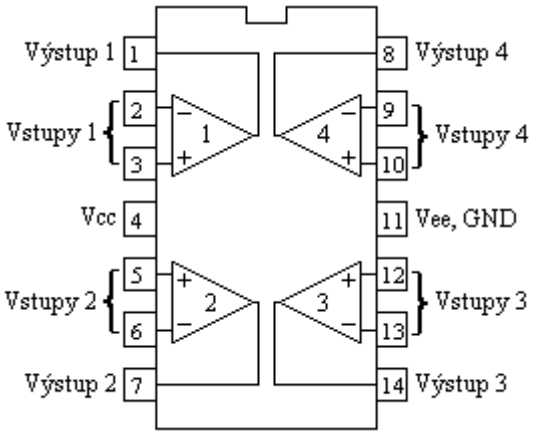
	R1	R2	R3	R4	R5
R [kΩ]	2	10	10	1	12
P [W]	8,0E-3	48,0E-3	40,0E-3	4,8E-3	4,8E-02

Tab. 3.1: Ztrátový výkon rezistorů v blok PLC/PCI

Ztrátový výkon všech rezistorů uvedených v Tab. 3.1 nepřesahuje hodnotu 0,25 W, lze tedy použít uhlíkové rezistory z řady E24 s jmenovitým výkonem 0,25 W.

3.1.3 Použité součástky

V předchozí kapitole jsem uvedl hodnoty použitých rezistorů včetně jejich typů (řad E24, ztrátový výkon 0,33 W). Nejdůležitější aktivní součástka zajišťující převod komparačních úrovní je operační zesilovač LM2902.



Obrázek 3.3: Uspořádání 4 OZ v pouzdře integrovaného obvodu LM2902

Jedná se o integrovaný obvod, který v jednom pouzdře obsahuje čtveřici operačních zesilovačů. Tento typ operačního zesilovače jsem zvolil z těchto důvodů(výhod):

- Možnost jednoduchého napájení OZ (+Vcc, GND).
- Zabudovaná ochrana proti zkratu na výstupu každého OZ.
- Velký rozsah napájecího napětí (+3V…+26V nebo -13V…+13V).
- Výstupní proud do 50 mA.
- Nízká pořizovací cena.

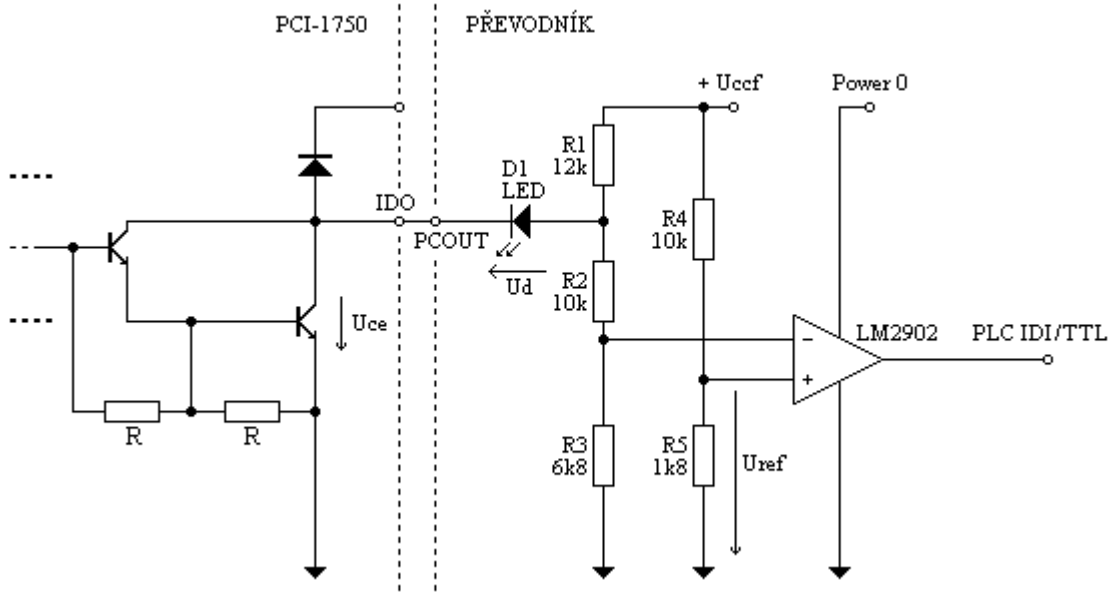
Uspořádání jednotlivých OZ a jejich vývodů pouzdře LM2902 ukazuje Obrázek 3.3

Mezi důležité parametry obvodu LM2902 patří jeho celková maximální spotřeba proudu, která se v závislosti na napájecím napětí pohybuje od 90 mA (24 V) do 150 mA (6,3 V). Veškeré parametry integrovaného obvodu shrnuje **Příloha 3**.

3.2 Blok PCI/PLC

Stejně jako u bloku PLC/PCI je základním prvkem bloku PCI/PLC operační zesilovač. OZ je zapojen jako invertující komparátor bez hystereze. Schéma zapojení bloku PCI/PLC ilustruje Obrázek 3.4.

3.2.1 Elektronický návrh bloku



Obrázek 3.4: Schéma zapojení bloku PCI/PLC

Před návrhem hodnot jednotlivých rezistorů připomenu, že by napětí přivedené na vstupy OZ nemělo přesáhnout napájecí napětí OZ. Ze schématu zapojení je patrné, že OZ je napájen přes svorku Power 0, která v případě připojení PLC napájí OZ 24 V a v případě připojení TTL obvodů 6,3 V. Obvod zajišťující přepínání napájecího napětí OZ je popsán dále. Napětí na vstupech OZ tedy nesmí přesáhnout hodnotu 6,3 V[1].

Je-li výstup PCI-1750 ve stavu "0", Darlingtonův tranzistor je v rozepnutém stavu a LED neprotéká žádný proud. V tomto případě je na ⊖vstup OZ přivedeno napájecí napětí vydělené děličem R1,R2,R3, který je navržen tak, aby vydělil napájecí napětí 24 V na hodnotu 6V. Pro napětí na ⊖vstupu tedy platí: $U_{IN-} = \frac{R_3}{R_1 + R_2 + R_3} \cdot U_{CCF}$, kde hodnota rezistoru $R_1 = \frac{U_{CCF} - U_{CE}}{I_d} = \frac{23{,}4}{2 \cdot 10^{-3}} = 11{,}7\ k\Omega \overset{!}{=} 12\ k\Omega$ je pevně daná jmenovitým proudem LED (Výstup PCI-1750 je ve stavu "1"). R2 zvolím[2] na hodnotu 10k a dopočítám hodnotu rezistoru R3 podle vztahu: $R_3 = \frac{U_{IN-} \cdot (R_1 + R_2)}{U_{CCF} - U_{IN-}} \approx 6k8$.

Je-li výstup PCI-1750 ve stavu "1", je Darlingtonův tranzistor sepnutý, LED diodou protéká přes rezistor R1 jmenovitý proud (svítí) a na vstup děliče R2,R3 je přivedeno napětí dané součtem Uce+Ud =0,7+1,9=2,6 V (viz. Obrázek 3.4). Toto napětí je děličem

[1] Hodnota napájecího napětí OZ musí být 6,3 V, neboť v kladné saturaci OZ je na jeho výstupu napětí Uout=Ucc-1,3V (Uout=6,3 V-1,3 V=5 V)

[2] Velikost rezistoru R2 je volena s ohledem na indikační LED tak, aby při sepnutém stavu Darlingtonova tranzistoru (stav "1") neodebíral proud větší než 0,06*I_{LED}.

R2,R3 vyděleno na hodnotu: $U_{IN-} = \frac{R_3}{R_2 + R_3} \cdot 2{,}6\ V = 1\ V$. Pro tyto hodnoty napětí (6V pro "0" a 1V pro "1") na ⊖vstupu zbývá pomocí děliče R4,R5 nastavit vhodnou komparační úroveň napětí připojeného na ⊕vstup. Velikost komparačního napětí určíme jako průměr napětí odpovídajících logickým úrovním jako: $U_{REF} = \frac{1+6}{2} V = 3{,}5\ V$. Velikost rezistoru R4 zvolím 10k, dopočítám rezistor R5 dle vztahu $R_5 = \frac{U_{REF} \cdot R_4}{U_{CCF} - U_{REF}} = \frac{3{,}5 \cdot 10}{24 - 3{,}5} = 1{,}7\,k$ a vyberu nejbližší hodnotu rezistoru z řady E12, tedy R5=1k8.

Poněkud nestandardním krokem je umístění indikačního prvku (LED) do signálové trasy, ale v tomto zapojení jsem ho zvolil proto, že odpadá nutnost stabilizovat proud protékající LED. Při jejím umístění na výstup OZ by na anodu bylo přiváděno napětí 22,7 V (PLC) nebo 5 V (TTL) a bylo by nutné před indikační LED zařadit proudový stabilizační obvod, zajišťující konstantní jas diody.

3.2.2 Výkonové dimenzování součástek

V tomto bloku převodníku je rovněž použit OZ, a proto lze považovat všechny odporové děliče za nezatížené. To zjednodušuje jak samotný výpočet dělícího poměru, tak výkonové dimenzování použitých rezistorů. Vztahy pro výpočet ztrátového výkonu jsou shodné se vztahy uvedenými v 3.1.2.

Na ukázku provedu výpočet ztrátového výkonu rezistorů R4 a R5:

$$I_c = \frac{U_{CCF}}{R_4 + R_5} = \frac{24}{10 + 1{,}8} = 2\ mA$$

$$P_{R4} = R_4 \cdot I_c^2 = 10 \cdot 10^3 \cdot 4 \cdot 10^{-6} = 40\ mW$$

$$P_{R5} = R_5 \cdot I_c^2 = 1{,}8 \cdot 10^3 \cdot 4 \cdot 10^{-6} = 7{,}2\ mW$$

Ztrátové výkony všech rezistorů jsou uvedeny v Tab. 3.2.

	R1	R2	R3	R4	R5
R [kΩ]	12	10	6,8	10	1,8
P [W]	4,8E-02	7,0E-03	5,0E-03	4,0E-02	7,2E-03

Tab. 3.2: Ztrátový výkon rezistorů v bloku PCI/PLC

Z tabulky je patrné, že ztrátový výkon žádného rezistoru nepřekračuje hodnotu 0,25 W, a lze tedy použít standardní uhlíkové rezistory s maximálním ztrátovým výkonem 0,25 W.

3.2.3 Použité součástky

Aktivním prvkem bloku PCI/PLC je shodný operační zesilovač jako v případě bloku PLC/PCI. Připomenu, že se jedná o čtveřici OZ v jednom pouzdře se společnými napájecími svorkami (pro všechny 4 OZ v pouzdře shodné napájecí napětí).

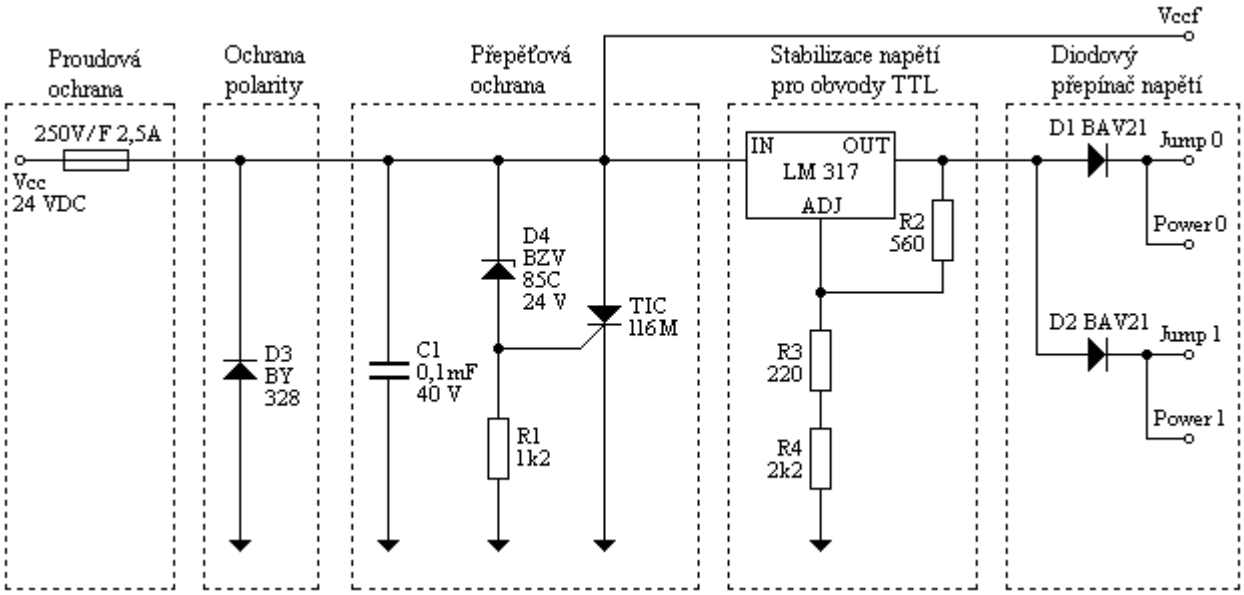
Tato vlastnost musí být zohledněna při návrhu plošného spoje, aby operační zesilovače z různých skupin nebyly umístěny v jednom pouzdře. Jinými slovy každé pouzdro integrovaného obvodu musí mít operační zesilovače připojeno ke stejné skupině.

Použité rezistory jsou z řady E12 se ztrátovým výkonem 0,25W. Hodnoty rezistorů uvádí Tab. 3.2.

3.3 Návrh napájecího bloku

Napájecí blok převodníku kromě vlastního napájení obvodů převodníku zajišťuje řadu dalších úloh, jako proudovou ochranu, ochranu proti přepětí externího napájecího zdroje, ochranu proti záměně polarity externího zdroje, stabilizaci napětí pro ty obvody převodníku, které pracují v režimu TTL a v poslední řadě přepínání napájení pro obvody, které mohou pracovat ve dvou režimech výstupního napětí (PLC nebo TTL).

Schéma zapojení napájecího bloku s vyznačením jednotlivých částí vyobrazuje Obrázek 3.5.



Obrázek 3.5: Schéma zapojení napájecího bloku převodníku

Před vlastním popisem funkce jednotlivých částí napájecího bloku bych zdůraznil, že při návrhu jednotlivých ochranných částí jsem kladl důraz na tzv. bezúbytkové ochrany, tedy takové ochrany, na kterých vlivem jejich funkce nedochází k úbytku napětí z externího zdroje 24 V. Hlavním důvodem je minimalizace odchylky výstupního (saturačního) napětí operačních zesilovačů (v případě bloků PCI/PLC) od jmenovitého budícího napětí zařízení PLC (24 V).

Použití těchto ochran je však na úkor automatického zotavení napájecího bloku po odeznění či odstranění poruchy. V případě aktivace některé z navržených ochran vždy dojde k přerušení tavné pojistky a pro obnovení funkce napájecího bloku je třeba ji nahradit novou pojistkou.

Proudová ochrana převodníku je tedy realizována tavnou pojistkou s rychlou vypínací charakteristikou, mezním proudem 2,5 A a maximálním napětím 250V.

Ochrana proti změně polarity externího zdroje je zajištěna usměrňovací diodou s maximálním proudem I_F=6 A. V případě přepólování externího zdroje dojde

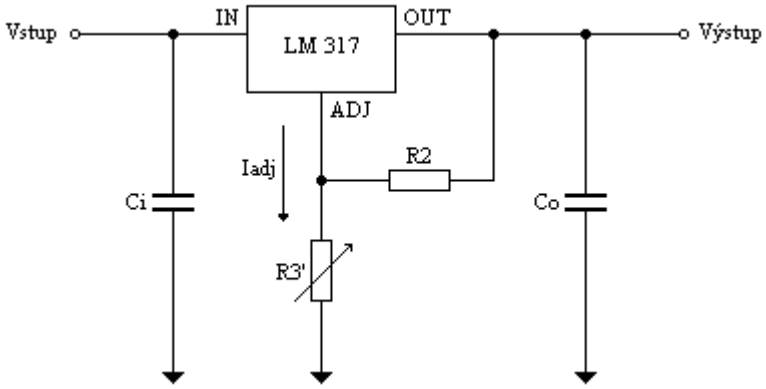
k přizemnění napájecí svorky, následně zareaguje proudová ochrana a dojde k přerušení napájecího bloku a externího zdroje.

Přepěťová ochrana využívá principu tyristoru, na jehož řídicí elektrodu je připojen spínací obvod, složený ze Zenerovy diody se stabilizačním napětím 24 V a rezistoru R1. Funkcí spínacího obvodu je vygenerování skokového impulzu na řídicí elektrodě tyristoru. Při jmenovité hodnotě napětí externího zdroje (24 V) protéká Zenerovou diodou minimální proud, který na rezistoru R1 tvoří zanedbatelný úbytek napětí, a tyristor je v rozepnutém stavu (vysoká impedance mezi katodou a anodou tyristoru).

Překročí-li externí napětí hodnotu 24,5 V, dojde k prudkému zvýšení proudu protékajícího Zener. diodou a na rezistoru R1 se vytvoří úbytek napětí, který uvede tyristor do sepnutého stavu. To způsobí opět přizemnění kladné napájecí svorky a zareaguje proudová ochrana. Maximální spínaný proud tyristoru TIC-116M je 8A.

Důležitou součástí ochrany je blokovací kondenzátor, který filtruje napěťové špičky při připojování a odpojování externího napájecího zdroje.

Stabilizaci napětí pro obvody TTL zajišťuje monolitický pozitivní stabilizátor napětí LM-317. Základní zapojení monolitického stabilizátoru převzaté z [5] ilustruje Obrázek 3.6.



Obrázek 3.6: Doporučené zapojení obvodu LM-317

Velikost výstupního stabilizovaného napětí určují rezistory R2 a R3' podle vztahu: $U_{OUT} = 1{,}25V \cdot \left(1 + \frac{R_3^{/}}{R_2}\right) + I_{ADJ} \cdot R_3^{/}$, kde velikost proudu I_{ADJ} je typicky 40 μA (hodnota udaná výrobcem viz. **Příloha 3**).

Před vlastním výpočtem rezistorů R2 a R3' nejprve zrekapituluji úbytky napětí v napájecí trase. Jmenovité napětí TTL obvodů je 5 V, tedy výstupní napětí OZ ve stavu "1" musí být rovné této hodnotě. Výstup monolitického stabilizátoru je připojen přes diodu D1 (viz. Obrázek 3.5) na napájecí svorky OZ (v režimu TTL), který ve stavu kladné saturace přivádí na výstup své napájecí napětí snížené o hodnotu 1,3 V. Celkový úbytek napětí udává následující vztah: $\Delta U = \Delta U_{D1} + (U_{CCF} - U_{SAT+}) = (0{,}6 + 1{,}3)\,V = 1{,}9\,V$, kde

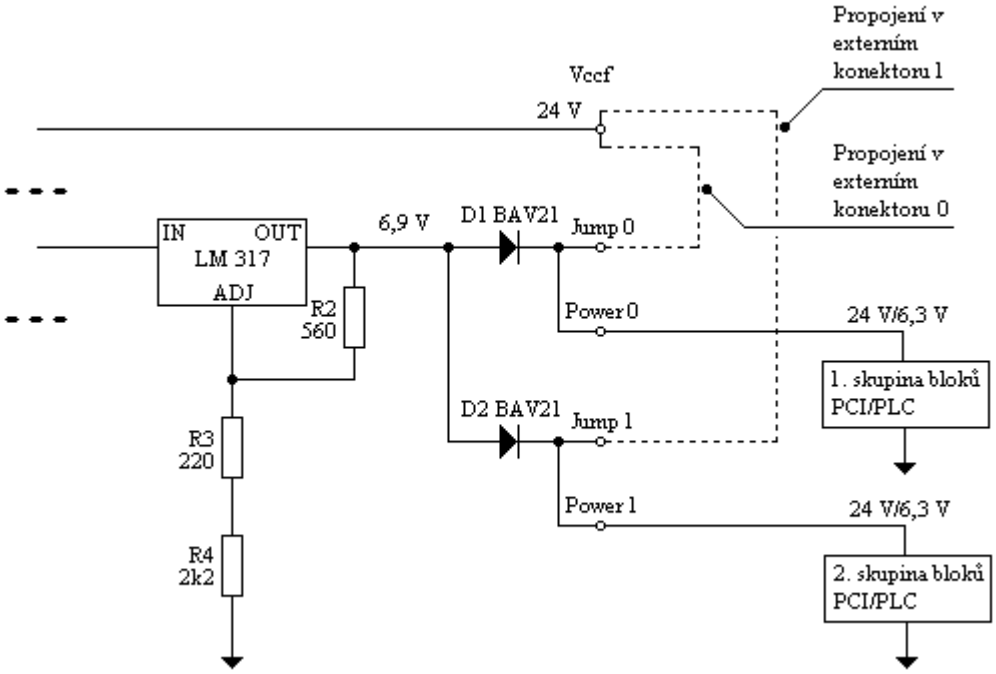
- ΔU_{D1} vyjadřuje úbytek na usměrňovací diodě v propustném stavu (0,6 V)
- U_{CCF} je napájecí napětí operačního zesilovače
- U_{SAT+} vyjadřuje velikost výstupního napětí OZ ve stavu kladné saturace

Výstupní napětí obvodu LM317 tedy musí být rovné hodnotě 6,9 V, jak udává následující vztah: $U_{TTL} + \Delta U = (5 + 1{,}9)\,\mathrm{V} = 6{,}9\,\mathrm{V}$, kde U_{TTL} je jmenovité napětí obvodů TTL.

Nyní mohu určit velikosti rezistorů R2 a R3‘ pro výstupní napětí 6,9 V, přičemž hodnotu rezistoru R2 zvolíme 560Ω a velikost rezistoru R3’ dopočítáme podle následujícího vztahu: $R_3^{/} = \frac{R_2 \cdot (U_{OUT} - 1{,}25)}{1{,}25 + R_2 \cdot I_{ADJ}} = \frac{560 \cdot 5{,}65}{1{,}25 + 22{,}4 \cdot 10^{-3}} = \frac{3164}{1{,}27} = 2{,}491\ k\Omega$. Z řady E12 musím vybrat rezistor s nejbližší nižší hodnotou (abych nepřesáhl Uout=6,9 V). Zvolím sériovou kombinaci $R_3^{/} = R_3 + R_4 = 220 + 2200 = 2{,}420\,k\Omega$ (viz. Obrázek 3.5).

Diodový přepínač

Schéma zapojení přepínače a začlenění do převodníku ilustruje Obrázek 3.7.



Obrázek 3.7: Schéma zapojení diodového přepínače

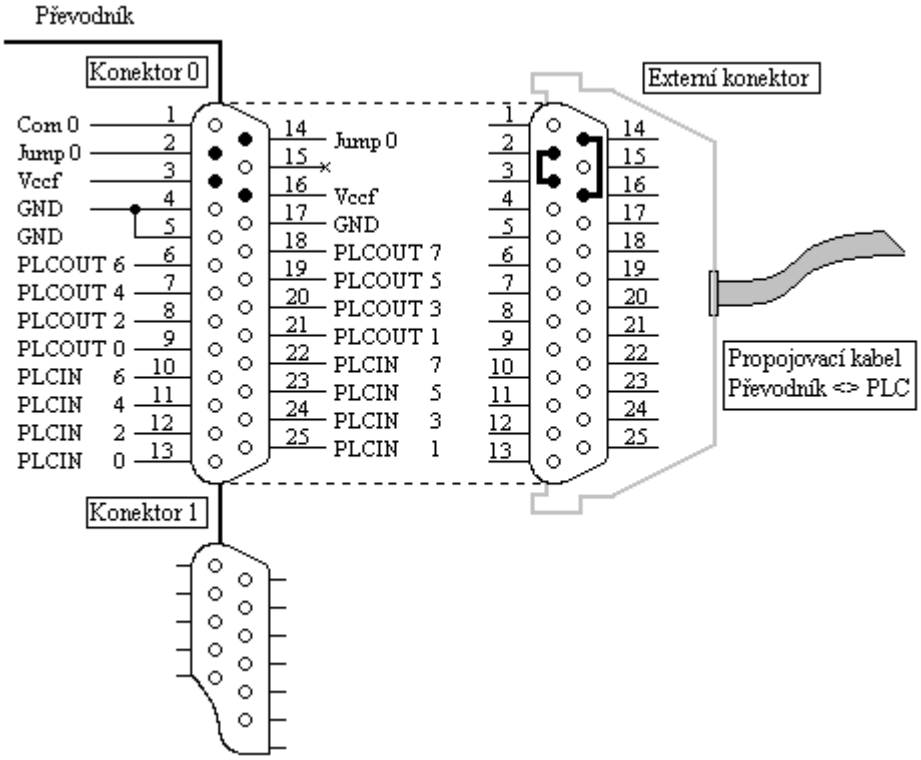
Připomenu, že 16 kanálů PCI/PLC je rozděleno do dvou skupin po osmi kanálech, přičemž každá skupina může pracovat v jiném módu (PLC/TTL). Obě skupiny mají výstupy kanálů vyvedeny na samostatný konektor DSUB 25 (viz. Obrázek 3.1 – pravá část). Mód dané skupiny je určen typem externího konektoru připojeného ke konektoru DSUB 25 příslušné skupiny. Jinými slovy režim skupiny je určen propojovacím kabelem, tedy při použití propojovacího kabelu **Převodník<> PLC** je skupina v režimu PLC, při připojení kabelu **Převodník <> TTL** je skupina v režimu TTL. V propojovacím kabelu je rozlišení režimu provedeno pomocí vodivého propojení pinů číslo 2 a 3, 14 a 16 (viz. Obrázek 3.8 tučně).

Je-li v externím konektoru 0 provedené vodivé spojení příslušných pinů, jsou svorky Vccf a Jump0 vodivě spojeny (viz. Obrázek 3.7 – přerušovaná čára). Dioda D1 je v závěrném stavu[1] a první skupina bloků PCI/PLC je v režimu PLC (24 V).

Připojením externího konektoru bez propojky (kabel typu Převodník <> TTL) bude dioda D1 polarizována v propustném stavu a první skupina bude napájena 6,3 V (režim TTL).

[1] Dioda je polarizována v závěrném stavu, je-li napětí katody U_K (24 V) větší než napětí anody U_A (6,9 V).

Shodným způsobem pracuje diodový přepínač s D2 pro druhou skupinu kanálů PCI/PLC ovládaný externím konektorem 1.



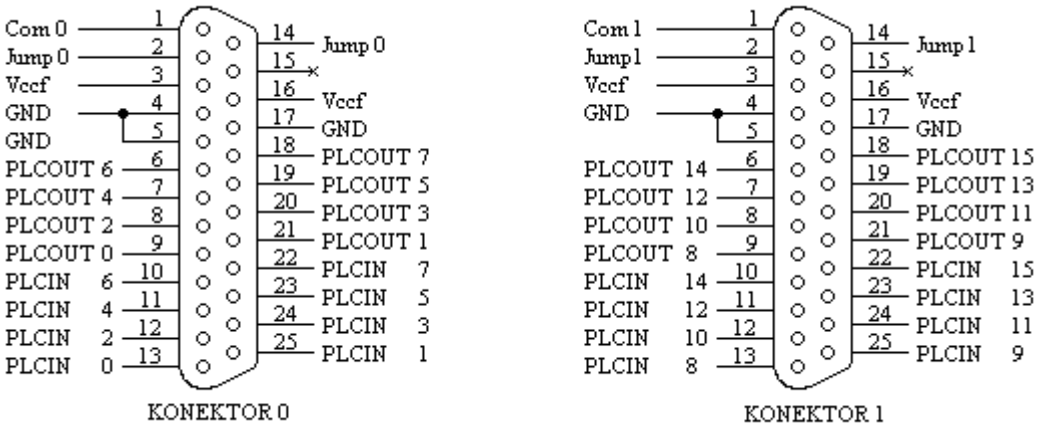
Obrázek 3.8: Volba režimu PLC propojením pinů v externím konektoru

Toto řešení eliminuje poškození obvodů TTL z hlediska přepětí na vstupní části obvodů, neboť výstupní napětí kanálů PCI/PLC je standardně 5V. Pouze použitím upraveného externího konektoru(viz. Obrázek 3.8) bude výstupní napětí 22,7 V.

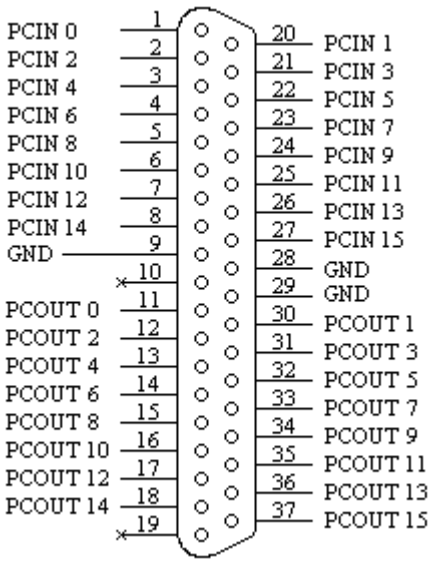
Podstatným parametrem při výběru přepínacích diod je jejich maximální pracovní proud v propustném směru I_F. V kapitole 3.1.3 jsem uvedl, že maximální proudová spotřeba jednoho integrovaného obvodu LM2902 je 150 mA (při napájení 6,3V). Přes jednu přepínací diodu je vždy napájeno 8 operačních zesilovačů, tedy 2 obvody LM2902. Dioda tedy musí mít mezní hodnotu proudu I_F alespoň 2*150 mA = 300 mA.

3.4 Připojení mezičlenu k PCI-1750 a PLC

Obrázek 3.1 ukazuje, že mezičlen obsahuje 3 konektory, určené pro připojení logických signálů PCI-1750 a PLC.



Obrázek 3.9: Přiřazení signálových kanálů 25 pinovému konektoru



Obrázek 3.10: Přiřazení signálových kanálů 37 pinovému konektoru

Pomocí jednoho 37 pinového konektoru (DSUB male) je mezičlen připojen ke kartě PCI-1750. Dva 25 pinové konektory (DSUB female) připojují vždy jednu skupinu k zařízení PLC nebo k obvodům TTL. Přiřazení jednotlivých pinů logickým a zemnicím signálům v případě 25 pinových konektorů ilustruje Obrázek 3.9 a v případě 37 pinového konektoru.

Označení jednotlivých pinů odpovídá typu připojeného kanálu (IN nebo OUT), například označení 6. pinu konektoru 0 je PLCOUT 6 tzn., že na pin 6 bude přiveden 6. výstupní kanál PLC (6. bit spodního bytu). Stejný princip platí u 37 pinového konektoru, kde na pin číslo 1 s označením PCIN 0 bude připojen nultý vstupní kanál karty PCI-1750 (bit č. 0 spodního bytu vstupních kanálů).

3.5 Parametry propojovacího mezičlenu

Podle zadání jsem navrhl propojovací mezičlen pro zařízení Advantech PCI-1750 a PLC Simatic S7-300. V návrhovém prostředí OrCad jsem realizoval fyzickou část návrhu

převodníku s využitím literatury [6] a [7]. Fotografii výsledného prototypu převodníku ukazuje Obrázek 3.17.

Níže uvádím elektronickou specifikaci mezičlenu.

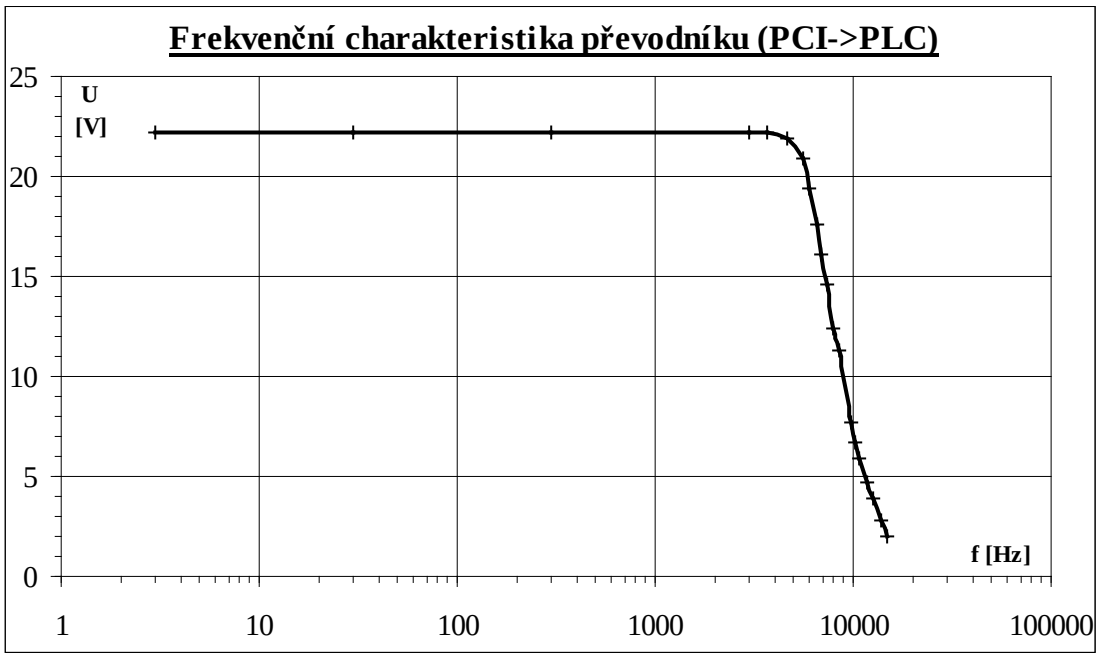
Specifikace

Jmenovité napájecí napětí 24 V DC
Maximální proudový odběr 960 mA
Přepěťová ochrana nad 24,5 V DC
Proudová ochrana 2,5 A
Ochrana proti přepólování
Převod 16 výstupních kanálů PCI-1750 na 2x8 vstupních kanálů PLC nebo TTL
Převod 2x8 výstupních kanálů PLC nebo TTL na 16 vstupních kanálů PCI-1750
2 výstupní režimy
- režim PLC..... Výstupní napětí 24 V
- režim TTL.....Výstupní napětí 5 V

Ochrana výstupních kanálů převodníku proti zkratu
Indikace stavu každého kanálu

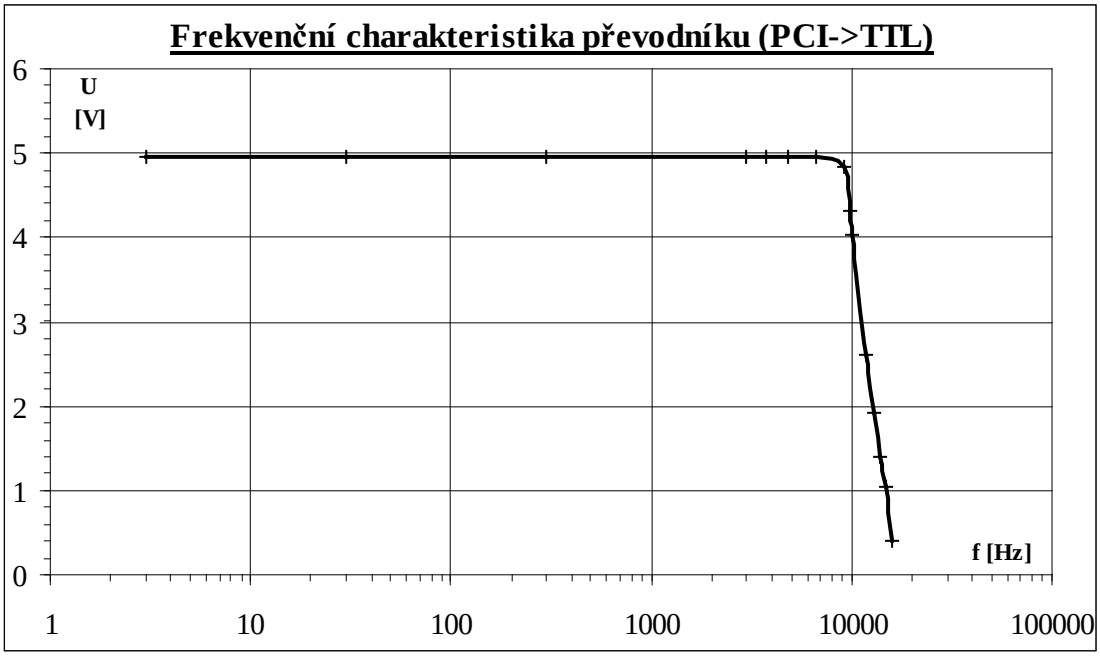
3.5.1 Další parametry bloku PCI/PLC

Z Frekvenční charakteristiky bloku PCI/PLC ve výstupním režimu PLC (viz. Obrázek 3.11) je zřejmé, že mezní frekvence je cca 6 kHz. Hodnota výstupního napětí je při této frekvenci 19,5 V.



Obrázek 3.11: Frekvenční charakteristika bloku PCI/PLC v režimu PLC

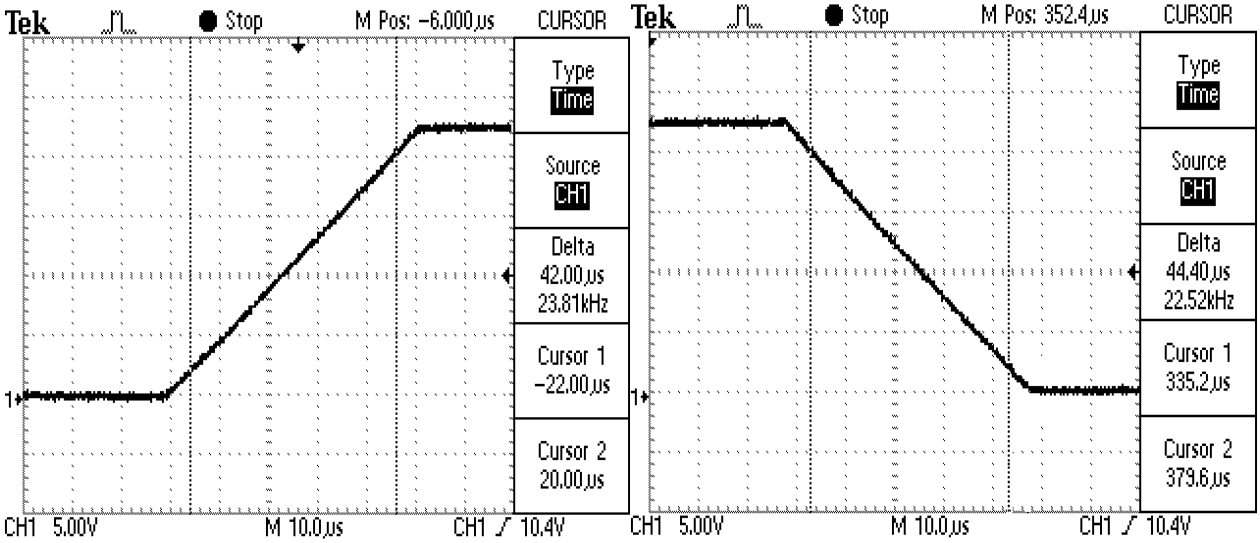
Frekvenční charakteristiku bloku PCI/PLC v režimu TTL ilustruje Obrázek 3.12. V tomto případě je mezní frekvence 10 kHz a odpovídající hodnota výstupního napětí 4,4 V.



Obrázek 3.12: Frekvenční charakteristika bloku PCI/PLC v režimu TTL

Rozdíl mezních frekvencí u jednotlivých výstupních režimů je způsoben rychlostí přeběhu použitého OZ. Strmost signálu na výstupu operačního zesilovače při komparaci je 42 mV/µs

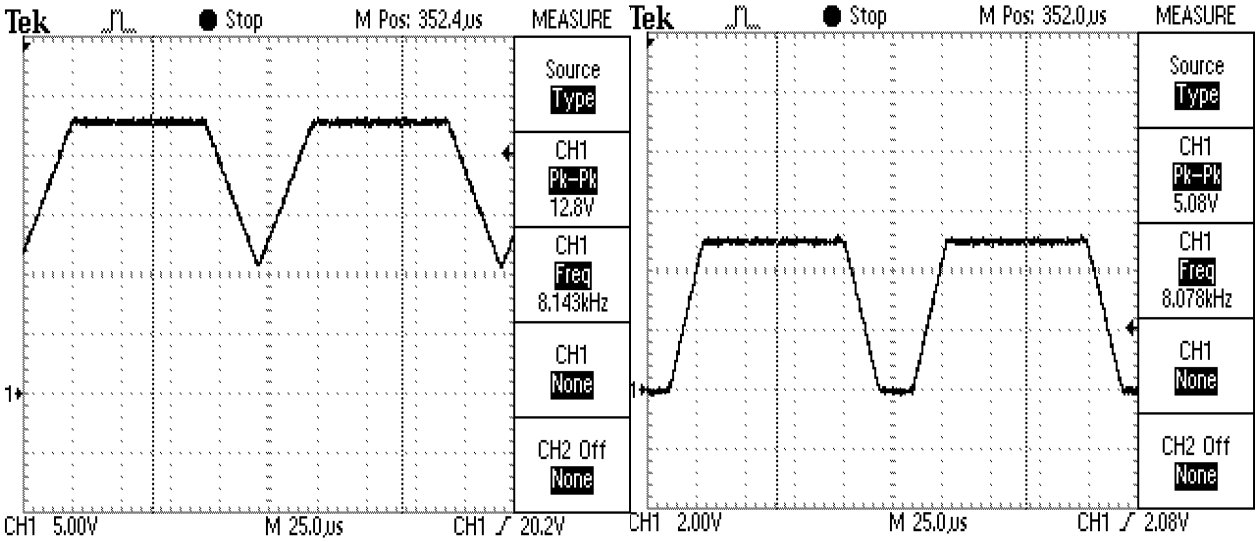
Tomu odpovídají délky náběžné a sestupné hrany, které ilustruje Obrázek 3.13.



Obrázek 3.13: Měření délky náběžné a sestupné hrany na výstupu bloku PCI/PLC

Délka náběžné hrany: 42 µs
Délka sestupné hrany: 44 µs

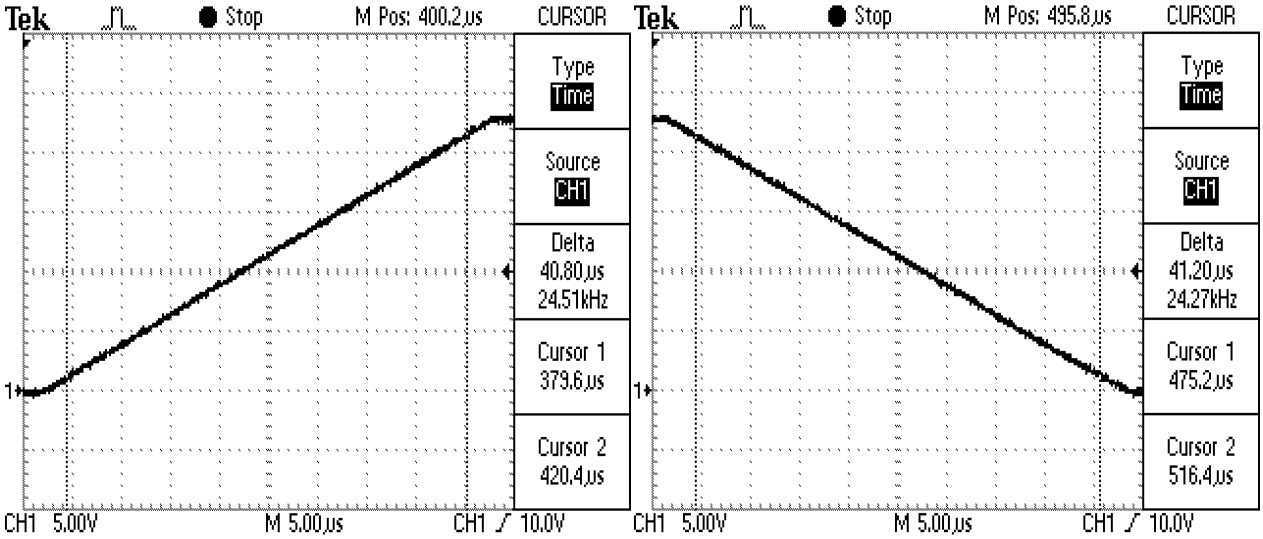
Obrázek 3.14 ukazuje zkreslení výstupního signálu při frekvenci cca 8 kHz pro oba režimy bloku PCI/PLC. Zkreslení způsobuje rychlost přeběhu. To se v režimu PLC (24V) projeví podstatněji než u režimu TTL (5V).



Obrázek 3.14: Zkreslení výstupního signálu

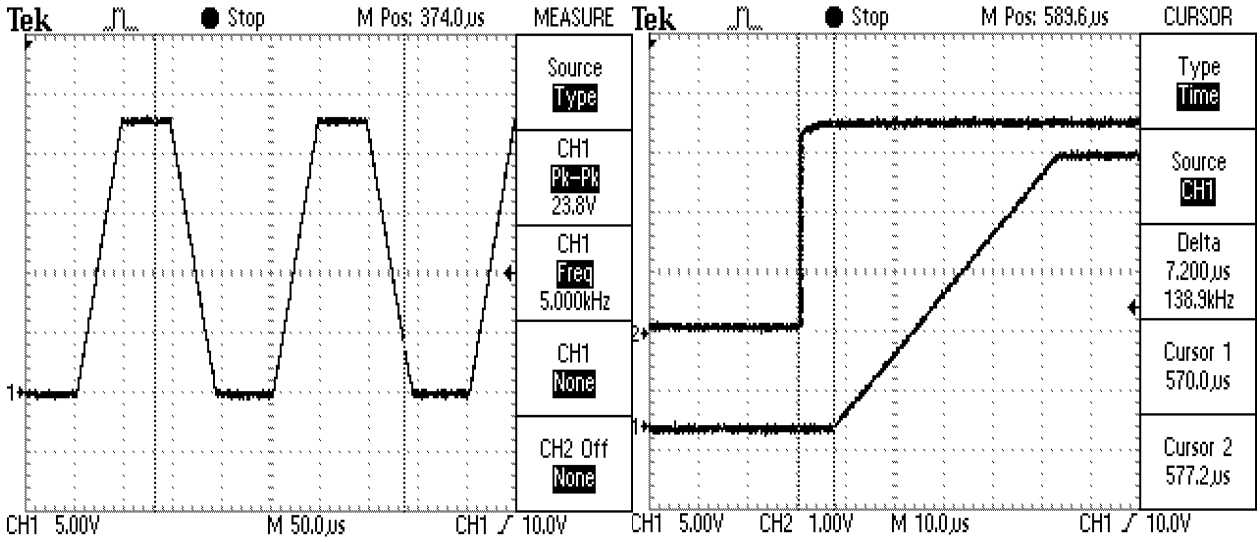
Nesymetrický tvar zkresleného signálu způsobila nevyvážená střída generátoru, který byl realizován testovací aplikací spuštěnou na osobním počítači s PCI-1750.

3.5.2 Další parametry bloku PLC/PCI



Obrázek 3.15: Měření délky náběžné a sestupné hrany na výstupu bloku PLC/PCI

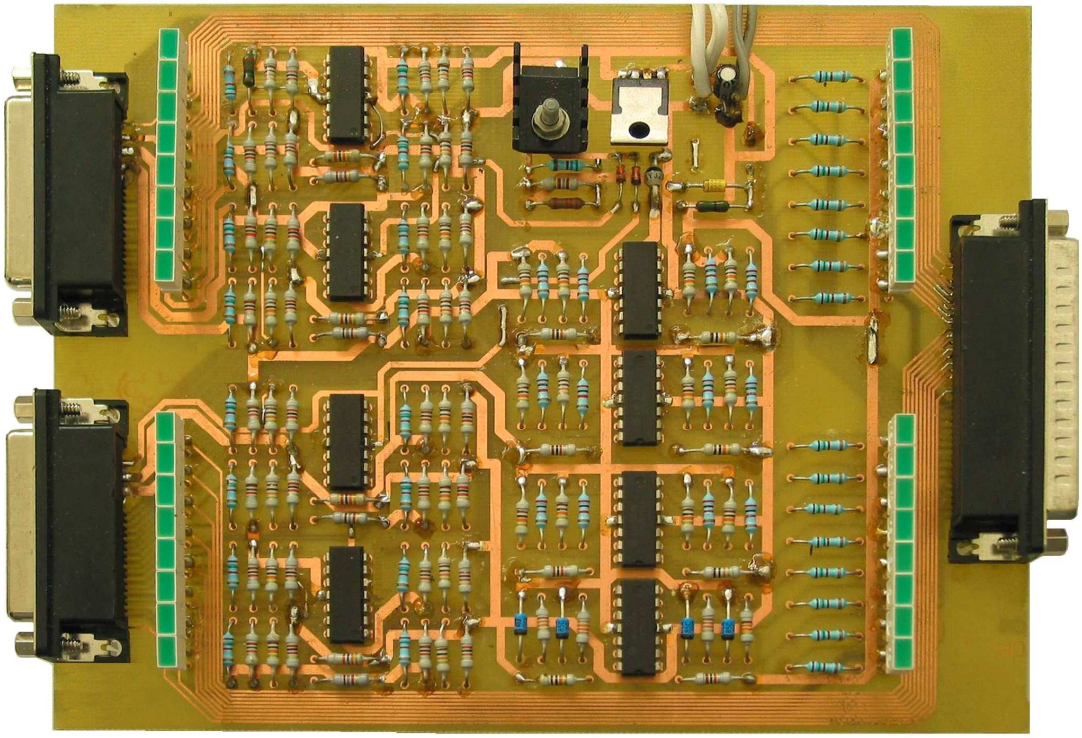
Oba bloky využívají stejný operačního zesilovače, a proto má blok PLC/PCI shodné délky náběžných a sestupných hran jako blok PCI/PLC



Obrázek 3.16: Vlevo zkreslení výstupního signálu, vpravo zpoždění vstup/výstup bloku PLC/PCI

Zkreslení signálu je obdobné jako u bloku PCI/PLC. V tomto případě jsem navíc změřil zpoždění mezi výstupním signálem převodníku a vstupním signálem. Měření jsem prováděl na bloku PLC/PCI.

Zpoždění vstup/výstup: 1,2 µs



Obrázek 3.17: Fotografie prototypu převodníku

3.6 Dokumentace

Výstupem první části diplomové práce jsou výrobní podklady pro realizaci mezičlenu ve formátu Orcad. Podklady obsahují:

- Jednotlivé vrstvy plošného spoje (reference součástek, servisní potisk plošného spoje, vrstvu nepájivé masky, horní vrstvu spojů a dolní vrstvu spojů)
- Seznam součástek (reference, hodnota, počet kusů)
- Podklady pro souřadnicovou vrtačku
- Samostatnou vrstvu s okótovanými rozměry plošného spoje
- Samostatnou vrstvu s návrhem krytu převodníku

Tyto materiály jsou umístěny v **Příloze 1**.

4 Řízení virtuálního modelu křižovatky

Řízeným systémem je virtuální model křižovatky vykonávaný na osobním počítači, vybaveným vstupně/výstupní kartou Advantech PCI-1750. Virtuální model křižovatky je přes propojovací mezičlen připojen k PLC S7-300, který řídí silniční dopravu prostřednictvím SSZ (světelná signalizační zařízení).

K hlavním výhodám virtuálního modelu křižovatky patří:

- Nízká cena
- Malé prostorové nároky
- Snadná přemístitelnost modelu
- Odpadá nutnost řešit fyzický pohyb vozidel a chodců (u skutečného modelu téměř nerealizovatelné)
- Odezvy senzorů umístěných na komunikacích mají přímo logický výstupní signál (není nutné používat další převodníky)
- Jednoduchá simulace dopravní nehody (kolize vozidlo/vozidlo, vozidlo/chodec)
- Snadná modifikace virtuálního modelu (závislá na implementaci simulačního programu)

Využití virtuálního modelu přináší i nevýhody:

- Složitá implementace skutečného chování vozidel (různé trajektorie vozidel při průjezdu křižovatkou), řidičů (odlišné chování řidičů, různé reakční časy,...)
- Obtížná simulace vlivu okolního prostředí na řidiče a vozidla

Z hlediska řízení lze virtuální model, skutečný model a skutečnou křižovatku řídit shodným způsobem s různým nastavením parametrů řídicího algoritmu.

Před popisem parametrů virtuálního modelu křižovatky (VMK) a návrhem konkrétních řídicích algoritmů pro řízení dopravy VMK do dokumentu zařazuji úvod do problematiky řízení silničního provozu. Uvedu potřebnou terminologii, způsoby řízení dopravního uzlu, strukturu řídicího systému atd..

Tyto informace jsou převzaty z vybraných kapitol literatury [8]

4.1 Úvod do řízení dopravních systémů

Dopravní systém , ať je tvořen jednou křižovatkou nebo dálnicí, může být řízen. Řízení je realizováno nejenom z hlediska zvýšení propustnosti, ale i z jiných hledisek, jako například pro zvýšení bezpečnosti provozu. Do řídicího procesu vstupují vstupní veličiny např. z dopravních senzorů a chování účastníku silničního provozu je ovlivňováno prostřednictvím akčních členů, například světelnými návěstidly.

Podle definice je řízení cílevědomé působení na určitý vymezený úsek reálného světa (řízený objekt), ovlivňující děje a pochody tak, aby výsledkem bylo splnění předem daných představ, vyjádřených jako cíle řízení. Rozeznáváme řízení v otevřené smyčce zpětné vazby a řízení v uzavřené smyčce zpětné vazby.

Vymezený úsek reálného systému se nazývá řízený objekt. Uvažujme řízeným objektem světelně řízenou křižovatku. Měřené dopravní parametry vstupují do procesu řízení jako vstupní veličiny do matematického modelu implementovaném v dopravním

řadiči. Vstupními údaji jsou například časové odstupy vozidel v jednotlivých směrech, získané z indukčních detektorů. Tento model, který je realizován programovým vybavením dopravního řadiče, zajišťuje pro dané vstupní parametry přepínání a změny délek jednotlivých fází světelných návěstidel, a tím ovlivňuje chování dopravního proudu v daném uzlu.

Řízení křižovatky tedy probíhá v otevřené smyčce a kvalitu řízení lze zhodnotit pouze nepřímo prostřednictvím změny parametrů dopravního proudu.

4.2 Řízení dopravního uzlu

Z důvodu přehlednosti a jednodušší orientace v následujících kapitolách uvádím přehled používané terminologie v oblasti návrhu řízení silniční dopravy.

4.2.1 Terminologie

Světelné signalizační zařízení: Je tvořeno dopravním řadičem, senzory, aktory a signálním programem vypočítaným pro optimální řízení dopravního uzlu-křižovatky.

Světelný signál: Příkaz nebo informace udávána návěstidlem pomocí signálních obrazů. Pro řízení silničního provozu se rozlišují světelné signály pro vymezený okruh účastníku silničního provozu.

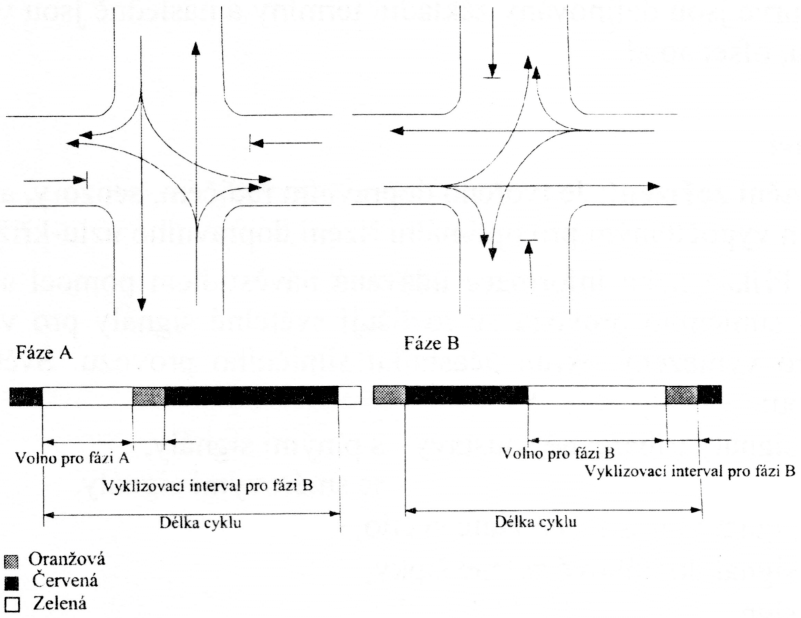
Světelné návěstidlo: Světelné signály se realizují pomocí návěstidel. Druhy a rozdělení návěstidel odpovídají druhům a rozdělení signálů. Použití a umístění návěstidel stanovuje norma.

Signální skupina: Soubor signálních ploch, které udávají v každém okamžiku stejný signální obraz pro jeden vjezd do křižovatky.

Signální program: Program řízení světelných signalizačních zařízení.

Další podrobně vysvětlené pojmy.

Délka cyklu: Čas v sekundách potřebný pro kompletní přechod posloupnosti světelných signálů do výchozího stavu. V nákresu (viz. Obrázek 4.1) začíná doba cyklu, měřená ve fázi A signálem „Volno“ a končí signálem „Stůj“. Stejná doba cyklu bude pokud se pro fázi B začne signálem „Stůj“, a měří se doba do ukončení zelené, tedy signálu „Volno“.



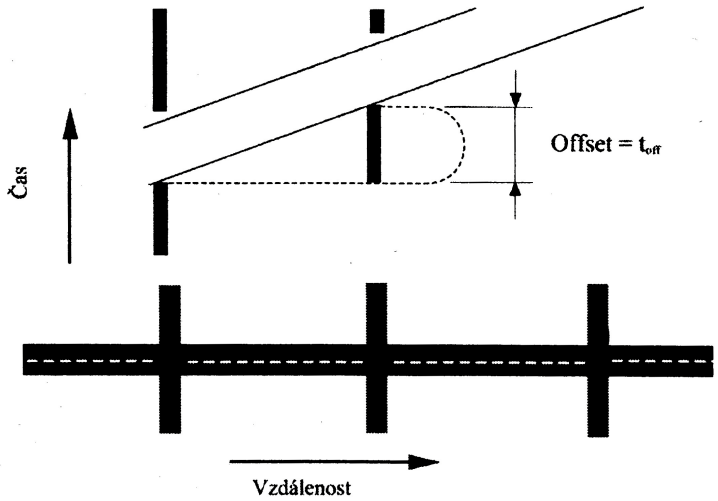
Obrázek 4.1: Znázornění doby cyklu [8]

Fáze: část cyklu vyznačující se tím, že jeden nebo více dopravních proudů má signál „Volno“.

Interval: Část doby cyklu, během které se nemění signální obraz. V jedné době cyklu je několik intervalů.

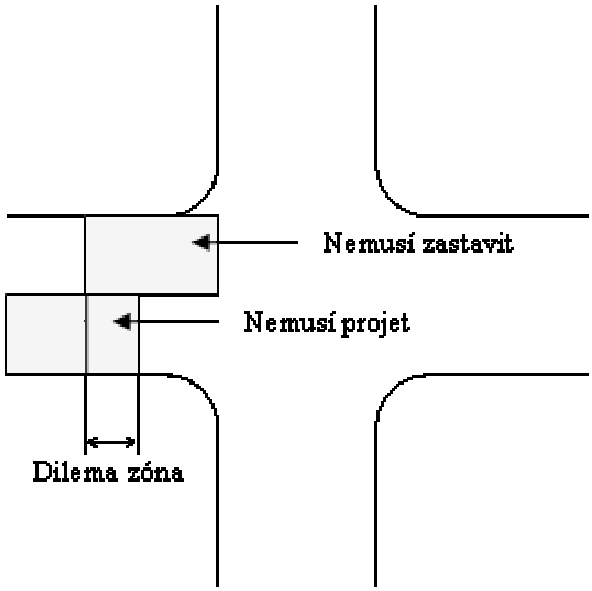
Dělená fáze: Základní fáze, modifikovaná dle dopravního řešení, přičemž vždy vychází ze základní fáze.

Offset: Časový rozdíl mezi začátkem zelené fáze A na jedné křižovatce a začátkem zelené na další křižovatce. Jestliže je uvažováno s několika křižovatkami, je definován referenční časový bod základní křižovatky a k němu se vztahují ostatní SSZ. Offset je vyjádřen v sekundách nebo v procentech z doby cyklu. Obrázek 4.2 naznačuje offset pro dvě SSZ.



Obrázek 4.2: Diagram dráha čas a parametr offset [8]

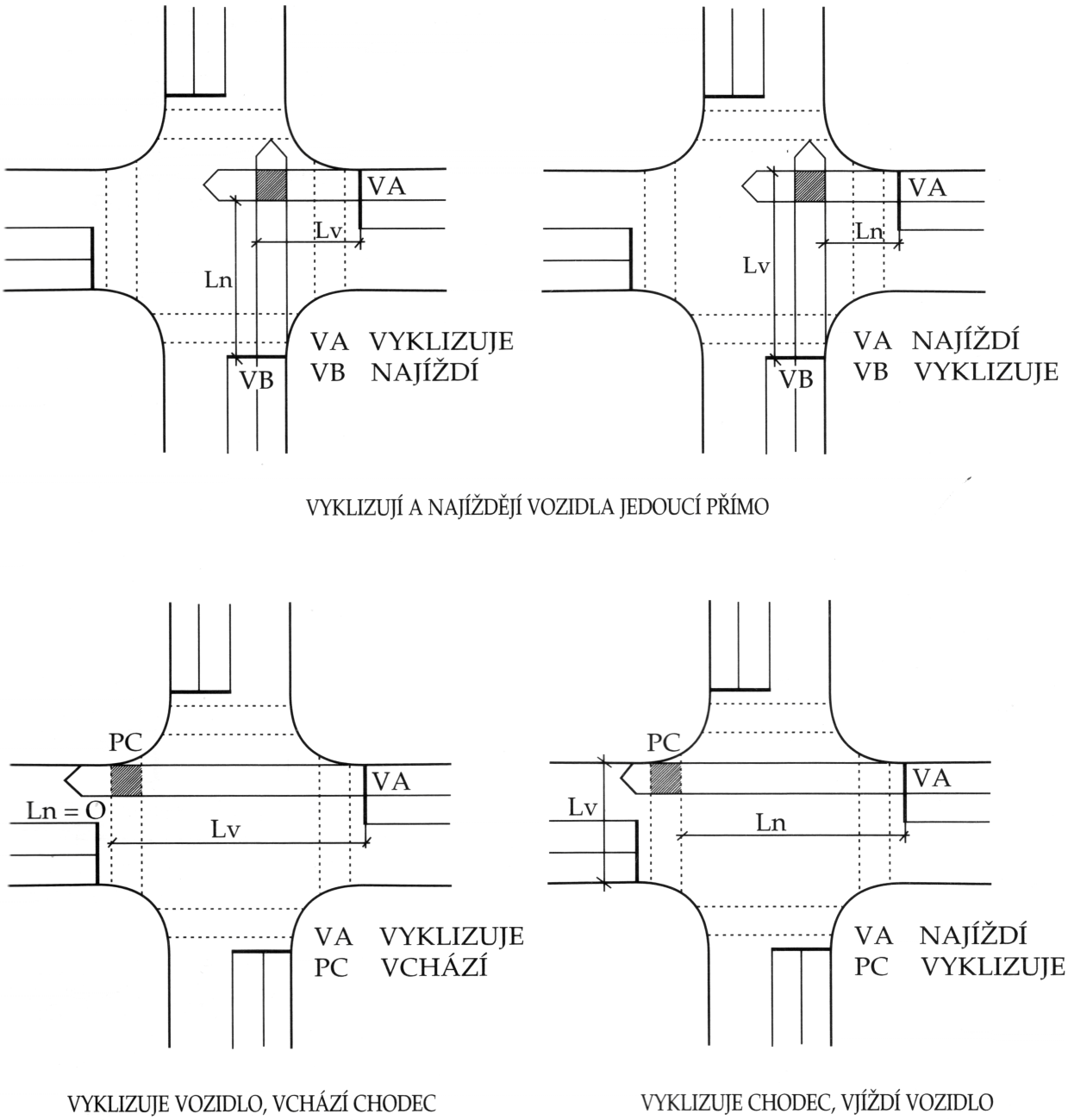
Dilema zóna: Hlavním účelem žlutého signálu následujícího po zelené je dát na vědomí řidičům, že po zelené bude následovat červená, přičemž je ještě umožněno bezpečné projetí křižovatky nebo bezpečné zastavení. Špatná volba žlutého času by mohla vést k tomu, že řidič, který se vyskytuje v tzv. dilema zóně, nebude moci překonat bezpečně křižovatku ve vztahu ke kolizním směrům. Řidiči zbývá na celý manévr pouze doba žlutého signálu. Dilema zóna je tedy takový úsek na příjezdu ke křižovatce, který se vyznačuje tím, že řidič již nemůže bezpečně zastavit, a proto musí zrychlit, aby neprojel stopčáru na červenou, viz. Obrázek 4.3. Naše bezpečnostní předpisy vyžadují doby žluté 3 s.



Obrázek 4.3: Znázornění dilema zóny [8]

Mezičas: je časový interval do konce doby zelené na návěstidle pro jeden směr po začátek doby zelené na návěstidle pro kolizní směr. V této době musí poslední (vyklizující) vozidlo projíždějící v končící době zelené bezpečně opustit kolizní plochu dříve, než první (najíždějící) vozidlo jedoucí v době zelené v kolizním směru této kolizní plochy dosáhne.

Kolizní dopravní pohyby: jsou ty vzájemné pohyby vozidel nebo vozidel a chodců na místech řízených světelnou signalizací, které se střetávají, kříží, nebo připojují. Kolizní plocha je ta část plochy komunikace, kde se dráha vyklizujícího vozidla nebo chodce střetává s dráhou najíždějícího vozidla nebo chodce. Kolizní plocha je různá pro každou dvojici kolizních dopravních proudů, viz Obrázek 4.4.



Obrázek 4.4: Vyklízecí a najížděcí dráhy a kolizní plochy [9]

4.2.2 Struktura signálního programu

Rozdělení fází

Při dopravním řešení SSZ je nutno stanovit fázové schéma, tj. přiřazení dopravních pohybů jednotlivým fázím a nejvhodnější pořadí fází. Při návrhu schématu fází se vychází ze situačního a geometrických poměrů na křižovatce, z organizace dopravy a z intenzit provozu. Vzory schémat fází ilustruje Obrázek 4.5.

Při návrhu fází rozlišujeme kolizní a nekolizní dopravní proudy. Kolizní proudy v rámci jedné fáze mohou být proudy pro odbočení, pro něž platí pravidla o přednosti

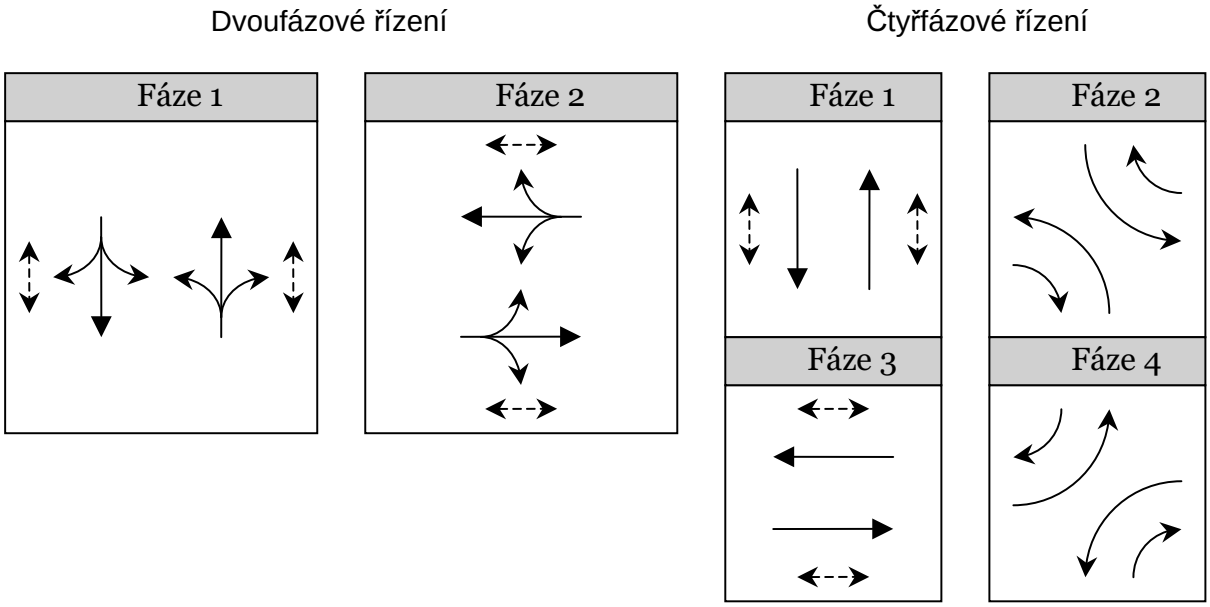
v jízdě. Časově za sebou v různých fázích mohou následovat dopravní proudy z téhož směru, jsou-li prostorově odděleny v různých jízdních pruzích.

Jestliže všechny dopravní proudy na příjezdu ke křižovatce v jednom směru nemají současně „Volno“, pak musí být řízeny návěstidly se směrovými signály. Mohou být řízeny i návěstidly s plnými signály, ale pouze pokud jsou proudy do různých směrů stavebně odděleny a je naprosto jasné, kterému směru náleží které návěstidlo.

Dopravní proud řízený směrovým signálem nesmí být kolizní s žádným dopravním proudem.

Počet fází

Počet fází vyplývá z rozdělení fází, tj. z rozhodnutí o rozdělení dopravních pohybů na křižovatce. Pro řízení dopravy SSZ na křižovatce je minimální počet fází 2. Přitom odbočující dopravní proudy nejsou proti přímým směrům bezkolizní, viz Obrázek 4.5.



Obrázek 4.5: Fázové schéma pro dvoufázové a čtyřfázové řízení [8]

Dokonale bezkolizní signální řízení všech dopravních proudů na čtyřramenné křižovatce má minimálně 4 fáze, na tříramenné minimálně 3 fáze.

Přednostně by se mělo navrhovat jednoduché řízení. Vícefázové řízení snižuje kapacitu křižovatky, zvyšuje ztrátové časy a prodlužuje zdržení vozidel. Proto by se jejich navrhování mělo omezit na nezbytnou míru a to tam, kde je to vzhledem k dopravním poměrům nutné a kde nelze vystačit s jednodušším řešením. Snižování počtu fází obecně zlepšuje charakteristiky křižovatky. Pokud se zvyšuje počet fází, obecně roste délka cyklu a zpoždění, aby byla zajištěna potřebná délka zelené každé fáze.

Pořadí fází

Pořadí fází při řízení křižovatky může být ovlivněno různými hledisky:

- Určité fáze musí probíhat za sebou, aby na sebe plynule navazovaly signály „Volno“, které mohou být i ve více fázích.

- Určité dopravní směry musí následovat po sobě, aby na křižovatce nevznikalo zdržení z důvodu nakupení vozidel.
- Pořadí fází může ovlivnit požadovaný sled dob zelených pro chodce nebo cyklisty, aby tito mohli přejít dělený přechod plynule.
- Pořadí fází může určovat požadavek koordinace signálních programů sousedních křižovatek nebo preference hromadné dopravy.

Pokud tomu nebrání výše jmenované podmínky, je třeba pořadí fází navrhnout tak, aby se minimalizoval součet mezičasů.

4.2.3 Určení parametrů signálního programu

Délka cyklu

Potřebná délka cyklu je součet nutných dob volna (zelených) a rozhodujících mezičasů příslušných k jednotlivým dobám volna

$$C = \sum_n t_Z + \sum_n t_M \ ,$$

kde C...minimální délka cyklu

t_Z...nutná doba zelené fáze

t_M...rozhodující (nejdelší) mezičas v daném fázovém přechodu

Doby volna

Výpočet potřebných dob volna vychází z intenzity provozu. Jde vlastně o rozdělení celkové doby volna na jednotlivé směry a to úměrně intenzitám provozu.

Okrajové podmínky

Minimální hodnoty signálních dob jsou:

- „Volno“ pro vozidla, chodce, cyklisty, tramvaje 5 s.
- „Pozor“ (žlutá) pro vozidla a cyklisty 3 s.

Doba signálu „Pozor“ (žlutá+červená) pro vozidla má stálou hodnotu 2 s. Dále se doporučuje, aby doba zelené fáze pro motorová vozidla v hlavním přímém směru byla alespoň 15 s, ve vedlejším směru 10 s a doba zelené fáze chodců alespoň taková, aby chodec během zelené přešel nejméně polovinu délky přechodu.

Jestliže při odbočování vlevo na základě přednosti v jízdě vozidlo zastaví uprostřed křižovatky, musí mu být při změně fází umožněno bezpečné opuštění tohoto prostoru a to tak, že následující fáze bude o 2-4 s později než je podle výpočtu mezičasů potřebné.

Sestavení signálního plánu

Základní kostra signálního plánu je dána nejdelšími mezičasy a maximálními dobami zelených signálů ve fázi. U signálního plánu s pevným řízením je doba cyklu součet maximálních mezičasů a maximálních dob zelených

$$C = \sum t_m + \sum t_{z_{MAX}}$$

Minimální doba cyklu tzv. strukturální je dána součtem rozhodujících mezičasů a minimálních dob zelených.

$$C = \sum t_m + \sum t_{z_{MIN}}$$

Minimální doby zelených se požadavky přijíždějících vozidel prodlužují. Doby ostatních zelených, které v kostře zatím nejsou zahrnuty, budou do programu zapracovány s přihlédnutím k potřebným mezičasům a okrajovým podmínkám.

4.2.4 Metody řízení uzlu

V této kapitole uvádím přehled používaných metod řízení dopravního uzlu. Podrobněji se budu zabývat

Podle literatury [8] lze způsoby řízení rozdělit následovně:

- **Pevné signální programy** – na základě statistické analýzy historických hodnot dopravních dat (intenzity dopravy) jsou vypočítány veličiny regulovaného procesu, které jsou zadány do řadiče[1] jako pevný program. Pro tento druh řízení se též používá název **statické** nebo **off-line řízení**.
- **Časově závislé řízení** – jedná se o stejný charakter řízení pevným signálním programem (off-line), pouze řadič má implementováno několik programů vyhovujícím různým intenzitám (noční, ranní špička apod.) a tyto programy jsou přepínány dle času.
- **Dopravně závislé řízení** – počítá pro momentální dopravní situaci řídicí zásah, kterým je změna délky zelené v příslušném směru nebo modifikace fázového schématu. Používá se i název **dynamické** nebo **on-line řízení**.
- **Fuzzy řízení** – se nepoužívá pro mikroskopické on-line řízení, ale nalézá uplatnění při změně parametrů dynamického řízení, kdy může měnit například doby cyklu nebo maximálních délek zelených.

Pro řízení virtuálního modelu křižovatky implementuji 2 způsoby řízení. Jednak statické řízení (řízení pevnou fází) a dále dynamické řízení (řízení modifikací signálního programu). Podrobněji se zde budu zabývat pouze způsoby statického a dynamického řízení.

4.2.4.1 Pevné signální programy

Řízení pevným signálním programem spadá do statického způsobu řízení dopravního uzlu. V literatuře [8] je pevný signální program popsán následovně:

Princip tohoto řízení dopravy na křižovatce spočívá v tom, že se signální program navrhuje na základě historických dat. Znamená to, že je na dané křižovatce proveden jeden nebo více dopravních průzkumů sledujících intenzity dopravy ve všech křižovatkových směrech, které jsou statisticky zpracovány. Je nutné počítat i s vývojovými trendy dopravy na cca 5 let. Velmi důležitá je volba dob průzkumů, protože intenzity dopravy a často i směry dopravy se v průběhu dne mění. Je nutné sledovat a případně zohlednit i vazby na ostatní SSZ.

Vlastní signální program se navrhuje metodami popsanými v kapitole 4.2.3. Návrh signálního programu se oproti dopravně závislému řízení podstatně zjednodušuje, neboť odpadá vypracování logiky řízení, programové ošetření detektorů a další kroky.

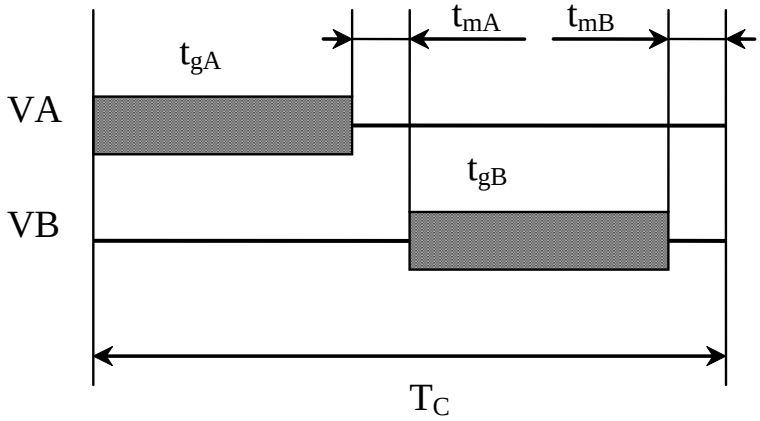
Tento způsob řízení je při správném navržení doby cyklu a délek zelených celkem vyhovující, pokud se neblíží stupeň zatížení komunikace stupni saturace, což se ovšem v zatížených městských sítích během dne nevyskytuje příliš často. Výhodou je jednoduchá možnost kontroly, snadné přepracování signálních programů a relativně

[1] Řadič je Hardware na němž je vykonáván signální program.

nízké náklady na dopravní řešení. Podstatnější výhodou je nízká cena investičních i provozních nákladů, neboť zde nejsou instalovány ani udržovány dopravní detektory.

Mezi nevýhody řízení s pevným signálním programem patří především:

- Program neumožňuje sledovat změny dopravního zatížení oproti původním předpokladům a neumožní kompenzovat chyby vzniklé při dopravních průzkumech.
- Nevyužitá doba signálu „Volno“ nemůže být využita pro jiný dopravní proud.
- Nemožnost vykrytí špičkového zatížení, kvůli kterému musí být k dispozici určitá výkonnostní rezerva.
- Není možnost ovlivňovat běh programu jednotlivými vozidly či chodci.
- Program nereaguje na dopravní kongesci[1].
- Řízení je neefektivní při koordinovaném způsobu řízení[2], když se zatížení vedlejších směrů přibližuje ztížení směru hlavního.



Obrázek 4.6: Pevný signální plán pro dva směry (hlavní a vedlejší) [8]

Pevný signální program je znázorněn modelově pro dvě signální skupiny viz. Obrázek 4.6. Z hlediska teorie řízení se jedná o řízení logického typu, přičemž se v závislosti na jediné vstupní veličině, kterou je čas, automaticky rozhoduje o binárních výstupních signálech, kterými je svícení či nesvícení jednotlivých signálních skupin. Řízení logického typu je zde použito pro řízení postupných (sekvenčních) operací dopravního řadiče, a proto se často nazývá sekvenční řízení nebo sekvenční ovládání.

Popis zkratek použitých v obrázku:

- VA..... signální skupina hlavní komunikace
- VB..... signální skupina vedlejší komunikace
- t_{gA}..... doba volna pro skupinu A
- t_{gB}..... doba volna pro skupinu B
- t_{mA}.....mezičas skupiny A
- t_{mB}.....mezičas skupiny B
- T_C..... doba cyklu

[1] Dopravní kongesce odpovídá návalu (dopravní koloně).

[2] Koordinovaný způsob řízení: Koordinace v zelené vlně je docilování sladěním signálních programů sousedních křižovatek s cílem, aby vozidla při dodržování určité rychlosti mohla projet několika křižovatkami bez zastavení, viz lit. [9] kapitola 5.1, strana 32.

4.2.4.2 Dopravně závislé řízení

Tuto kapitolu cituji z literatury [8].

Dynamické řízení se plánuje zavádět zpravidla tehdy, jestliže je splněn některý z následujících bodů:

- Na křižovatce se průběh dopravy mění, takže by podle dopravních měření zpracované pevné signální plány nevystihovaly aktuální dopravní stavy.
- Jeden nebo několik dopravních proudů (též chodci) se na křižovatce vyskytuje zřídka, nepravidelně a s rozdílnou intenzitou.
- Hlavní dopravní proud může být přerušován na velmi krátkou dobu, nezbytně nutnou k uspokojení požadavků vedlejších dopravních proudů.
- K lepšímu využití dob signálu „Volno“ je účelné zkracovat tzv. prodlužující doby.
- Z hlediska dopravních poměrů na křižovatce by její řízení pevnými signálními plány nebylo odůvodnitelné, avšak vozidla je nutné křižovatkou zastavovat pro bezpečnost provozu.
- Na velmi složitých nebo několikaramenných křižovatkách se slabým provozem je výhodné přeskakovat fáze ve prospěch právě požadovaných.

Dynamické řízení je založeno na monitorování okamžité dopravní situace a na jejím základě je zpracován řídicí zásah. Data jsou zpracovávána on-line. V krátkých časových intervalech (řádově v sekundách) se pro měřené vstupní dopravní údaje mění a optimalizují regulační veličiny.

Z hlediska teorie řízení se jedná o řízení v otevřené regulační smyčce, které se vyznačuje tím, že zde není přímá zpětná vazba ovlivňující řízení. Chybí zde tedy informace o výsledku akčních zásahů. Tento druh řízení je úspěšný tehdy, souhlasí-li stanovený dopravní model se skutečností a pokud nepůsobí na řízený objekt nežádoucí poruchy.

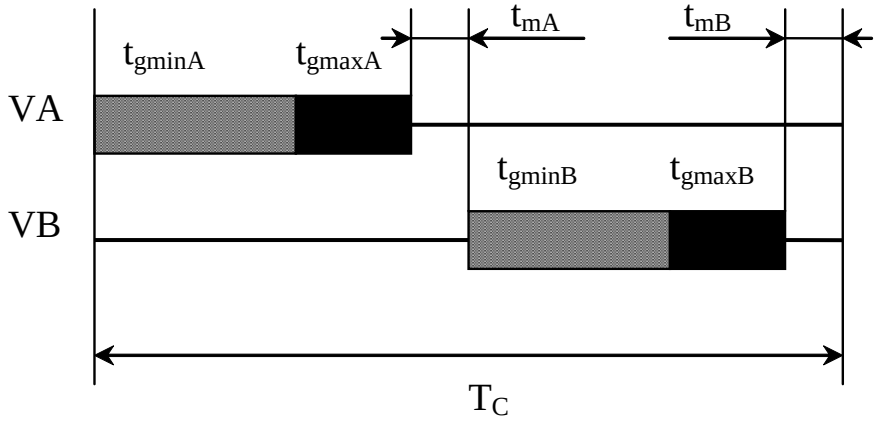
Na základě měření dat a dopravních průzkumů se připraví dopravní data, z kterých se vypočítají parametry řízení (doba cyklu, délky zelených, apod.), stanoví se logika řízení a určí se další okrajové podmínky (chování řadiče v případě poruchy detektoru apod.). Vstupní data do řídicího procesu jsou měřena dopravními senzory. Jsou používány zejména následující:

- Detektor pro prodlužování signálu „Volno“ (prodlužující).
- Detektor pro vyvolání změny fáze (výzvový).
- Detektory pro chodce, cyklisty a vozidla MHD (patří do kategorie výzvových).

Ve výše uvedených případech je měřeným parametrem přítomnost vozidla, chodce nebo prostředku MHD v bodě měření. Vstupem do řídicího procesu je vždy binární signál a rozdělení na „prodlužující“ a „výzvové“ detektory souvisí s jejich odlišným umístěním v prostoru křižovatky a s odlišnými řídicími zásahy, které vyvolávají.

Program dopravního řadiče trvale testuje stav dopravy nad jednotlivými detektory a na základě předem definovaných algoritmů provádí řízení. Dopravní řešení obsahuje logiku, podle které se modifikují délky signálu „Volno“ nebo se mění fáze. Tyto změny se provádí v rámci předem dané doby cyklu T_C a předem daných minimálních (t_{gmin}) a maximálních délek zelených (t_{gmax}).

Ukázku dynamického signálního plánu ilustruje Obrázek 4.7, kde význam zbylých zkratek je shodný jako u předchozího (Obrázek 4.6).



Obrázek 4.7: Dynamický signální plán pro dva směry (hlavní a vedlejší) [9]

Dopravně závislé řízení může realizovat následující druhy řízení:

- Modifikace signálního programu, kdy je vytvořen signální program s danou délkou cyklu a danými limitními parametry délek signálu „Volno“ t_{GMAX}, a na základě měření vstupních parametrů lze v rámci logiky řízení:
  a) Měnit délku signálu „Volno“ (T_{GMIN} do T_{GMAX});
  b) Modifikovat pořadí fází;
  c) Vkládat fáze na výzvu.
- Tvorbu signálního programu: zde se v rámci dané logiky a s okrajovými podmínkami určujícími mezičasy, maximální délky signálů „Volno“, složení fází apod. volně vytváří signálním programem.

4.3 Vlastní návrh řídicích algoritmů

Před návrhem každého řídicího systému musí být známe parametry řízeného systému. V našem případě je řízeným systémem virtuální model křižovatky. V následující kapitole tedy uvádím konkrétní parametry virtuálního modelu získané z literatury [3].

4.3.1 Parametry řízeného systému

4.3.1.1 Popis dopravní situace

Křižovatka se skládá ze čtyř příjezdových komunikací, přičemž každá komunikace obsahuje jeden společný jízdní pruh pro jízdu rovně, odbočení doprava i odbočení doleva. Z tohoto důvodu jsou příjezdové komunikace osazeny společnými světelnými návěstidly s plnými signály. Dále křižovatka obsahuje čtyři přechody pro chodce vybavené světelnými návěstidly pro chodce.

Všechny příjezdové komunikace jsou vybaveny prahem (přihlašujícím detektorem) a indukční smyčkou (výzvovým detektorem). Požadavek na přechod komunikace chodcem indukují signály z tlačítek pro chodce.

Ve všech případech se jedná o binární (dvoustavové) signály. Signály z indukčních smyček, prahů a tlačítek pro chodce představují vstupy do řídicího systému. Výstupy řídicího systému určují stavy jednotlivých světelných návěstidel.

4.3.1.2 Rozměrový nákres křižovatky

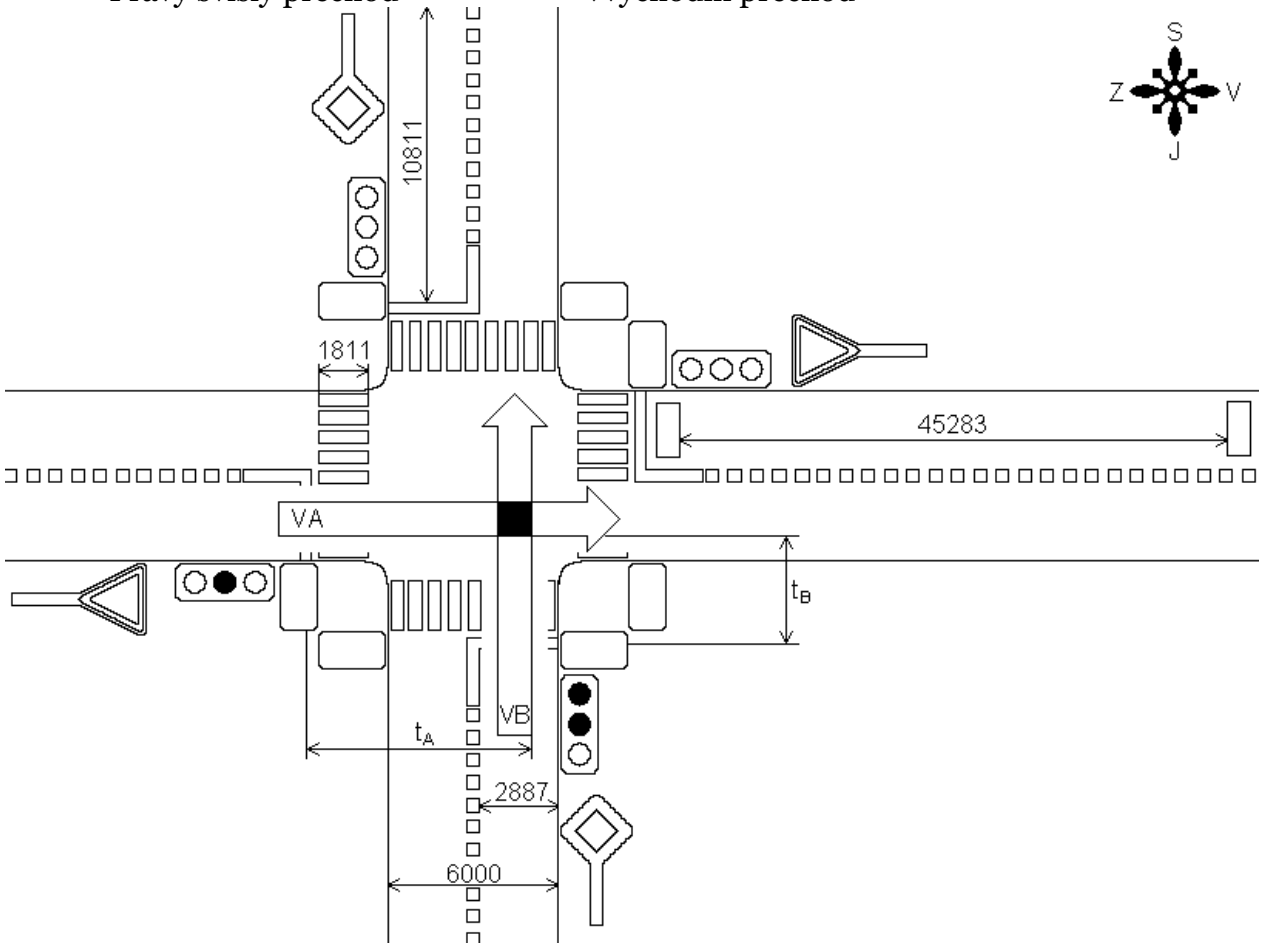
Nákres křižovatky spolu s naznačením určení mezičasu pomocí kolizní plochy ilustruje Obrázek 4.8.

V souladu se směrovou hvězdicí (Obrázek 4.8) zavedu jednoduché označení (podle světových stran) pro popis jednotlivých proudů vozidel:

- Dopravní proud zdola nahoru → jižní směr
- Dopravní proud zleva doprava → západní směr
- Dopravní proud shora dolů → severní směr
- Dopravní proud zprava doleva → východní směr

Přechod pro chodce označuji podle názvu směru, který tento přechod v daném směru protíná jako první:

- Spodní vodorovný přechod →jižní přechod
- Levý svislý přechod →západní přechod
- Horní vodorovný přechod →severní přechod
- Pravý svislý přechod →východní přechod



Obrázek 4.8: Výkres prostoru křižovatky virtuálního modelu

Příslušná světelná návěstidla (dále jen semafory) chodců a vozidel jsou označeny podle směru, ke kterému náležejí. Například spodní svislý semafor vozidel označuji jako semafor jižní a spodní svislé semafory pro chodce jako jižní semafory chodců.

4.3.1.3 Přiřazení vstupních a výstupních kanálů

Tato kapitola popisuje přiřazení vstupních resp. výstupních kanálů jednotlivým senzorům (indukční prahy, smyčky, tlačítka pro chodce) resp. akčním členům (semafory vozidel, semafory chodců) jak je uvedeno v lit. [3]. Označení vstupní, výstupní kanály jsou popisována vzhledem k řídicímu systému, tedy PLC, viz. Tab. 4.1.

Výstup	Popis
Q0.0	1. bit stavu semaforu vozidel – jižní směr
Q0.1	2. bit stavu semaforu vozidel – jižní směr
Q0.2	Stav semaforu chodců – jižní směr
Q0.3	1. bit stavu semaforu vozidel – západní směr
Q0.4	2. bit stavu semaforu vozidel – západní směr
Q0.5	Stav semaforu chodců – západní směr
Q0.6	1. bit stavu semaforu vozidel – severní směr
Q0.7	2. bit stavu semaforu vozidel – severní směr
Q1.0	Stav semaforu chodců – severní směr
Q1.1	1. bit stavu semaforu vozidel – východní směr
Q1.2	2. bit stavu semaforu vozidel – východní směr
Q1.3	Stav semaforu chodců – východní směr
Q1.4	Nepřiřazeno
Q1.5	Signál pro oranžový reflektor
Q1.6	1. bit stavu křižovatky
Q1.7	2. bit stavu křižovatky

Tab. 4.1: Přiřazení výstupů jednotlivým semaforům a řídicím stavům

Omezený počet vstupů/výstupů (16/16) nedovoluje pro každý semafor vozidel vyhradit 3 výstupní bity, které by popisovaly všechny jeho stavy (zelná, oranžová, červená, červená+oranžová, zhaslé všechny barevné reflektory). Proto jsou do dvou bitů kódované ty stavy, při kterých na semaforu svítí vždy alespoň jeden reflektor. Kódování uvádí Tab. 4.2.

První bit	Druhý bit	Stav Semaforu
1	0	Červená
0	0	Zelená
0	1	Oranžová
1	1	Oranžova+červená

Tab. 4.2: Kódování stavů semaforu do dvou bitů

Do dvou stavových bitů nelze zakódovat stav, kdy na semaforu nesvítí žádný reflektor, a tedy nelze přímo realizovat režim neřízené křižovatky, při kterém alternuje svit oranžového reflektoru se zhaslým semaforem. Aby bylo možné realizovat i stav neřízené křižovatky, zavedly se do virtuálního modelu další dva bity (1. a 2. bit stavu křižovatky), které informují virtuální model o stavu řízení (řízená/neřízená).

V případě semaforu chodců nastává obdobný problém. Je-li výstupní bit semaforu chodců ve stavu “1“ indikuje semafor povel „Stůj“, v opačném případě indikuje semafor „Volno“. Opět pomocí jednoho bitu nelze indikovat stav zhaslého semaforu chodců (v případě neřízené křižovatky). Zda má být semafor pro chodce zhaslý či nikoli, opět

udávají stavové bity Q1.6 a Q1.7. Způsob nastavení stavových bitů uvádí Tab. 4.3. Podrobně se tímto problémem zabývá [3].

První bit (Q1.6)	Druhý bit (Q1.7)	Stav křižovatky
0	0	Neřízená
0	1	Neřízená, ale bliká
1	0	Řízená
1	1	Neřízená

Tab. 4.3:Stav křižovatky v závislosti na bitech Q1.6 a Q1.7

Tab. 4.4 udává přiřazení jednotlivých senzorů vstupům PLC.

Vstup	Popis
I0.0	Práh indikující příjezd vozidla z jižního směru
I0.1	Indukční smyčka na jižním vjezdu do křižovatky
I0.2	Tlačítko chodců pro jižní přechod
I0.3	Práh indikující příjezd vozidla ze západního směru
I0.4	Indukční smyčka na západním vjezdu do křižovatky
I0.5	Tlačítko chodců pro západní přechod
I0.6	Práh indikující příjezd vozidla ze severního směru
I0.7	Indukční smyčka na severním vjezdu do křižovatky
I1.0	Tlačítko chodců pro severní přechod
I1.1	Práh indikující příjezd vozidla z východního směru
I1.2	Indukční smyčka na východním vjezdu do křižovatky
I1.3	Tlačítko chodců pro východní přechod
I1.4	Signál pro kontrolu svitu červené jižního směru
I1.5	Signál pro kontrolu svitu červené západního směru
I1.6	Signál pro kontrolu svitu červené severního směru
I1.7	Signál pro kontrolu svitu červené východního směru

Tab. 4.4: Přiřazení senzorů vstupům PLC.

Vzhledem k pulznímu charakteru vstupních signálů musí být zaručena určitá šířka (čas trvání) pulzu. Tvůrce virtuálního modelu v literatuře [3] uvádí, že délka trvání pulzu je větší než délka trvání jednoho scan-cyklu PLC.

Vzhledem ke kontrole svitu červeného signálu (viz. dále) na semaforech vozidel rovněž stanovuje maximální mez zpoždění kontrolního signálu na 200 ms. Pro návrh kontrolní logiky představuje tato mez velice důležitou hodnotu, aby nedocházelo k plané indikaci poruchy na semaforu.

4.3.1.4 Určení parametrů signálního programu

Pro návrh signálového programu, ať už se jedná o řízení podle pevného signálového plánu nebo dynamické řízení, je stěžejní určit rozhodující mezičasy pro jednotlivé fáze. Nyní uvedu příklad výpočtu mezičasu v případě, který ilustruje Obrázek 4.8 pro virtuální model křižovatky. Jedná se o mezičas, který zajistí bezpečné opuštění prostoru křižovatky vozidlu přijíždějícímu ze západního směru, ohrožovaného vozidlem z jihu.

Označme čas potřebný k opuštění kolizní plochy vozidlem VA (vozidlo vyklízející křižovatku minimální rychlostí) jako t_A a čas, za který dosáhne vozidlo VB najíždějící

z jižního směru (vozidlo najíždějící maximální rychlostí) kolizní plochy, jako t_B. Je zřejmé, že bezpečné projetí vozidla VA je možné v případě, kdy mezičas mezi přechodem fází bude větší než t_A-t_B. Měřením na virtuálním modelu byly časy určeny následovně: t_A=5,13 s a t_B=3,28 s. V tomto případě je mezičas roven 1,85 s.

Uvedeným způsobem určím zbylé mezičasy pro veškeré případy vyklízejících vozidel ze západního směru a jako rozhodující mezičas vyberu maximum z těchto hodnot. V kapitole 4.2.3 odstavec Okrajové podmínky zmiňuji, že v případě levého odbočení na základě přednosti v jízdě je třeba navýšit vypočítaný mezičas o 2-4 s. Určený rozhodující mezičas přechodu fáze pro vozidla je tedy 5 s. Tento mezičas je shodný pro obě fáze (implementuji dvoufázové řízení, viz. dále), neboť křižovatka je zcela souměrná. Jelikož řízení křižovatky umožňuje nezávisle ovládat semafory vozidel i chodců, určím stejným způsobem mezičas chodců. Rozhodující mezičas pro najíždějící vozidlo a vyklízejícího chodce je 7s.

4.3.2 Pevný signální program

V případě pevného signálního programu hovoříme o tzv. sekvenčním řízení, které je závislé pouze na čase a nezohledňuje požadavky chodců ani aktuální dopravní situaci. Pro řízení virtuálního modelu volím dvoufázové řízení.

První fáze začíná signálem „Volno“ pro jižní a severní směr (hlavní komunikace) vozidel a západní-východní přechod pro chodce. Naopak na začátku druhé fáze mají signál „Volno“ vozidla ze západního a východního směru (vedlejší komunikace) a chodci ze směrů sever-jih. Oba cykly mají shodnou délku cyklu. Délka signálu „Volno“ pro hlavní komunikaci je 15 s a pro vedlejší 10 s.

4.3.2.1 Algoritmus pevného signálního programu

Vývojový diagram znázorňující řízení pevným signálním programem ukazuje Obrázek 4.9. V podstatě se jedná o bistabilní klopný obvod, kde časový interval každého stabilního stavu (T1,T2) je určen součtem doby signálu „Volno“ (vozidel) a mezičasu (vozidel).

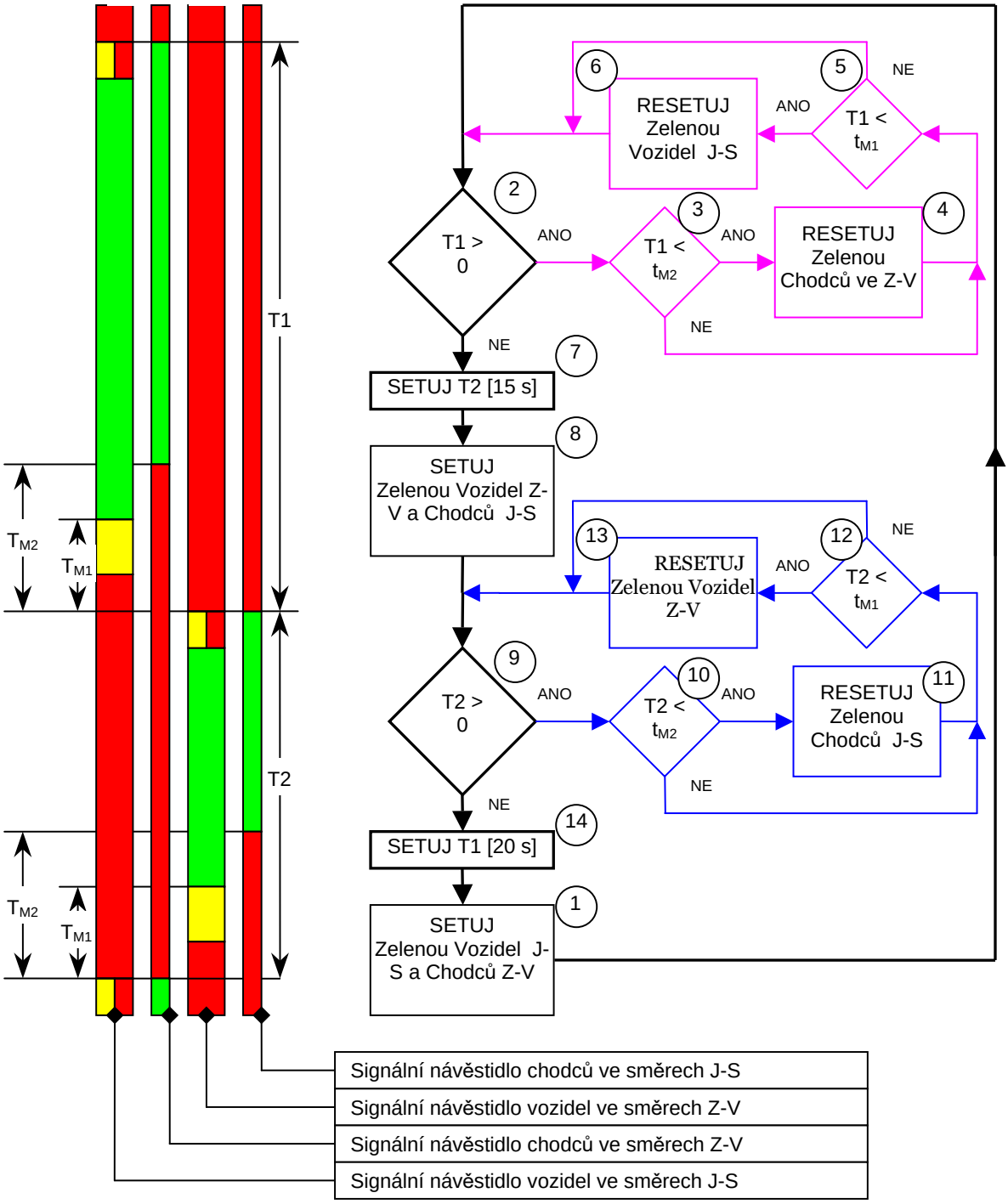
Funkci bistabilního klopného obvodu vyjadřuje černá tučně vyznačená vnější smyčka vývojového diagramu. Bistabilní klopný obvod je realizován pomocí dvou časovačů T1 a T2, které se navzájem přepínají („Setují“). Je-li aktivní časovač T1, probíhá fáze 1, v opačném případě (aktivní T2) probíhá fáze2 pevného řídicího programu.

Vnitřní smyčka, znázorněná fialovou barvou (aktivní T1), zajišťuje ukončení zeleného signálu vozidel resp. chodců v okamžiku, kdy je dosaženo mezičasu vozidel resp. mezičasu chodců, aby byl umožněn bezpečný fázový přechod na fázi 2.

Shodnou úlohu plní smyčka, nakreslená modrou barvou, v situaci, kdy je aktivní časovač T2 (fáze 2).

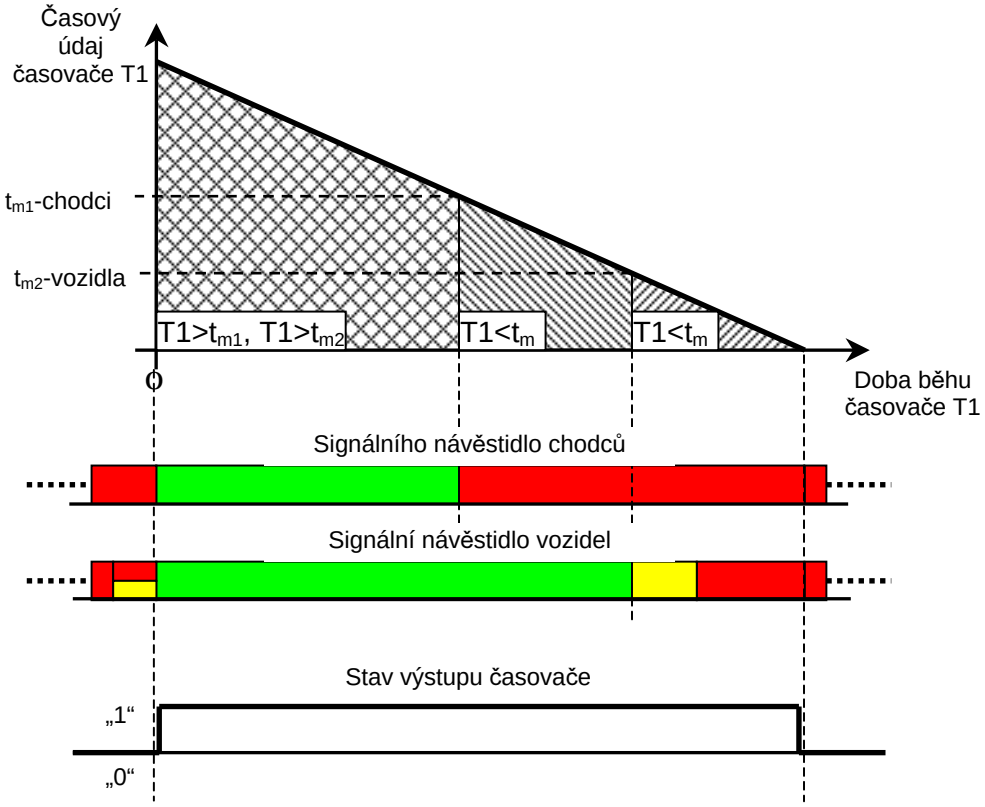
Ve vývojovém diagramu používám následující terminologii:

- „Setuj“ zajistí nastavení binární proměnné do stavu „1“, ve kterém setrvá, dokud nebude přestavena na hodnotu „0“ příkazem „Resetuj“.
- „Resetuj“ nastaví binární proměnnou do stavu „0“, ve kterém setrvá, dokud nebude nastavena do stavu „1“ příkazem „Setuj“.
- Speciální význam má příkaz „Setuj“ použitý v souvislosti s časovačem T1 nebo T2. V takovém případě je tímto příkazem časovač nastaven na požadovanou hodnotu času (zadanou v hranatých závorkách) a spuštěno odpočítávání od zadaného času do nuly.



Obrázek 4.9: Vývojový diagram pro pevný signální program

Před popisem vývojového diagramu uvedu Obrázek 4.10, který ilustruje funkci časovače (T1 nebo T2). Graficky též vyjadřuje princip činnosti vnitřních barevných smyček.



Obrázek 4.10: Princip činnosti časovačů T1 a T2

<u>Rozbor vývojového diagramu</u>

Označím blok 1 jako počáteční stav.

1. Blok zajistí „setování“ proměnné Zelná Vozidel J-S a proměnné Zelená Chodců Z-V. Ze signálního plánu (vlevo od vývojového digramu) je zřejmé, že v tento okamžik vozidlům J-S svítí oranžová+červená a časovač T1 je po předchozím bloku 14 aktivován.
2. Blok 2 provádí nepřetržitou kontrolu údaje časovače T1. Dokud neuplyne nastavená hodnota času T1 (20 s), cyklicky se provádí smyčka obarvená fialovou barvou.
3. Blok 3 zjišťuje, zda nedošlo k dosažení mezičasu chodců a nemá být ukončen jejich zelený signál. V případě, že je podmínka bloku 3 splněna, zelená chodců se ukončí a rozsvítí se červený signál.
4. Podmínka bloku 5 plní obdobnou funkci jako blok 3. V případě jejího splnění (dosažení mezičasu vozidel) je proměnná Zelená Vozidel J-S „resetována“ a signální plán přechází přes oranžový signál do červeného. Právě v tomto okamžiku zbývá do ukončení cyklu T1 pouze čas daný mezičasem vozidel. Po jeho vypršení není splněna platnost podmínky v bloku 2 a vývojový diagram přechází do bloku 7. Všimněme si, že v časovém intervalu, kdy je splněna podmínka 2 a zároveň podmínky 3 i 5, svítí na všech semaforech červený signál. V tomto intervalu je poslednímu vozidlu, jedoucímu z jižního či severního směru umožněno bezpečné opuštění křižovatky před najetím vozidla z kolizního směru.
5. Blok 7 spustí časovač T2 a ve vývojovém diagramu se periodicky ověřuje vnitřní modrá smyčka. Cyklus vnitřní modré smyčky je shodný s popisem v bodech 2 až

4. V signálním plánu této smyčce odpovídá interval T2 třetí a čtvrtý sloupec (počítáno zleva).
6. Jestliže se ukončí platnost podmínky 9, časovač T2 je deaktivován, spouští se časovač T1 a celý děj se opakuje.

Přechod semaforu ze zeleného signálu na červený resp. z červeného na zelený zajišťuje volání funkčního bloku (Změna stavu semaforu), jehož vstupní parametry představují právě proměnné Zelená Vozidel J, Zelená Vozidel Z, atd.

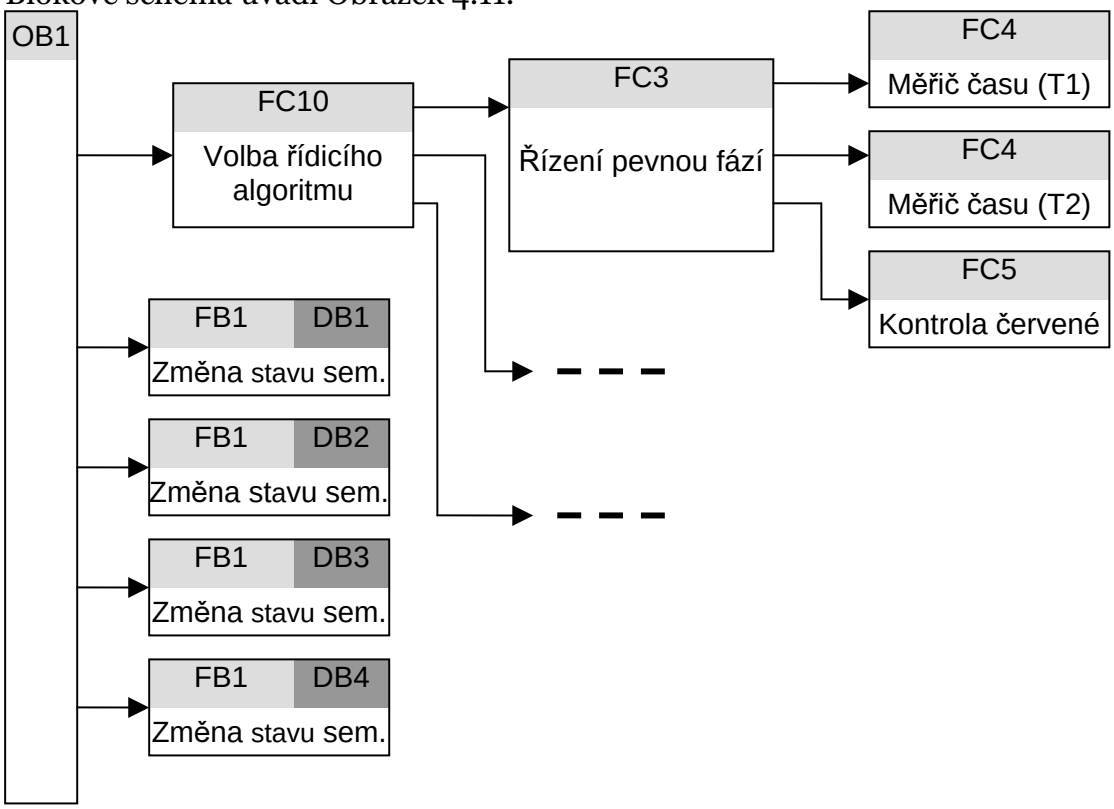
V případě proměnných Zelená Chodců J,Z,S,V lze přímo nastavovat příslušné výstupní bity PLC, které mění stav semaforu ve virtuálním modelu. Popis implementace uvádím v následující kapitole.

4.3.2.2 Implementace pevného signálního programu

Řídicí algoritmus pro pevný signální plán implementuji ve vývojovém prostředí „Simatic Manager“ od firmy Siemens. Prostředí Simatic Manager je určeno k programování PLC Simatic S7-300.

Vývojový nástroj umožňuje více způsobů (metod) zápisu programu. Z důvodu přehlednosti jsem řídicí program vyvíjel metodou LAD („žebřík“). Metoda zápisu pomocí LAD je podobná reléovému logickému schématu.

V programu využívám definování vlastních uživatelských funkcí, funkčních a datových bloků. Nejprve uvedu hierarchické blokové schéma volání jednotlivých funkcí a funkčních bloků v návaznosti na vývojový diagram pevného signálního programu. Blokové schéma uvádí Obrázek 4.11.



Obrázek 4.11: Schéma volání funkcí v případě pevného signálního plánu

<u>Popis funkcí, datových bloků a funkčních bloků</u>

Organizační blok *OB1*[1] je cyklicky vykonáván v každém scan-cyklu PLC. Jeho cyklické zpracování je základním principem „hardwarového PLC“. V tomto organizačním bloku se tedy při splnění nadefinovaných podmínek volají: Funkce *FC10* a Funkční blok *FB1* vždy s příslušným datovým blokem.

FC 10 se volá nepodmíněně a zajišťuje výběr řídicího algoritmu v závislosti na vstupní proměnné typu INT, která je nastavována z visualizačního a ovládacího prostředí Intouch (viz. dále). Na základě volby řídicího algoritmu probíhá volání té funkce, která zajišťuje požadovaný typ řízení.

V případě řízení pomocí pevného signálového programu je volána funkce *FC3*.

Funkce *FC3* (bez parametrů) obsahuje dva časovače (*T1* a *T2*), které se periodicky „setují“ (ukončení prvního časovače vyvolá aktivaci druhého a naopak). Vzhledem k vývojovému diagramu realizuje tato funkce vnější černě vyznačenou smyčku. Z funkce *FC3* se nepodmíněně volá dvakrát po sobě funkce *FC4*, pokaždé s jinými vstupními parametry.

FC4 má tyto nejdůležitější vstupní parametry:

- Aktuální časový údaj časovače (*T1* nebo *T2*)
- Hodnota mezičasu vozidel (v obou případech shodná)
- Hodnota mezičasu chodců (též shodná pro obě fáze)

Výstupními parametry jsou:

- Proměnná *ZelenáVozidel*(*J,S* nebo *Z,V*), viz. vývojový digram
- Proměnná *ZelenáChodců*(*Z,V* nebo *J,S*)

FC4 na základě vstupních časových údajů (parametrů) nastavuje výstupní proměnné na hodnotu „1“, jestliže neklesl aktuální časový údaj pod stanovený mezičas vozidel nebo chodců. Je zřejmé, že ve vývojovém diagramu odpovídá prvnímu, resp. druhému volání *FC4* fialová, resp. modrá vnitřní smyčka. Vzájemně si odpovídají též vstupní a výstupní parametry.

Uvedené proměnné mají globální charakter, jsou tedy přístupné ve všech funkcích, zejména v organizačnímu bloku *OB1*. V případě změny výstupních proměnných *ZelenáVozidel* dochází v *OB1* k volání *FB1* s příslušným datovým blokem.

Poslední funkcí, která se volá z *FC3*, je funkce *FC5*. Tato funkce zajišťuje kontrolu bezporuchového provozu semaforů, tzv. „dohlídání červené“. V praxi se tímto způsobem předchází nehodám, které by mohly vzniknout z důvodu nerozsvícení červeného signálu v době, kdy v kolizním směru mají vozidla signál „Volno“.

Vstupními parametry *FC5* jsou:

- Výstupní bity, který ovládají svit červených reflektorů jednotlivých semaforů
- Vstupní bity virtuálního modelu (tzv. kontrolní), které simulují kontrolu svitu jednotlivých semaforů

V případě výstupních parametrů se jedná o proměnné reprezentující poruchu semaforu v daném směru (*PoruchaJ*, *PoruchaZ*...). *FC5* je nepodmíněně volána a setuje danou výstupní proměnou v případě, že bit ovládající červený reflektor je ve stavu „1“, ale stav kontrolního bitu je „0“.

Vzhledem ke skutečnosti, že virtuální model nastaví kontrolní bit s určitým zpožděním (max. 200 ms), musí být zpožděna i kontrola v *FC5*. To zajišťují čtyři časovače typu „delay“.

[1] V následujícím textu budu označovat názvy proměnných, funkcí a bloků kurzívou. Názvy proměnných píši dohromady, abych zachoval stejnou konvenci jako ve zdrojovém kódu.

Volání funkčního bloku *FB1* (z *OB1*) probíhá celkem čtyřikrát a to v následujících případech:

- Při detekci náběžné nebo sestupné hrany proměnné *ZelenáVozidelJ*. V tomto případě dojde k jeho volání s datovým blokem *DB1* a vstupním parametrem, udávajícím cílový stav semaforu. Tento vstupní parametr má hodnotu „0“ při přechodu ze zelené na červenou a „1“ při opačném přechodu. Vstupním parametrem vyjadřujícím zároveň cílový stav je opět proměnná *ZelenáVozidelJ*.
- Při detekci hrany proměnné *ZelnáVozidelZ* je *FB1* volán s *DB2* a vstupním parametrem *ZelenáVozidelZ*.

Takto probíhá volání funkčního bloku *FB1* i pro proměnné *ZelenáVozidelS* respektive *ZelenáVozidelV* s datovým blokem *DB3* resp. *DB4*. Velice důležitý vstupní parametr *FB1* představuje proměnná typu TIMER, která reprezentuje časovač určující dobu trvání přechodu (délku svitu oranžové nebo oranžové+červené). Vzhledem k tomu, že změna stavu nastává u některých semaforů společně, musí být každé volání *FB1* prováděno se samostatným časovačem.

Význam datového bloku spočívá ve využití statických proměnných, které u funkcí nejsou k dispozici. V těchto statických proměnných je uložen aktuální stav příslušného semaforu a zároveň informace, kterému semaforu patří které dva výstupní bity. Výstupní proměnnou *FB1* jsou pokaždé oba výstupní byty, které jsou změněny jen na příslušných bitech.

4.3.3 Dopravně závislé řízení

Zásadní význam pro tento způsob řízení dopravního uzlu mají údaje z indukčních detektorů, které určitým způsobem vypovídají o aktuální dopravní situaci virtuálního modelu křižovatky. Dopravně závislé řízení zároveň zohledňuje chodce, lépe řečeno jejich požadavky na přechod komunikace. Na rozdíl od předchozího řídicího algoritmu, kde zůstávaly časy obou fází konstantní, mění algoritmus dopravně závislého řízení časy fází podle aktuálního počtu vozidel na jednotlivých příjezdových komunikacích.

Označme N jako počet vozidel na jedné příjezdové komunikaci. N určíme následovně:

$$N = \sum IP - \sum IS \qquad (1)^{1},$$

kde IP jsou impulzy z indukčních prahů a IS impulzy z indukčních smyček. Počet vozidel první resp. druhé komunikace aktivní fáze označím jako N_{A1} resp. N_{A2}. Počty vozidel neaktivní fáze označím N_{P1} a N_{P2}. Jinými slovy N_{A1}, N_{A2} jsou počty vozidel ve směrech, které mají zelenou a N_{P1}, N_{P2} jsou počty vozidel ve směrech s červeným signálem.

Pro obě fáze (aktivní i pasivní) určíme maximální hodnotu počtu vozidel ve směrech příslušejících stejné fázi:

$$N_A = \max(N_{A1}, N_{A2}),\ N_P = \max(N_{P1}, N_{P2}). \qquad (2)$$

Algoritmus pracuje tímto způsobem:

- Je-li $N_A > N_P$ a zároveň uplynulý čas zeleného signálu leží v intervalu (T_{MIN}, T_{MAX}) (tzn. platí okrajové podmínky), čas zelené aktivní fáze se prodlužuje.
- Je-li $N_A<N_P$ a platí okrajové podmínky, aktivní fáze se ukončí (zbývající čas se zkrátí na nezbytnou hodnotu potřebnou pro přechod do následující fáze.
- Aktivní fázi lze prodlužovat pouze do času T_{MAX}.

[1] V Implementační části lze výraz (1) realizovat obousměrným čítačem (up-down counter).

– Aktivní fáze musí trvat alespoň T_{MIN}.

Jsou-li splněny okrajové podmínky, můžeme kritérium zapsat v následujícím tvaru:

$$\text{pro } \max(N_{A1}, N_{A2}) > \max(N_{P1}, N_{P2}) \quad \text{prodlužuj fázi} \qquad (3),$$

$$\text{pro } \max(N_{A1}, N_{A2}) < \max(N_{P1}, N_{P2}) \quad \text{ukonči fázi} \qquad (4)$$

Kritérium lze zapsat jako

$$\min\left|\max(N_{A1}, N_{A2}) - \max(N_{P1}, N_{P2})\right|. \qquad (5)$$

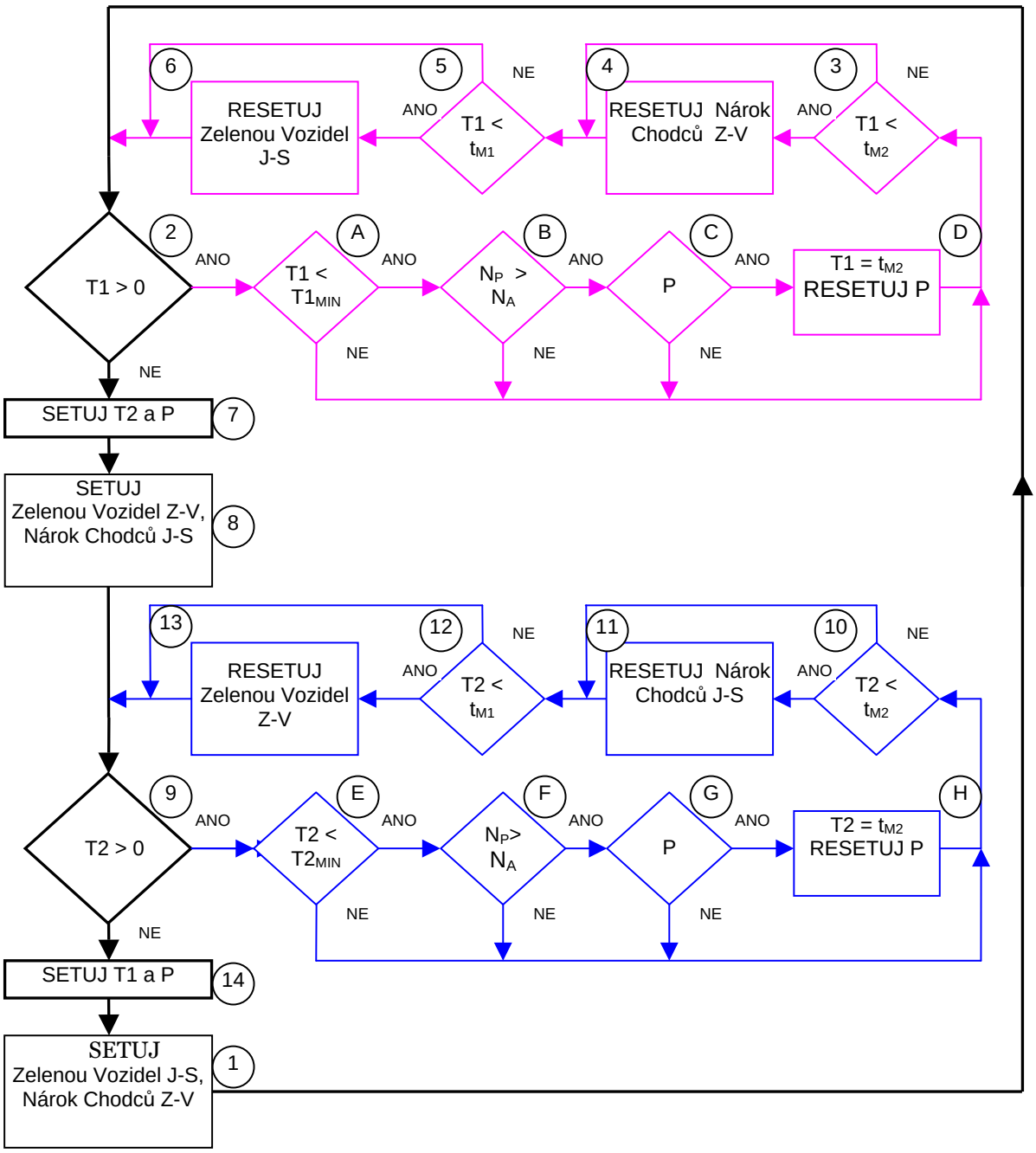
4.3.3.1 Algoritmus dopravně závislého řízení

Vývojový digram reprezentující dopravně závislé řízení s uvedenými pravidly ilustruje Obrázek 4.12.

Popis vývojového diagramu

Procházení bloků vývojového diagramu je stejné jako u řízení podle pevného signálového plánu. Diagram je rozšířen o bloky, které jsou označeny velkými písmeny. Vysvětlím pouze rozdíly oproti předchozímu diagramu:

- Blok A vyjadřuje spodní mez okrajové podmínky. Je-li A splněna, přejde diagram do stavu B, který na základě počtu vozidel rozhodne, zda se fáze prodlouží nebo ukončí. Jestliže podmínka A neplatí, vývojový diagram přejde rovnou do bloku 3.
- V okamžiku, kdy je splněna spodní mez okrajové podmínky (blok A) a zároveň neplatí B, prodlužuje se (neukončuje) délka zeleného signálu.
- Je-li podmínka B splněna poprvé (platí i podmínka C), dojde k ukončování aktivní fáze. To zajišťuje blok D tak, že sníží hodnotu časovače T1 na hodnotu delšího mezičasu (mezičas chodců), aby zajistil jejich bezpečné opuštění křižovatky.
- Podmínka P eliminuje vícenásobné nastavení časovače T1 na hodnotu mezičasu. Vícenásobné nastavení T1 by mělo opačný efekt, fáze by se prodlužovala.

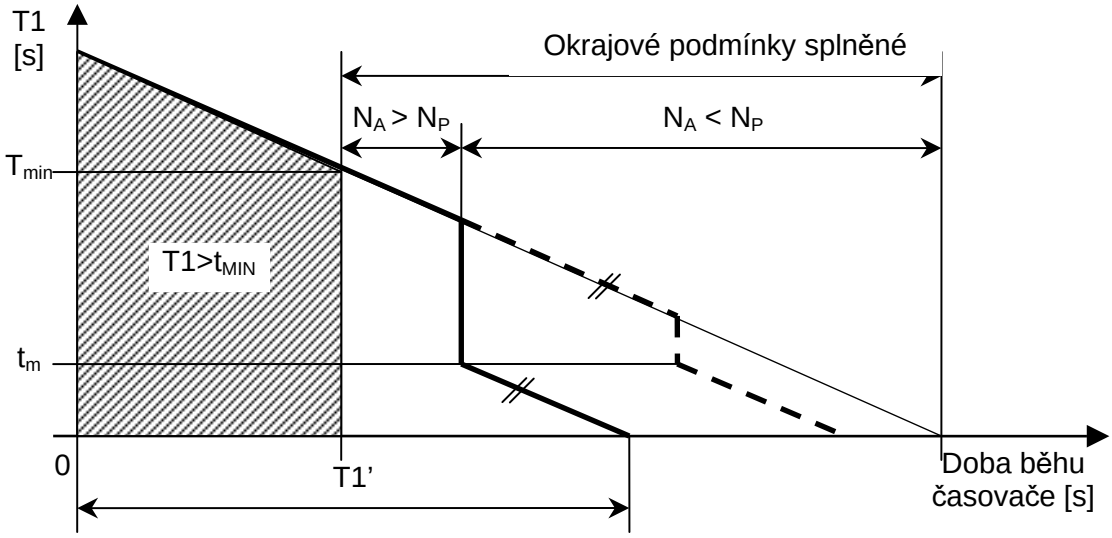


Obrázek 4.12: Vývojový digram pro dopravně závislé řízení

- Horní mez okrajové podmínky nadále realizuje podmínka 2 s tím rozdílem, že čas, na který se setují časovače T1 a T2, je podstatně delší než u pevného programu (T1=T2=30 s).
- Poslední rozdíl obsahují bloky 1 a 4. Zde se „setuje“, „resetuje“ proměnná *NárokChodcůZ-V,* nikoliv přímo stav semaforu. Dopravně závislé řízení chodci umožňuje přechod pouze tehdy, zažádal-li o něj. Chodec dostane signál „Volno“ v případě, že je nastavena proměnná *NárokChodce* a zároveň chodec stiskl tlačítko v době před začátkem jeho aktivní fáze.

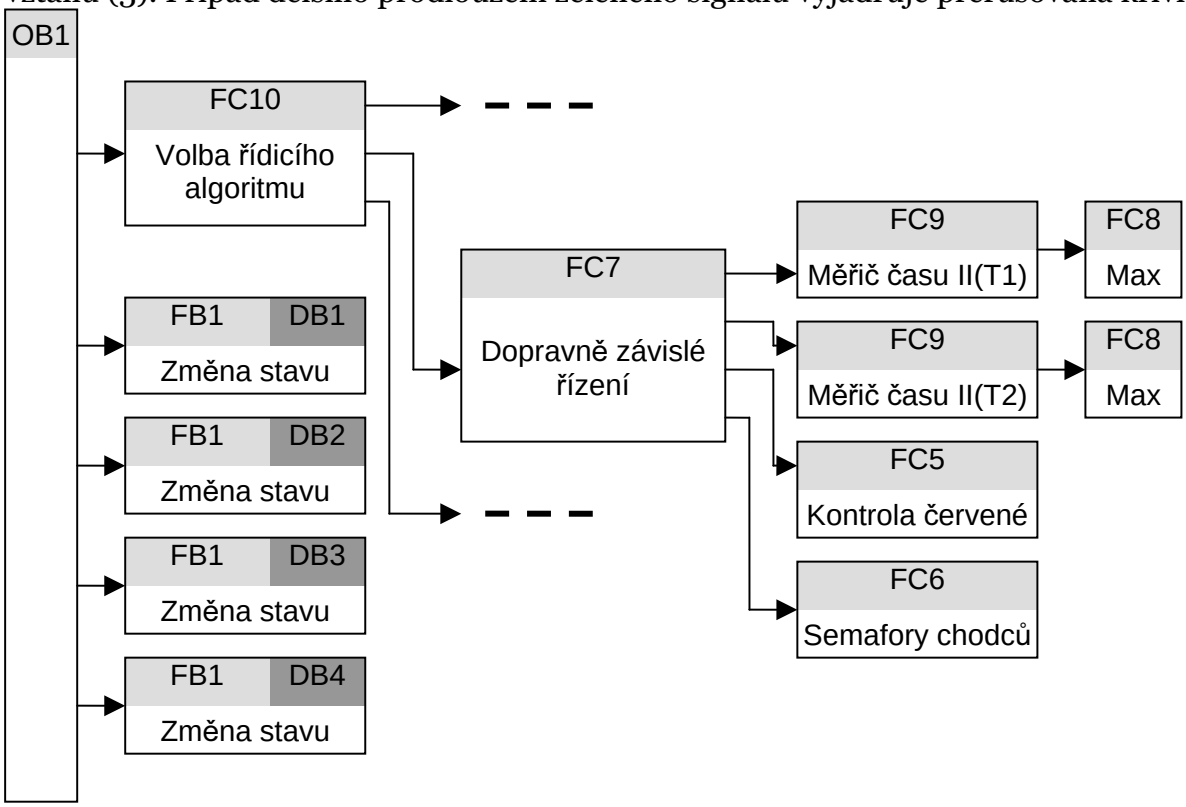
4.3.3.2 Implementace dopravně závislého řízení

Grafické znázornění činnosti fialové resp. modré smyčky vývojového diagramu ilustruje Obrázek 4.13.



Obrázek 4.13: Princip prodloužení či ukončení fáze (doby zelené)

Plná černá čára představuje systém prodlužování signálu „Volno“ na základě platnosti vztahu (3). Případ delšího prodloužení zeleného signálu vyjadřuje přerušovaná křivka.



Obrázek 4.14: Schéma volání funkcí v případě dopravně závislého řízení

V případě prodloužení signálu „Volno“ udává délku fáze1 respektive fáze2 čas T1‘ respektive T2’. V takovém případě je délka cyklu proměnná, daná součtem T1’ a T2‘. Dále uvádím blokové schéma volání funkcí, datových a funkčních bloků. Schéma volání funkcí pro dopravně závislé řízení ukazuje Obrázek 4.14.

Při popisu použitých funkcí vysvětlím jen význam a způsob volání nových funkcí. Mezi tyto funkce patří *FC7*, *FC9*, *FC6* a *FC8*. Zbylé funkce mají stejný význam i způsob volání jako v případě pevného signálového programu.

Popis přidaných funkcí

Funkce *FC7* je obdobou funkce *FC3*, tedy odpovídá vnější černé smyčce ve vývojovém diagramu, viz. Obrázek 4.12, ale kromě toho využívá volání jiných funkcí. První funkcí je *FC9*, která se nazývá Měřič času II a realizuje vlastní podstatu dopravně závislého řízení (prodlužování a ukončování fáze). Dále se provádí volání funkce *FC6*, která na základě nároku chodce a jeho požadavku přímo nastavuje výstupní bity semaforů pro chodce.

FC9 vykonává část algoritmu, který ve vývojovém digramu zvýrazňuje fialová barva. Jedná se vlastně o výkonnou část *FC3*, která je rozšířená o podmínky A-D resp. E-H. Vstupní parametry má *FC9* rozšířeny o proměnné T_{GMIN}, *NA1*, *NA2*, *NP1*, *NP2*. Výstupní parametry jsou shodné jako u *FC3,* ale na místo stavové proměnné semaforu dochází k nastavení proměnné *NárokChodců* (příslušného směru.

V rámci *FC9* probíhá volání *FC8*, která určuje maximální hodnotu z počtu vozidel ve směrech každé fáze (N_{A1} a N_{A2}, P_{A1} a P_{A2}). Výstupními parametry funkce *FC8* jsou proměnné N_A a N_P. Na základě nerovnosti těchto proměnných *FC9* rozhoduje o prodloužení či ukončení fáze.

FC9 se opět volá dvakrát, jednou je-li aktivní T1, podruhé při aktivním T2.

Funkce *FC6* svými výstupními parametry nastavuje jednotlivé výstupní bity pro semafory chodců. Pracuje následovně: Je-li stisknuto tlačítko pro chodce, uloží se požadavek do proměnné *PožadvekChodců* příslušného směru. V okamžiku, kdy funkce *FC9* nastaví *NárokChodců* v tomto směru na „1“, mají chodci signál „Volno“. Poté je proměnná *PožadavekChodců* „resetována“. Stisknutí tlačítka je ignorováno v případě, že na příslušném přechodu již svítí signál „Volno“. Zároveň nesmí dojít k situaci, aby se zelený signál rozsvítil až během fáze, proto je v takovém případě uspokojen požadavek chodce až v příštím cyklu ihned na začátku fáze.

4.3.4 Implementace ručního řízení

Ruční řízení je realizováno funkcí *FC11*, která přepíná aktivní fáze v závislosti na požadavku obsluhy. Ruční řízení jsem implementoval hlavně z důvodů ladění virtuálního modelu a pro určení parametrů signálového plánu pro automatické řízení. *FC11* umožňuje nastavení libovolné kombinace stavů jednotlivých semaforů na základě vstupních parametrů, které jsou předávány z vizualizačního prostředí Intouch od firmy Wonderware.

4.3.5 Režim neřízené křižovatky

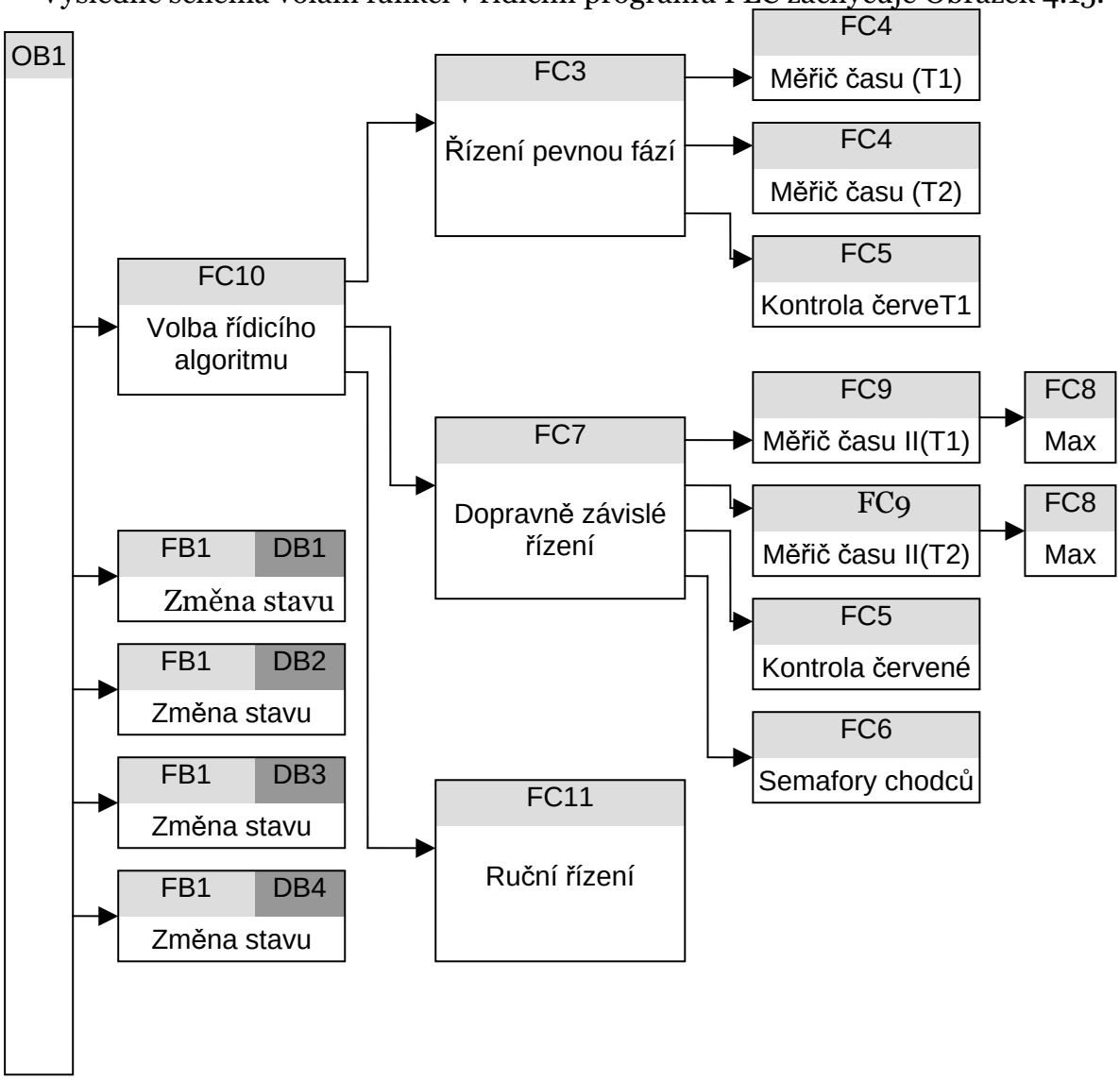
Tento režim se v praxi realizuje pomocí periodického rozsvěcování a zhasínání oranžového signálu na všech semaforech vozidel. Semafory chodců jsou v neřízeném režimu zcela zhaslé.

Vizualizační program umožňuje předvolby následujících režimů řízení:

- Pevný signální program
- Dopravně závislé řízení
- Ruční řízení

Do neřízeného režimu přejde řídicí systém automaticky, když dojde k poruše některého semaforu vozidel (výpadek červeného signálu).

Výsledné schéma volání funkcí v řídicím programu PLC zachycuje Obrázek 4.15.



Obrázek 4.15: Kompletní schéma volání funkcí PLC programu

4.4 Vizualizace a ovládání řídicího systému

Již bylo řečeno, že řídicí systém lze ovládat prostřednictvím vizualizační aplikace vytvořené v prostředí Intouch.

Vizualizační aplikace umožňuje grafickou reprezentaci průběhu řízení. Lze vizualizovat výstupní proměnné řídicího systému, vstupní proměnné a vnitřní proměnné (např. stavy řídicího systému).

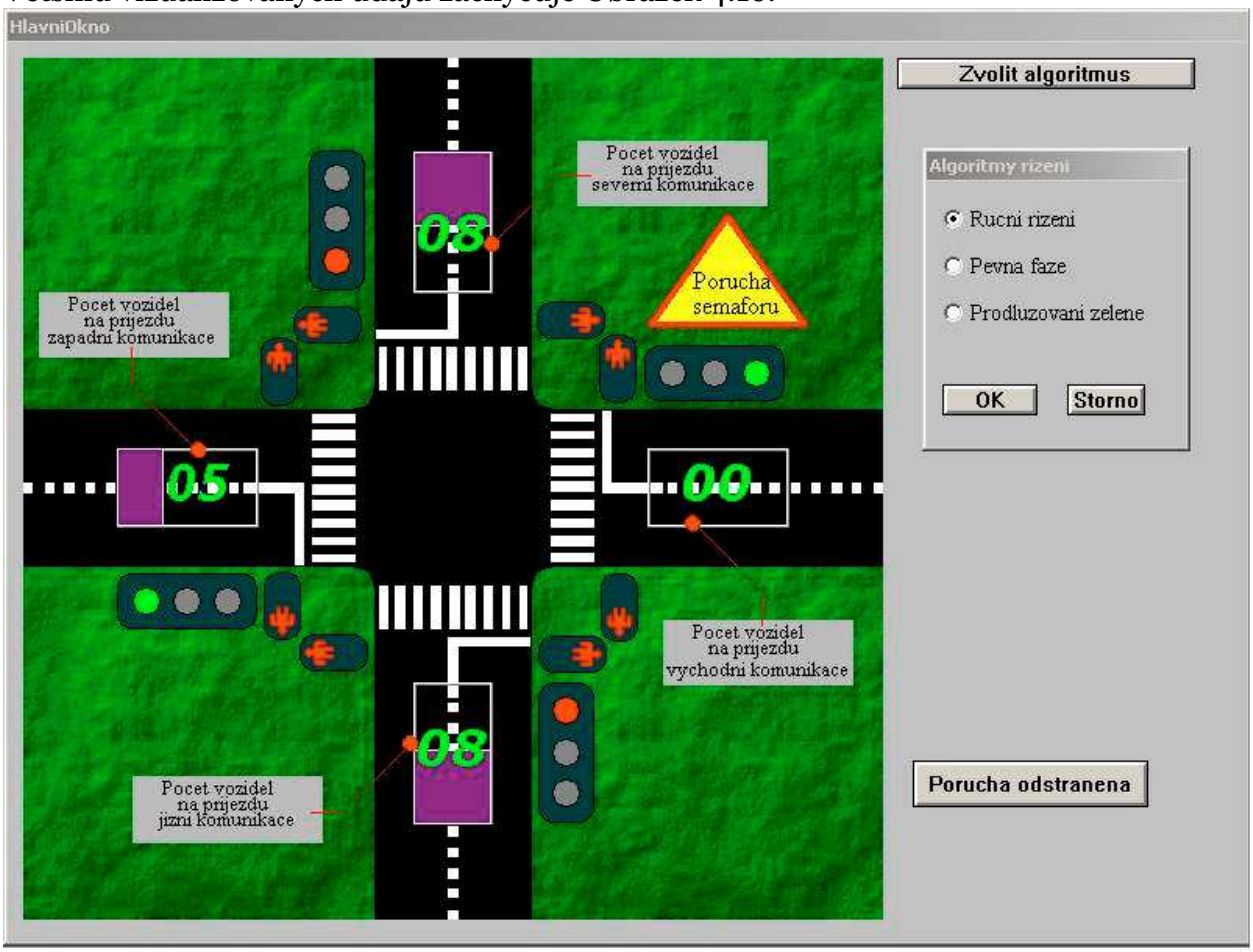
Pro řídicí systém virtuálního modelu křižovatky budu k dispozici tyto údaje:

- Stavy jednotlivých semaforů vozidel
- Stavy semaforů pro chodce
- Počty vozidel na jednotlivých příjezdových komunikacích
- Výstraha upozorňující na poruchu semaforu

Naopak vizualizace uživateli umožňuje nastavovat následující režimy řídicího systému:

- Řízení pomocí ručního řízení
- Řízení pevným signálním programem
- Řízení „prodlužováním zelené“ (dopravně závislé řízení)
- V poslední řadě lze potvrdit „Poruchu semaforu“ a uvést řídicí systém zpět do zvoleného režimu

Většinu vizualizovaných údajů zachycuje Obrázek 4.16.



Obrázek 4.16: Snímek z vizualizační aplikace

Indikační sloupce s aktuálním počtem vozidel leží v prostřední části každé příjezdové komunikace. Stavy jednotlivých semaforů vozidel i chodců přímo indikují semafory umístěné vedle komunikace.

Poruchu semaforu signalizuje žlutý trojúhelník s červeným rámem (Obrázek 4.16 zachycuje poruchu východního semaforu vozidel).

Výběr řídicího algoritmu provádí uživatel v oknu „Algoritmy řízení“, které se zobrazí po stisknutí tlačítka „Zvolit algoritmus“. Po potvrzení volby tlačítkem OK přejde řídicí systém do zvoleného režimu řízení.

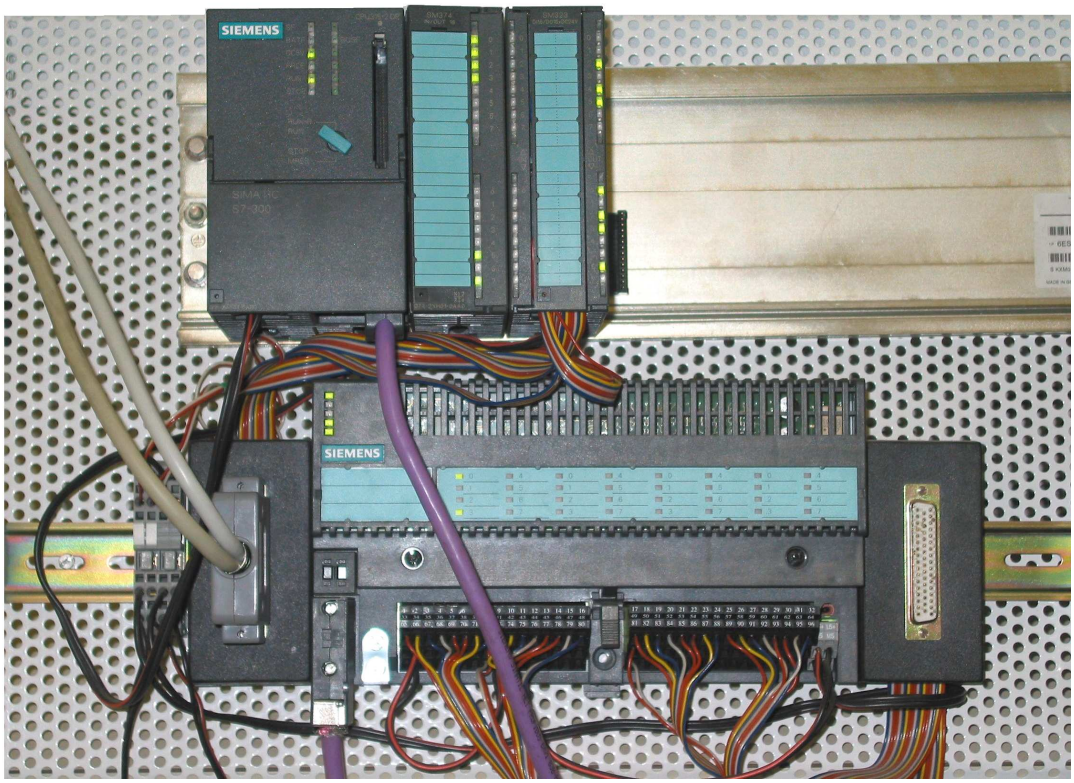
4.5 Hardware řídicího systému

V této kapitole stručně popíšu jednotlivé bloky PLC z hlediska hardwaru.

Řídicí systém virtuálního modelu křižovatky je PLC Simatic S7-300. Hardwarovou konfiguraci modulů PLC ilustruje Obrázek 4.17.

V horní části fotografie leží montážní lišta (Rail), na které jsou zleva umístěny procesorová jednotka CPU 315-2DP, signálový modul DI8/DO8 a signálový modul SM 323 DI16/DO16 x 24V/0,5A. Poslední jmenovaný modul jsem popisoval v kapitole 2.2.1, neboť zajišťuje připojení vstupních a výstupních kanálů řízeného systému k CPU. Zapojením CPU a signálového modulu SM 323 vznikne tzv. řídicí stanice, která umožňuje řízení virtuálního modelu křižovatky.

V případě spodního zařízení se jedná o periferní signálový modul ET200B, připojený k procesorové jednotce fialovým kabelem (rozhraní Profibus). Použití ET200B není pro řízení virtuálního modelu nutné. Jeho použitím jsem nahrazoval vizualizaci v době, kdy nebyla vyvinuta.



Obrázek 4.17: Fotografie řídicího systému Simatic S7-300 (horní část)

V levé spodní části řídicí stanice si můžeme všimnout padesátipinového konektoru, připojeného shora k navrženému mezičlenu a ze spodu k signálovému modulu SM 323.

Fotografii řídicí stanice jsem pořídil v laboratoři K909 (Katedra řídicí techniky), kde jsem řídicí systém programoval.

4.6 Dokumentace

Programovou dokumentaci ke kapitole 4.3 jsem zařadil do **Přílohy 2**. Dokumentace obsahuje zdrojový kód pro řízení virtuálního modelu křižovatky, HW konfiguraci řídicí stanice ve formě archivačního souboru prostředí Simatic Manager. Dále obsahuje archivační soubor vizualizačního projektu aplikace Intouch.

5 Závěr

Ad kapitola 3) V Této kapitole jsem podle zadání navrhl propojovací mezičlen mezi Adavantech PCI-1750 a PLC Simatic S7 300. Při elektronickém návrhu jsem kladl důraz především na odolnost mezičlenu při použití v laboratorních podmínkách. Bezpečný provoz převodníku zajišťují přepěťová ochrana, proudová ochrana a ochrana polarity napájecího napětí. Všechny výstupní kanály převodníku obsahují ochranu proti zkratu.

Navrhnutý převodník jsem realizoval a prověřil jeho požadovanou funkci. Zároveň jsem zkontroloval funkčnost navržených ochran. Dosažené parametry a výstupy osciloskopických měření shrnuje kapitola 3.5. Fotografii realizovaného prototypu ukazuje Obrázek 3.17.

Na základě měření a experimentů konstatuji, že převodník splňuje stanovené požadavky a bezchybně (v rámci frekvenčních vlastností) převádí signály z PLC do PCI-1750, a naopak. Převodník též pracuje správně v režimu TTL.

V poslední řadě uvádím rozpis nákladů k realizaci převodníku. Upozorňuji, že všechny ceny závisí na celkovém počtu zakoupených součástek (též při výrobě plošného spoje) a v průběhu času se vyvíjejí. Výslednou cenu mezičlenu určují náklady na výrobu plošného spoje + náklady na součástky.

Náklady na součástky

Tyto ceny součástek odpovídají odběru nad 10 kusů. Ceny jsem čerpal z elektronického zdroje: www.ges.cz.

Položka	množství [ks]	cena za kus [Kč]	cena za uvedené množství [Kč]
Rezistory	102	0,5	51,00
Dioda usměrňovací1	4	1,5	6,00
Dioda usměrňovací2	1	16,8	16,8
Diody Zeyerovy	1	1,4	1,40
Diody LED	32	2,4	76,8
Tyristor	1	27,5	27,5
Stabilizátor napětí	1	8,5	8,50
Filtrační kondenzátor	1	5,2	5,20
Operační zesilovač	8	4,2	33,6
Konektor "male"	1	68,9	68,9
Konektor "female"	2	32,9	65,8
CENA CELKEM			**361,5**

Tab. 5.1: Náklady na součástky

Náklady na výrobu plošného spoje

Výrobce uvádí orientační cenu za výrobu oboustranného plošného spoje (PS) s prokovy, servisním potiskem a nepájivou maskou ve výši 314 Kč/dm². Tyto cenu jsem čerpal z internetových stránek výrobce: www.volny.cz/psk. Cenu za výrobu PS udává Tab. 5.2.

Položka	plocha	cena za dm²	celková cena

	[dm^2]	[Kč]	[Kč]
Plošný spoj	2,7	364,8	984,9

Tab. 5.2: Náklady na výrobu plošného spoje

Celkové náklady na zhotovení převodníku: 361,5+984,9=**1346,5 Kč** (včetně 22 % DPH). Do kalkulace není zahrnuta cena za osazování PS součástkami.

Ad kapitola 4) V rámci řízení virtuálního modelu křižovatky jsem navrhl 3 různé způsoby řízení: řízení pevným signálním programem, dopravně závislé řízení a ruční řízení. Uvedené způsoby řízení jsem implementoval do společného projektu vytvořeného v prostředí Simatic Manager.

Pro řídicí sytém jsem vyvinul vizualizační aplikaci v prostředí Intouch, která umožňuje sledování aktuální dopravní situace a volbu řídicího algoritmu.

Při návrhu řídicího programu jsem se snažil co nejvíce přiblížit skutečným systémům dopravního řízení. Z tohoto důvodu jsem úvodní část kapitoly 4 věnoval komplexnímu přehledu používaných řídicích systémů v oblasti silničního provozu.

Zajímavým rozšířením Diplomové práce by byla implementace dalších řídicích algoritmů, které se v praxi používají v souvislosti s různými kvalitativními kritérii dopravního provozu na křižovatce. Pro orientaci uvádím příklad vybraných kritérií:

- Snížení škodlivých emisí způsobených vlivem častého zastavování a rozjíždění vozidel
- Snížení hlučnosti v okolí křižovatky
- Snížení rychlosti průjezdu vozidel křižovatkou, atd..

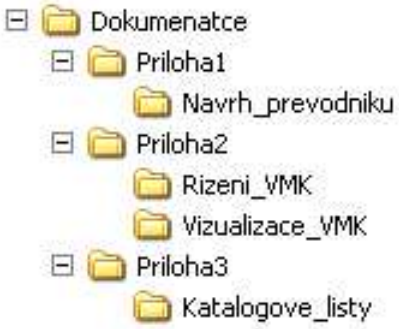
6 Použitá literatura

[1] Advantech Corporation: PCI – 1750 32 channel Isolated Digital I/O card User's Manual, Advantech Co., Ltd.
[2] Siemens: Simatic S7 300 and M7 300 Programmable Controllers Module Specifications, Siemens, 2001
[3] Vojtěch Jankovský: Virtuální model křižovatky s PCI-1750, Diplomová práce FEL ČVUT 2004, Praha
[4] Tomáš Šimek, Pavel Burget: Elektronické systémy 1 – přednášky, ČVUT Praha, 2001
[5] Fairchild Semiconductor Corporation: LM317 Voltage Regulator, 2001
[6] Vít Záhlava: OrCad pro Windows - praktický průvodce návrháře, Grada Praha, 1999
[7] Vít Záhlava: Metodika návrhu plošných spojů, ČVUT Praha, 2000
[8] Doc. Ing. Pavel Přibyl,CSc., Ing. Radim Mach: Řídicí systémy silniční dopravy, skriptum ČVUT-FD, 2003
[9] Silniční vývoj s.r.o.: Navrhování světelných signalizačních zařízení pro řízení silničního provozu, Centrum dopravního výzkumu Brno, 1996
[10]Ondřej Vysoký: Elektronické systémy 2, ČVUT Praha, 1997

7 Seznam příloh

Příloha 1: Výrobní podklady pro výrobu plošného spoje v elektronickém formátu OrCad.

Příloha 2: Zdrojový kód pro řízení virtuálního modelu křižovatky + HW konfigurace řídicí stanice ve formě archivačního souboru prostředí Simatic Manager.
Archivační soubor vizualizačního projektu aplikace Intouch.

Příloha 3: Konstrukční katalogové listy pro všechny aktivní prvky použité při návrhu mezičlenu (v elektronické formátu PDF)

Všechny přílohy jsou v elektronické formě na datovém CD, které je umístěno zevnitř zadní strany deskové vazby. CD má následující strukturu: