

ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE
FAKULTA ELEKTROTECHNICKÁ

KATEDRA ŘÍDICÍ TECHNIKY

Připojení GSM modulu k FPGA

Student: Martin Kašpárek

Obor: Kybernetika a měření

Vedoucí bakalářské práce: Ing. Roman Bartosinski

Praha 2007

ANOTACE

Práce se zabývá připojením GSM modulu k FPGA a jeho zprovozněním. V teoretické části je popsána použitá vývojová deska Celoxica RC10 s FPGA Spartan3, soft-core mikrokontroler PicoBlaze, který ovládá GSM modul Motorola G24. V praktické části je pak popis navržené a realizované propojení vývojové desky RC10 a modulu GSM. Součástí práce je demonstrační aplikace sloužící k automatickému rozesílání SMS zpráv. Aplikace je navržena jako svolávací zařízení pro zásahovou jednotku sboru dobrovolných hasičů, které při spuštění poplachu rozešle členům zásahové jednotky SMS zprávu z Operačního střediska s informacemi o typu a místě zásahu.

ANNOTATION

Project deals with connection of GSM module and FPGA and its establishment. Used development desk Celoxica RC10 with FPGA Spartan3, soft-core mikrokontroler PicoBlaze and GSM modul Motorola G24 are described in teoretical part. In practical part there is described designed and realized connection of development desk RC10 and module GSM. Demo application providing automatic SMS sending is also a part of the project. The application is designed as summoning device for group (unit) of voluntary firefighters. The unit sends SMS to members of fire brigade during the alarm. - this SMS is sent from command centre and includes information on type and place of action.

Prohlášení:

Prohlašuji, že jsem bakalářskou práci na téma **Připojení GSM modulu k FPGA** vypracoval samostatně a použil jsem k tomu literaturu, kterou uvádím v seznamu použité literatury

V Praze 23. srpna 2007

.....

Poděkování:

Chtěl bych vyjádřit své poděkování panu Ing. Romanu Bartosinskému za odborné konzultace a cenné připomínky v průběhu zpracování mé bakalářské práce.

Prohlášení o využití výsledků bakalářské práce

Prohlašuji, že

- byl jsem seznámen s tím, že na mou bakalářskou práci se plně vztahuje zákon č. 121/2000 Sb. – autorský zákon, zejména § 35 – užití díla v rámci občanských a náboženských obřadů, v rámci školních představení a užití díla školního a § 60 – školní dílo,
- beru na vědomí, že České vysoké učení technické v Praze (ČVUT) má právo nevýdělečně ke své vnitřní potřebě bakalářskou práci užít (§ 35 odst. 3),
- bylo sjednáno, že s ČVUT, v případě zájmu z její strany, uzavřu licenční smlouvu s oprávněním užít dílo v rozsahu § 12 odst. 4 autorského zákona,

V Praze dne 23.8.2007

.....
jméno a příjmení studenta

Adresa trvalého pobytu studenta:

Liptál 290, Liptál, 756 31

OBSAH

ÚVOD	1
1. VSTUP DO PROBLEMATIKY	2
1.1 GSM - Groupe Spécial Mobile	2
1.1.1 Využití GSM	2
1.1.2 Historie GSM	3
1.1.3 Architektura GSM	4
1.2 FPGA - Field Programmable Gate Array	5
1.3 VHDL – VHSIC (Very High Speed Integrated Circuits) Hardware Description Language	7
1.4 PicoBlaze	8
1.4.1 Paměť programu	10
1.4.2 Vstupní porty	11
1.4.3 Výstupní porty	11
2. HARDWAROVÉ ŘEŠENÍ	12
2.1 RC 10	12
2.2 GSM modul Motorola G24	14
2.3 Komunikace s GSM modulem Motorola G24	17
3. PRAKTICKÉ ŘEŠENÍ	18
3.1 Schéma zapojení	18
3.2 Popis zapojení	19
3.3 Obrazec plošného spoje	19
3.4 Seznam součástek	20
3.5 Rozmístění součástek	20
3.6 RTL model	21
3.6.1 Schéma zapojení, hlavní entita	21
3.6.2 Sériové rozhraní UART	22
3.6.3 BlockRam	23

4. SOFTWAREVÉ ŘEŠENÍ	24
4.1 Vývojový diagram	24
4.2 Popis programu	25
ZÁVĚR	29
Seznam použité literatury a internetových zdrojů	30
Seznam zkratk a symbolů	31
Seznam příloh	32

ÚVOD

Dříve se pro zabezpečení a přenos poplachových zpráv používala telefonní linka, která se postupně stala nespolehlivou, neboť při napadení objektu bývají nejčastěji přerušeny přenosové cesty telefonní linky. V dnešní době se pro tyto účely využívá převážně GSM¹ síť. Obrovskou výhodou GSM přenosu oproti telefonní lince je jeho mobilita a přenos na velké vzdálenosti, díky mezinárodnímu roamingu GSM operátorů prakticky celosvětově. Není-li příjemce SMS zprávy na příjmu, doručení se provede při nejbližší možné příležitosti.

Hlavním cílem této bakalářské práce je získání poznatků a zkušenosti s GSM modulem a programovatelnými hradlovými poli FPGA². Dalším cílem je vytvoření oznamovacího zařízení pro zásahovou jednotku sboru dobrovolných hasičů, které při spuštění poplachu rozešle členům zásahové jednotky SMS zprávu odeslanou z Operačního a informačního střediska (dále jen OPIS) s informacemi o typu a místě zásahu. Pro tuto aplikaci by postačil běžně dostupný mikrokontrolér (MCU³), ale cílem práce je také seznámit se s obvody FPGA a umět je prakticky využít.

Motivací pro vypracování této práce byl zájem naučit se pracovat s obvody FPGA a GSM modulem kvůli dalšímu využití ve své praktické činnosti. Také jsem chtěl vytvořit zařízení, které by bylo využito v praxi a posloužilo dobré věci. Výsledkem této práce by mělo být oznamovací zařízení pro naši zásahovou jednotku, které bude velkým přínosem pro zrychlení a zkvalitnění zásahu.

¹ GSM – Groupe Spécial Mobile

² FPGA – Field Programmable Gate Array

³ MCU – Microcontroller Unit

1. VSTUP DO PROBLEMATIKY

1.1 Groupe Spécial Mobile - GSM

1.1.1 Využití GSM

Velký rozvoj sítí GSM⁴ poskytl obrovské množství využití zejména v oblasti zabezpečení a řízení objektů. Takovéto aplikace nám mohou poskytnout informace o stavu chaty nebo bytu, můžete mít nepřetržitě pod kontrolou svůj automobil nebo při návratu ze služební cesty si předem doma zatopíte pouhým odesláním SMS⁵ zprávy. Tyto zařízení, které jsou běžně k sehnání na českém trhu, jsou určeny k zabezpečení a řízení malých objektů (kanceláří, rodinných domů, chat apod.).

Obrovskou výhodou GSM přenosu oproti telefonní lince je jeho mobilita a přenos na velké vzdálenosti, díky mezinárodnímu roamingu GSM operátorů prakticky celosvětově. Není-li příjemce SMS zprávy na příjmu, doručení se provede při nejbližší možné příležitosti.

GSM síť má ale také své nevýhody. Při přenosu zpráv není nikdy úplná jistota jejich včasných doručení. Do přenosu vstupuje operátor GSM sítě, který může na nějakou dobu odstavit místní základnovou stanici (BTS⁶) nebo svoje středisko pro rozesílání zpráv. Pozdní doručení zprávy může také nastat při přenosu velkého množství zpráv do střediska SMS zpráv a může tak dojít k přetížení sítě. Další nevýhodou můžou být náklady při přenosu velkého množství dat. To však záleží na volbě tarifu u operátora GSM služeb. Obrovskou nevýhodou GSM sítě pro přenos poplachových zpráv jsou rušičky GSM signálu, jejichž použití je však v ČR zakázáno. V případě zabezpečení automobilů může dojít k zastínění objektu od GSM signálu a tak dojde k zamezení odesílání poplachových zpráv. Možnou nevýhodou může být špatné pokrytí GSM signálem, ale těchto míst je v dnešní době málo a jejich počet se stále snižuje.

⁴ GSM – Groupe Spécial Mobile

⁵ SMS – Short Message Service

⁶ BTS – Base Transceiver Station

Jádrem GSM zařízení bývá procesor a mobilní telefon. Na vstupu procesoru se připojují různá čidla (pohybu, otevření dveří a oken, rozbití skla apod.). Aktivováním některého ze vstupů se odešle SMS zpráva několika příjemcům. SMS zprávou má uživatel možnost ovládat výstupy procesoru a provést tak např. dálkové sepnutí sirény, osvětlení, uzamčení zámku, zapnutí topení nebo spuštění čerpadla pro zavlažování zahrady.

Další časté využití GSM zařízení je zabezpečení automobilů. Na vstup procesoru se obvykle připojují čidla pro snímání otevření dveří, kufru nebo kapoty nebo také senzory pro snímání vnitřního prostoru (ultrazvukové nebo mikrovlnné). Je možno použít taktéž čidlo náklonové, které snímá pokus o odtažení nebo vyheverování automobilu.

U bezpečnostních aplikací se klade veliký důraz na provozní spolehlivost. Proto tyto zařízení jsou doplněna o záložní zdroj, který zaručí bezproblémový chod při výpadku síťového napájení i po několik hodin.

1.1.2 Historie GSM

Sdružení Conference of European Posts and Telegraphs (CEPT) kolem roku 1982 začíná s vývojem sítě GSM. Cílem bylo vytvořit komunikační systém na celulární bázi v kmitočtovém pásmu 900MHz. Roku 1989 převzal vývoj GSM systému European Telecommunication Standard Institute (ETSI). Roku 1990 byl zveřejněn dokument **GSM Phase 1**, který specifikoval služby, které mobilní telefony poskytují dodnes (hlasová schránka, přesměrování hovorů, přidržení hovoru atd.). Roku 1992 byla zveřejněna specifikace **GSM Phase 2**. Tato specifikace rozšiřovala poskytované služby (tarifikace hovorů, identifikace volajícího, konferenční hovory atd.). Pro požadavek připojení většího počtu uživatelů byl roku 1990 vytvořen přenos v pásmu 1800MHz označovaný jako Digital Cellular System (**DCS 1800**). Později také přenos v pásmu 1900MHz (**PCS 1900**), který se používá hlavně v USA.

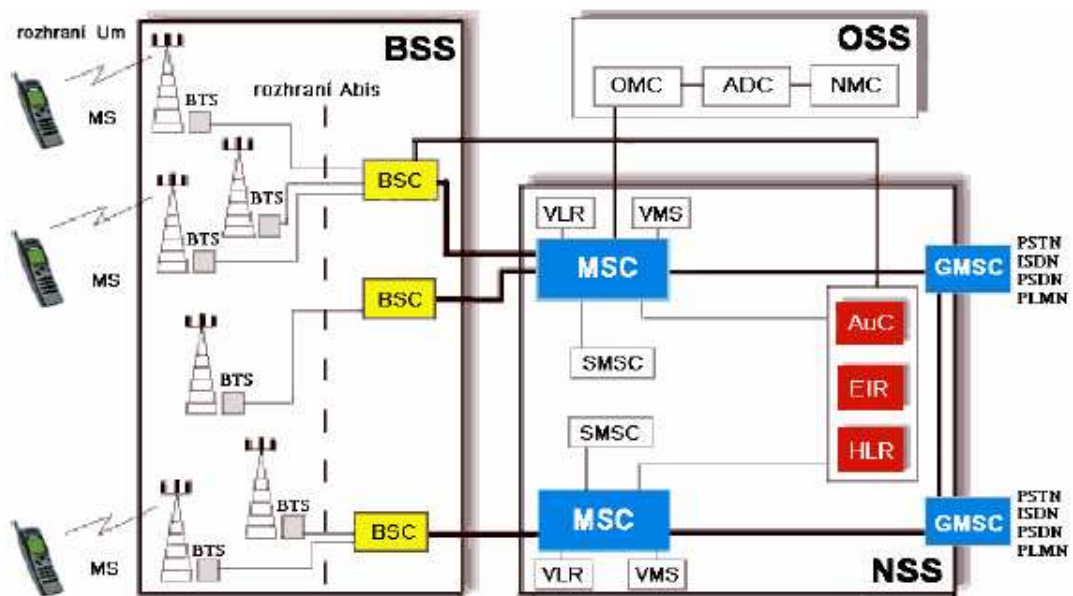
1.1.3 Architektura GSM

Architektura sítě GSM je založena na celulární struktuře. To znamená že celé území je rozděleno na buňky a každá buňka obsluhuje určitou oblast. Uvnitř každé buňky může být základnová stanice BTS (Base Transceiver Station), ale nemusí tomu tak být. Při použití směrových antén může jedna BTS obsloužit až tři buňky. Struktura GSM se skládá ze tří částí:

BSS (Base Station Subsystem) – Systém základnových stanic

NSS (Network and Switching Subsystem) – Síťový a spínací systém

OSS (Operation and Support Subsystem) – Operační a podpůrný systém



Obr. 1.1 Struktura GSM (převzato z [8])

BSS – skládá se ze základnových stanic (BTS) a řídicí jednotky BSC (Base Station Controller). BTS zajišťují rádiové spojení s mobilními telefony. Řídicí jednotka obsluhuje rádiové rozhraní, přiděluje mobilním telefonům rádiový kanál handover (při přecházení z dosahu jedné základnové stanice do druhé se musí automaticky vysílač i přijímač mobilního telefonu přeladit na jiný kanál).

NSS – zajišťuje komunikaci mezi uživateli GSM sítě nebo ostatních komunikačních sítí. Skládá se z mobilní spínací ústředny (MSC - Mobile Switching Centrum), domovského lokačního registru (HLR - Home Location Register), který je databází záznamu o všech účastnících, návštěvnického lokačního registru (VLR - Visitor Location Register), který je dočasnou kopií HLR, ověření identity účastníka (AUC - Authentication Center), registr mobilních stanic (EIR - Equipment Identity Register), který je databází identifikačních čísel mobilních telefonů (IMEI - International Mobile Equipment Identity).

OSS – zajišťuje provoz a údržbu všech GSM zařízení. Skládá se z provozního a servisního centra (OMC), které řídí provoz ostatních subsystémů (BSS, NSS), z centra managementu sítě (NMC) a administrativního centra, které se stará o tarifkaci, registraci účastníku, placení účtů apod.

1.2 Field Programmable Gate Array - FPGA

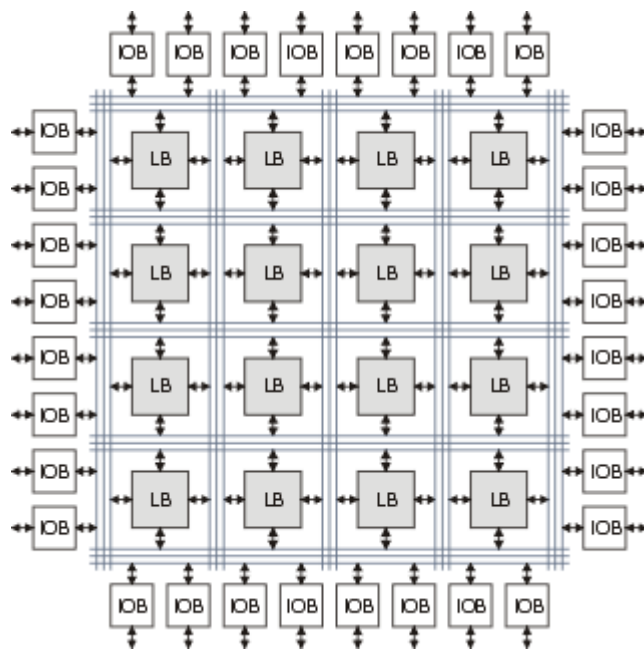
Obvody FPGA⁷ jsou programovatelná hradlová pole s velmi vysokou hustotou integrace (VLSI⁸). Struktura obvodu FPGA se skládá z buněk pro realizaci jednoduché logické funkce a propojovací matice, ale také z řady specifických bloků, jako např. násobičky, fázové závěsy, bloky pamětí a další. Pro zmenšení zpoždění mohou FPGA propojovat některé signály sousedních logických bloků bez využití propojovací matice. Toho se dá využít např. při realizaci rychlých obvodů šíření signálu.

Obvody FPGA nejsou připraveny ke své činnosti ihned po zapnutí napájení, ale musí se nejdříve naprogramovat z konfigurační paměti. Konfigurace lze také měnit dynamicky. Za běhu můžeme změnit konfiguraci celého FPGA nebo jeho částí. Důvodem proč jsou programovatelná hradlová pole tak populární, jsou jejich nízké náklady při vývoji, krátká doba navrhovaného cyklu, opakovatelná rekonfigurovatelnost, možnost paralelismu. Pro velké série digitálních obvodů se často dělá návrh s FPGA a po odladění se přenesou funkční návrh do ASIC⁹.

⁷ FPGA – Field Programmable Gate Array

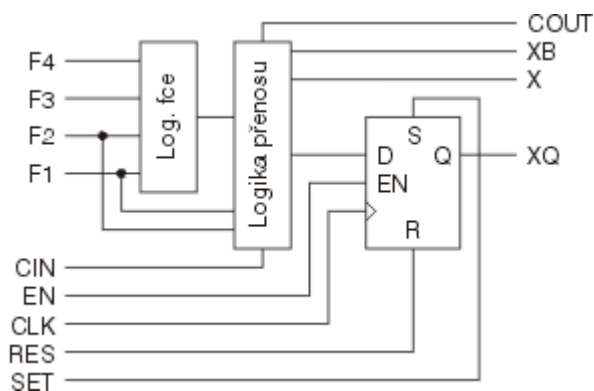
⁸ VLSI – Very Large Scale Integration

⁹ ASIC – Application Specific Integrated Circuit



Obr. 1.2 Struktura FPGA (převzato z [4])

Architektura FPGA se skládá z konfigurovatelných logických bloků (CLB¹⁰), obklopených programovatelnými vstupními/výstupními bloky (IOB¹¹). CLB jsou připojeny na horizontální a vertikální spojovací cesty globální propojovací matice. FPGA obvykle umožňují propojit některé signály sousedních logických bloků, vzniká tak cesta s minimálním zpožděním.

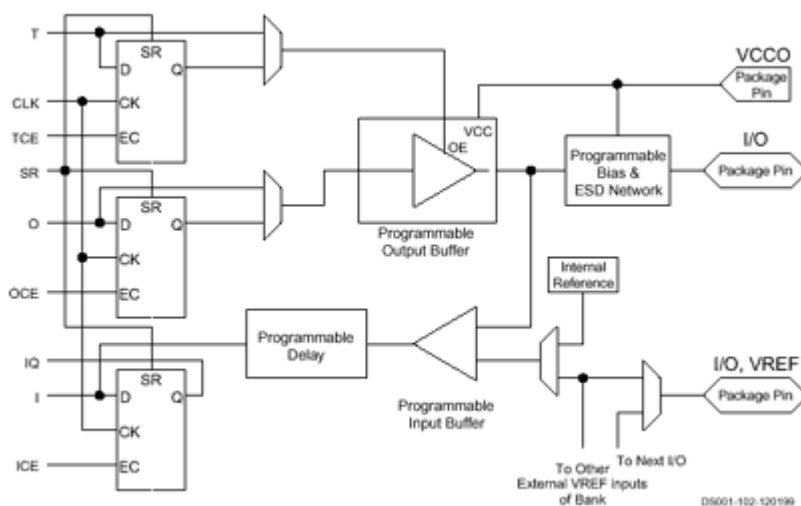


Obr. 1.3 Struktura konfigurovatelného logického bloku (převzato z [4])

¹⁰ CLB – Configurable Logic Block

¹¹ IOB – Input/Output Block

Bloky IOB jsou vstupně – výstupní obvody každého vstupně – výstupního pinu FPGA. Obvykle obsahují ochranné obvody, registr, budič a multiplexer. Bloky LB jsou vlastní programovatelné logické obvody. Všechny bloky mohou být vzájemně propojeny globální propojovací maticí.



Obr. 1.4 Struktura vstupně – výstupní buňky (převzato z [4])

1.3 VHDL – VHSIC (Very High Speed Integrated Circuits) Hardware Description Language¹²

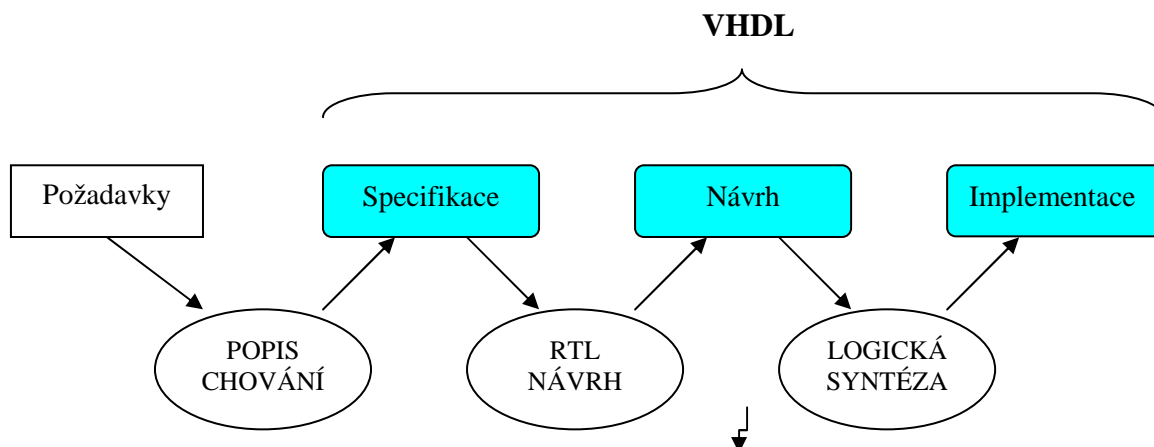
VHDL je jazyk vysoké úrovně pro popis a simulaci číslicových obvodů a systémů. Patří do skupiny jazyků pro popis hardware označovaných jako HDL¹³. Hlavní výhodou jazyka VHDL je nezávislost navrženého číslicového systému na cílové technologii jeho realizace nebo výroby.

Označení VHDL vzniklo z názvu **VHSIC Hardware Description Language**, kde VHSIC¹⁴ je výzkumný projekt Ministerstva obrany Spojených států amerických (U.S. Department of Defence - DoD).

¹² PINKER J., POUPA M., Číslicové systémy a jazyk VHDL, BEN – technická literatura, Praha 2006, 1. vydání.

¹³ HDL – Hardware Description Language

¹⁴ VHSIC – Very High Speed Integrated Circuits



Obr. 1.5 Struktura popisu systému¹⁵

V současnosti se pro návrh a simulaci systémů v jazyce VHDL používá standard **IEEE Standard 1076-1993**, který se v literatuře označuje jako **VHDL-93**. Jelikož jde o poměrně starý standard vydaný v roce 1994, očekává se v nejbližší době další revize jazyka VHDL, která by měla přinést mnoho významných vylepšení.

V této práci je v jazyce VHDL napsán popis hardware a použitý mikrokontroler PicoBlaze.

1.4 PICOBLAZE

PicoBlaze je vestavěný 8-bitový mikrokontroler, který se plně implementuje na obvodech FPGA. Připojením dalších logických obvodů na vstupní a výstupní port mikrokontroleru se dají lehce rozšířit jeho základní funkce.

Výhodou mikrokontroleru je, že vykonává instrukce ve dvou hodinových taktech. V prvním taktu se instrukce dekoduje a ve druhém dojde k jejímu vykonání, dá se proto počítat s deterministickým chováním programu.

¹⁵ HAZDRA P., Katedra mikroelektroniky FEL ČVUT, Přednášky z předmětu Programovatelné součástky 34PRS

Pro připojení periférií k mikrokontroleru lze využít až 256 vstupně-výstupních portů, které se rozlišují pomocí signálu PORT_ID[7:0].

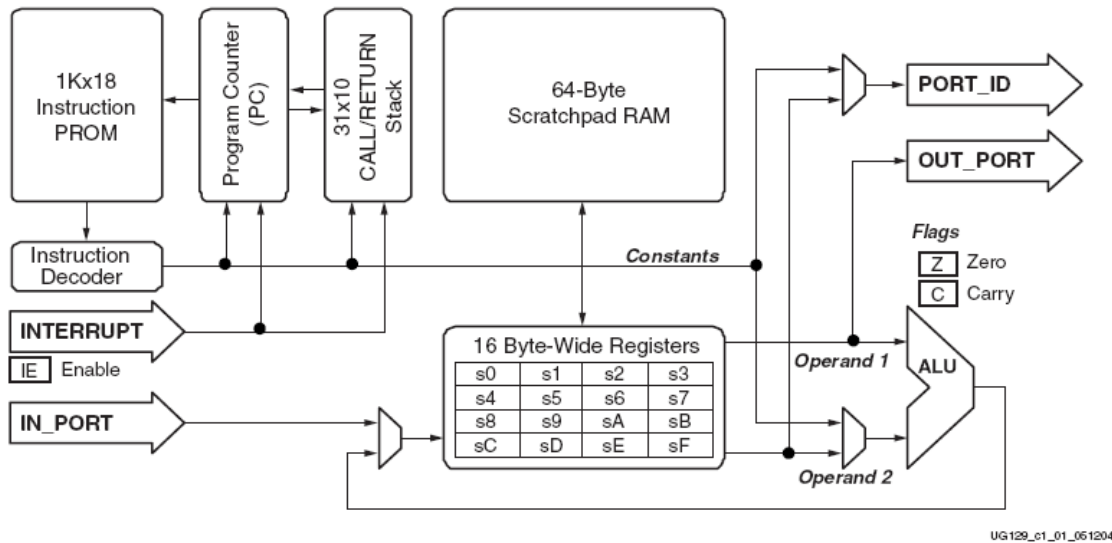
Na webových stránkách <http://www.xilinx.com> lze najít různé zdrojové kódy procesorového jádra, které se od sebe liší na základě toho, pro jakou cílovou skupinu obvodů FPGA firmy Xilinx jsou určeny a o jakou verzi mikrokontroleru se jedná. Tyto verze mikrokontroleru se označují KCPSM¹⁶, KCPSM2 a KCPSM3. Vlastnosti těchto verzí mikrokontrolerů zobrazuje následující tabulka.

Verze	KCPSM		KCPSM2	KCPSM3
Cílové FPGA	CoolRunner-II	Spartan-II	Virtex-II	Spartan-3
obvody firmy Xilinx		Spartan-II E Virtex, Virtex-E	Virtex-II PRO	Virtex-II Virtex-II PRO
Velikost programu	256		1024	1024
Počet registrů	8	16	32	16
Zápisníková paměť (64B)	Ne		Ne	Ano
Hloubka zásobníku	4	15	31	31

Tab. 1.1 Verze procesoru PicoBlaze a jejich parametry (převzato z [7])

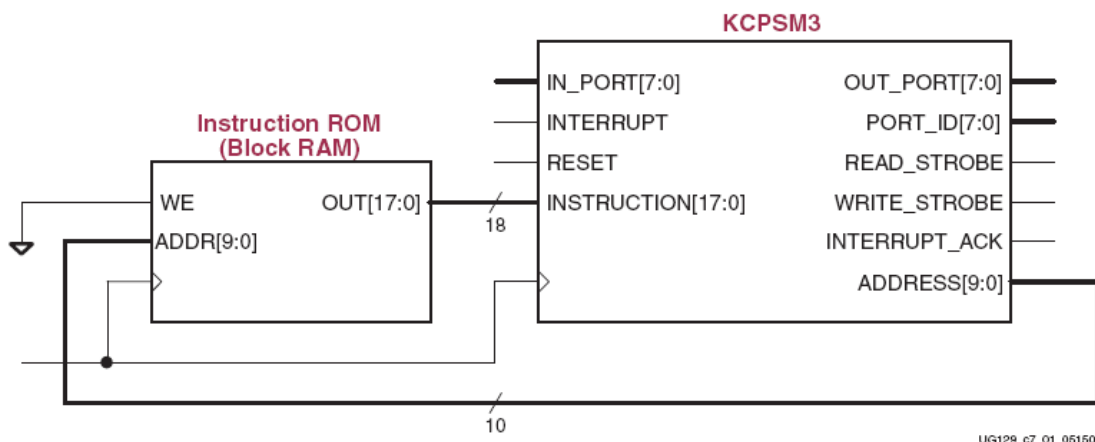
Jednotlivé verze mikrokontrolerů můžeme použít na jakémkoliv FPGA, záleží pouze na tom, zda-li se vejdu do paměti obvodu. Jednotlivé verze jsou tedy určeny pro uvedené rodiny obvodů FPGA. Procesor PicoBlaze můžeme také použít na FPGA obvodech jiných firem, tím by byla ale porušena licence PicoBlaze.

¹⁶ KCPSM – Konstant Coded Programmable State Machine



Obr. 1.6 Blokové schéma procesoru PicoBlaze KCPSM3 (převzato z [5])

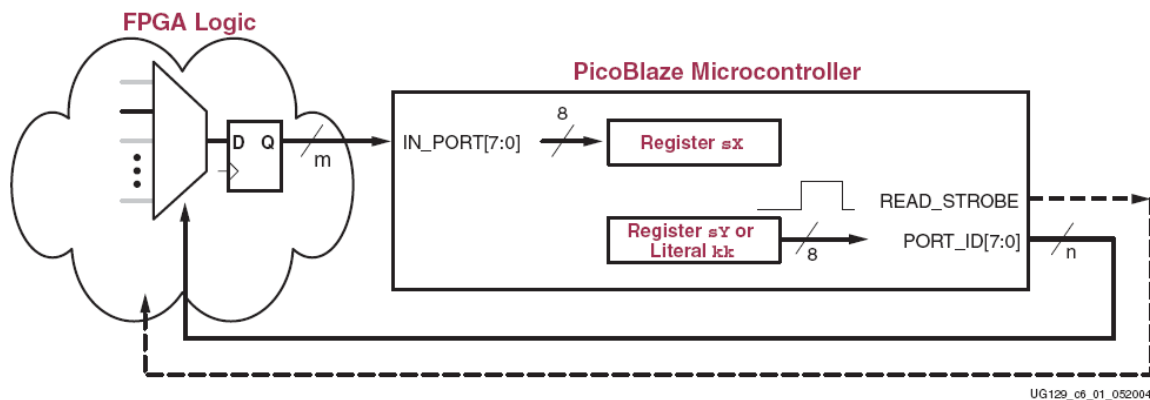
1.4.1 Paměť programu



Obr. 1.7 RTL schéma procesoru PicoBlaze a paměti s programem (převzato z [5])

V základní konfiguraci mikrokontroleru je paměť programu jen pro čtení. Její obsah se nahrává s nahráváním konfigurace FPGA. Paměť programu je implementována pomocí jedné Block Ram paměti. Její velikost je 1K instrukcí. Každá instrukce má 18bitů s využitím paritních bitů Block Ram paměti.

1.4.2 Vstupní porty

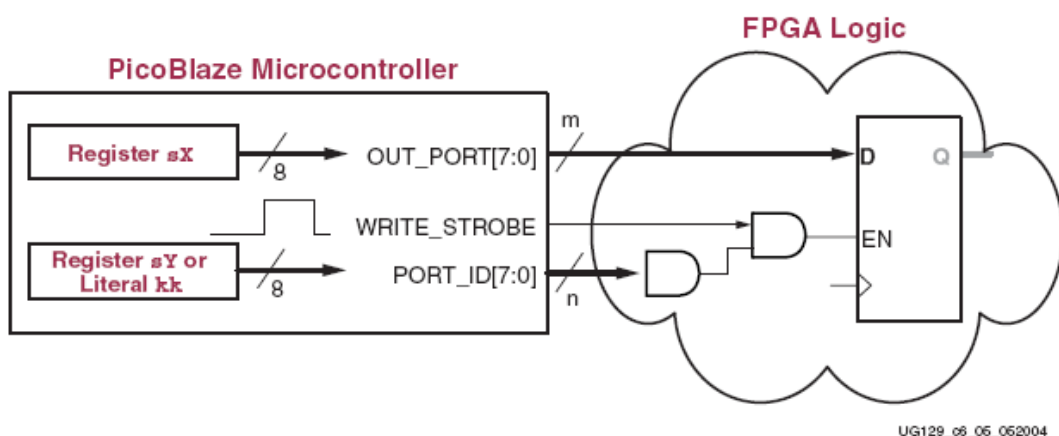


Obr. 1.8 Vstupní porty procesoru PicoBlaze (převzato z [5])

Při použití více portů signál `PORT_ID` řídí vstupní multiplexor a data se čtou na vstupu `PORT_IN`. Vykonáváním instrukce `INPUT` se nastaví na výstupu mikrokontroleru signál `READ_STROBE`, který určuje platnost dat. Na `PORT_ID` se nastaví adresa čteného portu.

1.4.3 Výstupní porty

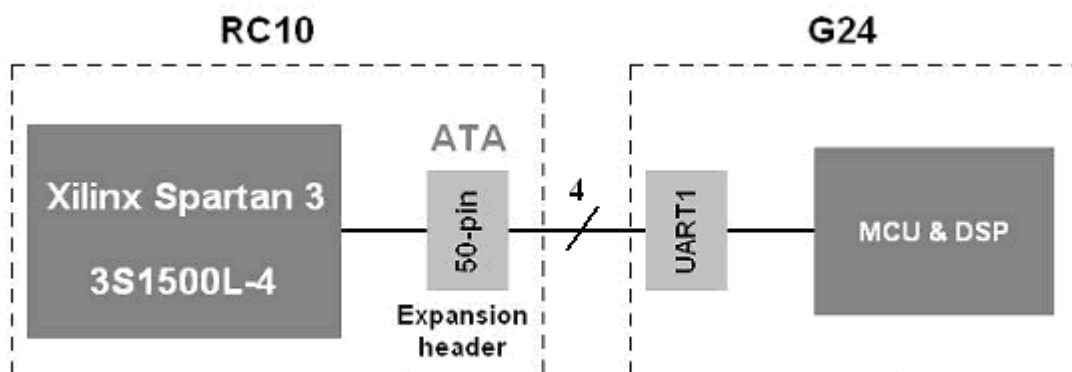
Při použití více výstupních portů je třeba použít dekodér, který rozlišuje, na který port se mají data zapsat. Vykonáním instrukce `OUTPUT` se nastaví na výstupu procesoru signál `WRITE_STROBE`, který určuje platnost dat. Na `PORT_ID` se nastaví adresa zapisovaného portu a zapisovaná data se nastaví na výstup `PORT_OUT`.



Obr. 1.9 Výstupní porty procesoru PicoBlaze (převzato z [5])

2. HARDWAROVÉ ŘEŠENÍ

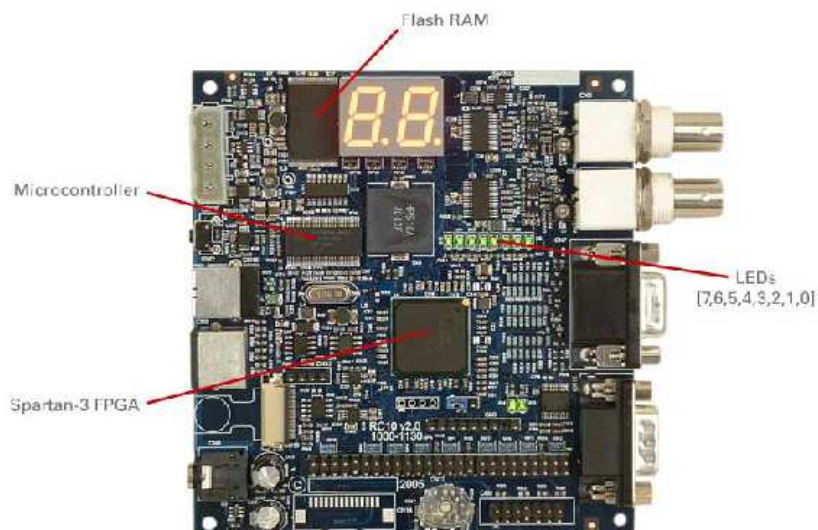
Zařízení se skládá z GSM modulu Motorola G24 a vývojové desky RC10. GSM modul je k vývojové desce připojen přes vlastní sériové rozhraní UART k 50 pinovému konektoru rozhraní ATA.



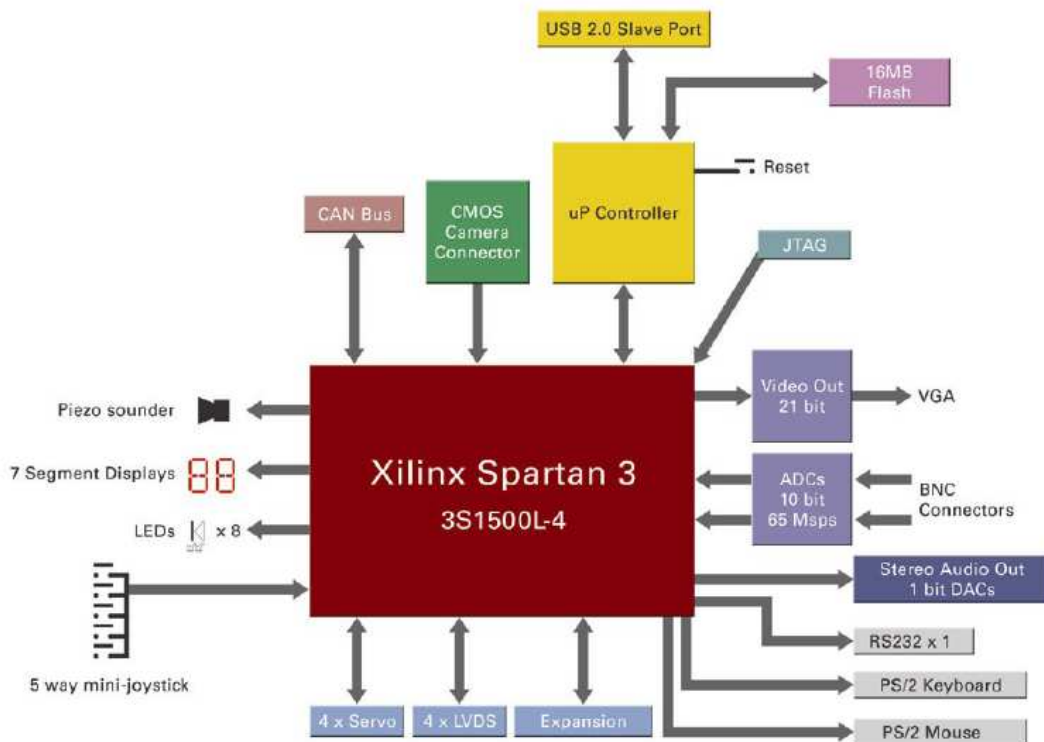
Obr. 2.1 Blokové schéma připojení G24 k RC10

2.1 RC10

RC10 je pokročilá vývojová deska navržena především pro snadné a rychlé využití při vytváření prototypů a vývoji nových aplikací založených na programovatelných hradlových polích FPGA.



Obr. 2.2 Vývojová deska Celoxica RC10



Obr. 2.3 Blokové schéma RC10 (převzato z [9])

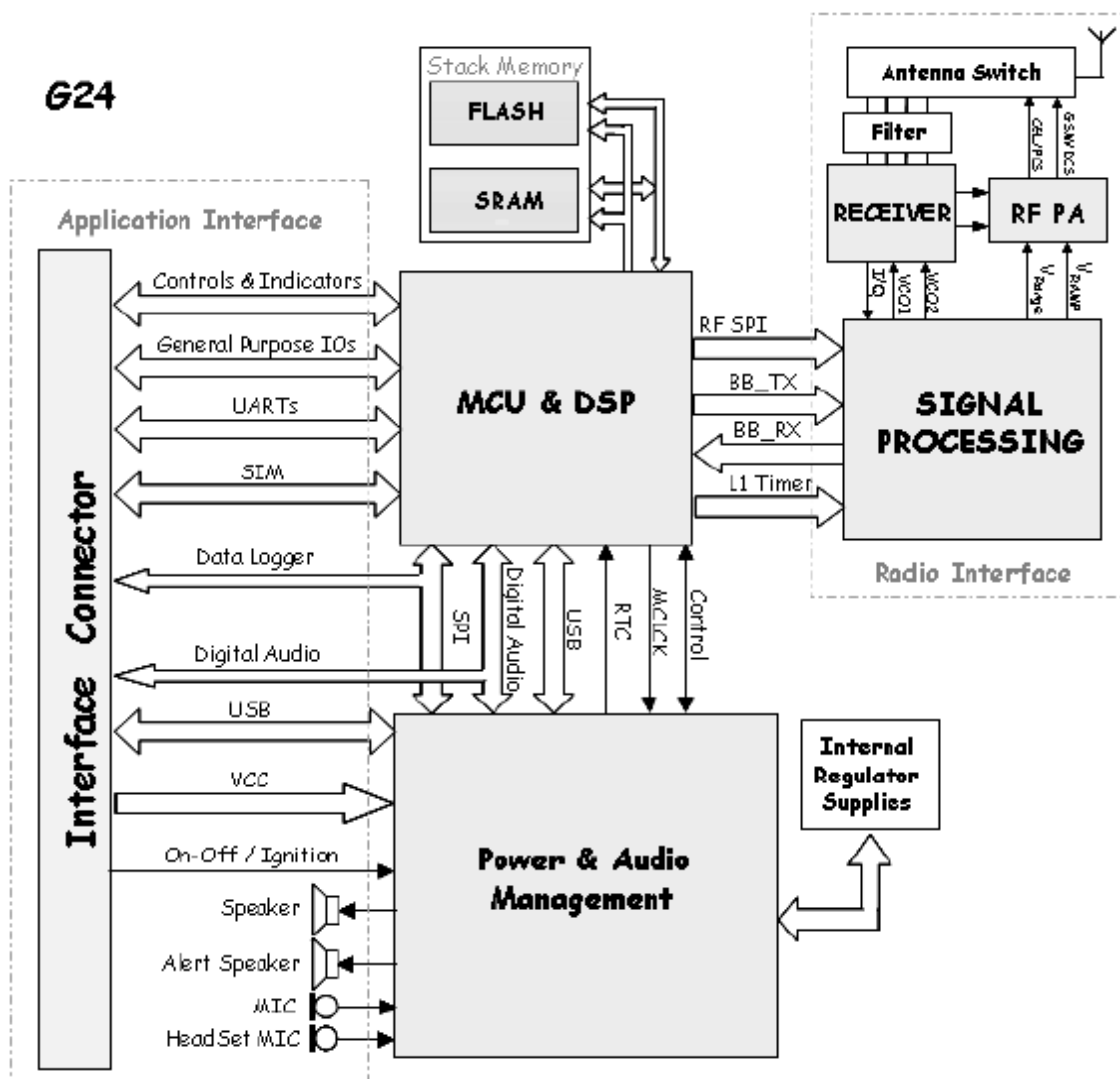
Vývojová deska RC10 se skládá:

- Xilinx Spartan 3L XC3S1500L-4-FG320
- 5 kontaktní micro joystick
- PS/2 port pro myš a klávesnici
- RS-232 sériový port
- 2 A/D převodníky
- VGA vstup
- Optický LCD video výstup
- Audio výstup (stereo PWM a piezo měnič)
- USB Microcontroller :
 - USB 2.0 port manager
 - FPGA konfigurace
 - Flash memory management
- 2 sedmi segmentové displeje
- 8 LED diod
- 50 pinový konektor
- Servo motor konektor
- CAN bus konektor
- JTAG konektor

2.2 GSM modul Motorola G24

GSM moduly se v praxi využívají pro přenos naměřených dat, zabezpečení a ovládání objektů, zabezpečení a sledování pohybu, přístupové a docházkové systémy, GSM brány, výtahové systémy, GPRS/EDGE datové modemy atd.

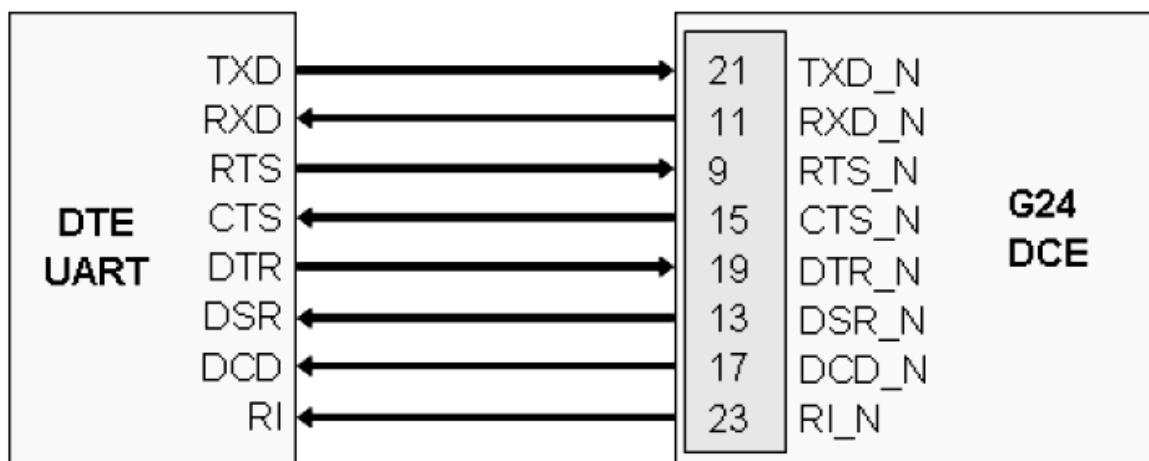
Motorola G24 je vysokorychlostní čtyř pásmový GSM modul programovatelný na platformě JAVA. G24 odpovídá směrnici RoHS¹⁷.



Obr. 2.4 Blokové schéma GSM modulu G24 (převzato z [10])

¹⁷ RoHS – (Restriction of the use of Hazardous Substance) je direktivou zakazující používání šesti označených látek při výrobě elektrického a elektronického zařízení a tím přispět k ochraně lidského zdraví a životního prostředí (zakázané látky: Kadmium, Rtuť, Olovo, Šestimocný chrom, Polybromovaná bifenyly(PBB), Polybromované difenylethyry (PBDE)).

GSM modul Motorola G24 je k vývojové desce připojen přes sériové rozhraní UART1. Sériové rozhraní GSM modulu podporuje přenosové rychlosti 300, 600, 1200, 2400, 4800, 9600, 19200, 38400, 57600, 115200, 230400, 460800 bps. Automatická podpora detekce přenosové rychlosti je do 57600 bps. Přenos jednoho znaku je proveden pomocí 8 datových bitů a jednoho stop bitu bez parity.

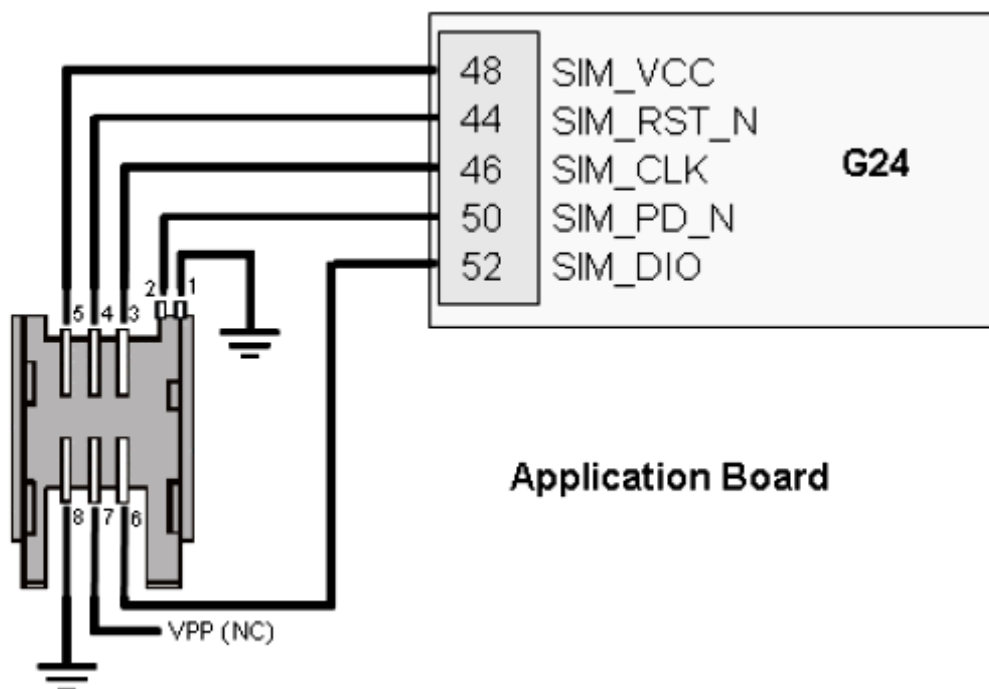


Obr. 2.5 Zapojení pinů rozhraní UART1 GSM modulu G24 (převzato z [10])

PIN	Signál	Popis	I/O
21	TXD_N	Transmit Data	I
11	RXD_N	Receive Data	O
9	RTS_N	Request To Send	I
15	CTS_N	Clear To Send	O
19	DTR_N	Data Terminal Ready	I
13	DSR_N	Data Set Ready	O
17	DCD_N	Data Carrier Detect	O
23	RI_N	Ring Indicator	O

Tab. 2.1 Popis vývodů sériového rozhraní UART1 GSM modulu G24

Pro správnou funkci GSM modulu je nezbytností SIM karta, která louží k identifikaci účastníka v mobilní síti. SIM karta je připojena k modulu podle následujícího obrázku.



Obr. 2.6 Zapojení SIM¹⁸ karty GSM modulu G24 (převzato z [10])

PIN	Signál	Popis
48	SIM_VCC	Napájení SIM 2,85V
44	SIM_RST_N	Reset signál (aktive low)
46	SIM_CLK	Hodinový signál 3,25MHz
50	SIM_PD_N	Detekce vložené SIM (aktive low)
52	SIM_DIO	Vstup a výstup dat

Tab. 2.2 Popis vývodů k připojení SIM karty GSM modulu G24

Další podrobnosti o GSM modulu Motorola G24 jsou v Příloze 3 nebo v litaretuře [10].

¹⁸ SIM – Subscriber Identity Module

2.3 Komunikace s GSM modulem Motorola G24

Komunikace s GSM modulem se provádí pomocí AT příkazu. Každý AT příkaz vyslaný do GSM modulu musí být ukončen ukončovacím znakem <CR> (v hex 0D). Každá zpráva vyslaná GSM modulem začíná a končí znaky <CR><LF> (v hex 0D 0A).

Test komunikace s GSM modulem:

AT <CR>

<CR><LF> OK <CR><LF>

v hex formátu:

41 54 0D

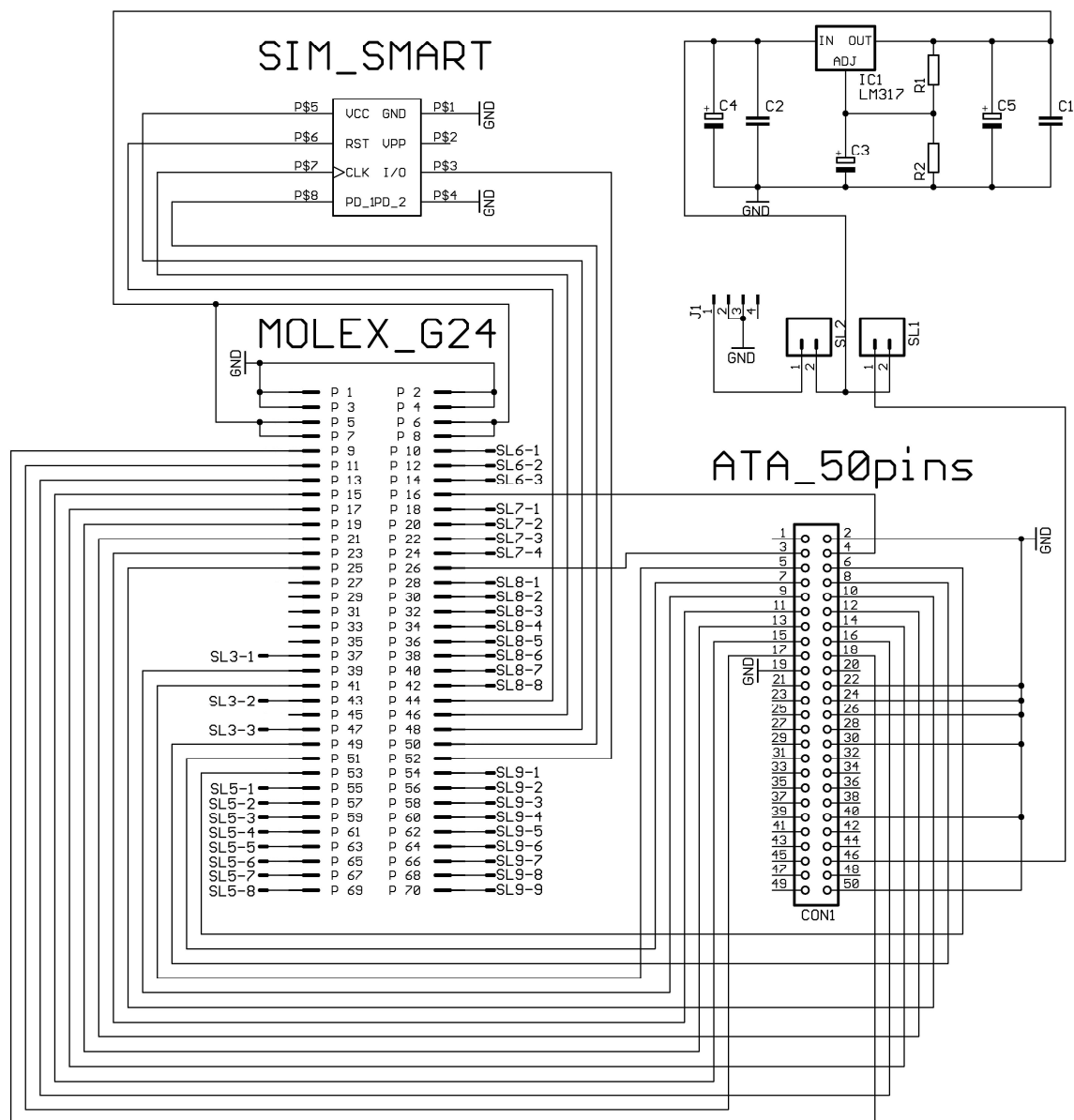
0D 0A 4F 4B 0D 0A

Více o syntaxi AT příkazů v literatuře [11].

3. PRAKTICKÉ ŘEŠENÍ

3.1 Schéma zapojení

Schéma zapojení i návrh plošného spoje byl vytvořen v programu Eagle 4.1.1 freeware.

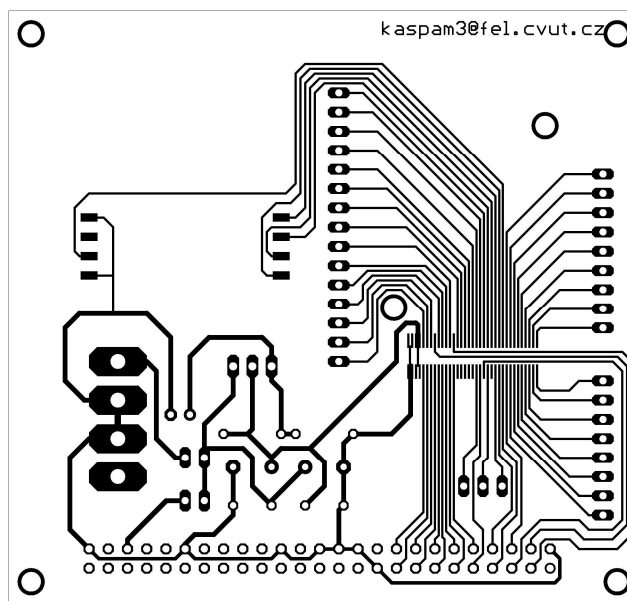


Obr. 3.1 Schéma zapojení

3.3 Popis zapojení

Deska je napájena buď z externího zdroje napětí 5 – 12V přes napájecí konektor PSW5 (J1), nebo z vývojové desky Celoxica RC10 přes napájecí vodiče 50-pinového ATA konektoru. Toto napětí je stabilizováno na typickou hodnotu 3,6V GSM modulu G24. Pouzdra konektorů X1 pro SIM kartu a X2 pro připojení GSM modulu nejsou ve standardní verzi programu Eagle, proto jsem vyrobil vlastní knihovny s popisem pouzder dle parametrů uváděných výrobcem. Označení konektorů je uvedeno dle značení firmy GES - Electronics.

3.3 Obrazec plošného spoje

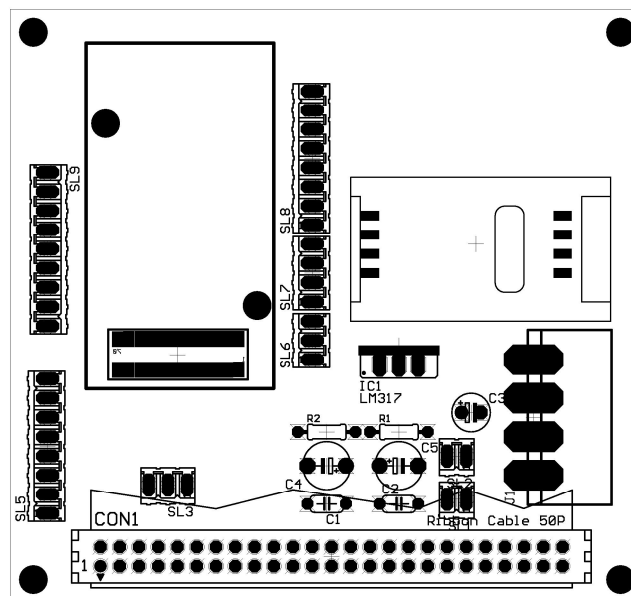


Obr. 3.2 Obrazec plošného spoje

3.4 Seznam součástek

Popis ve schématu	Označení:
IC1	LM317
R1	240Ω
R2	470Ω
C1	100nF
C2	100nF
C3	10μF
C4	100μF
C5	100μF
CON1	WSL50G
X1	SIM SMART
X2	Molex 52991-0708
SL1	PLS-02 S
SL2	PLS-02 S
J1	PSW 5

3.5 Rozmístění součástek na desce

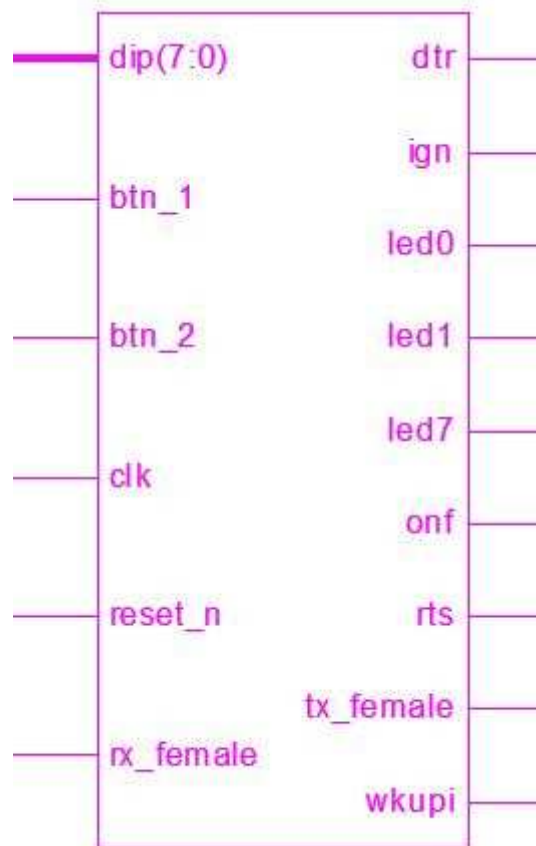


Obr. 3.3 Obrazec plošného spoje

3.6 RTL model

3.6.1 Schéma zapojení, hlavní entita

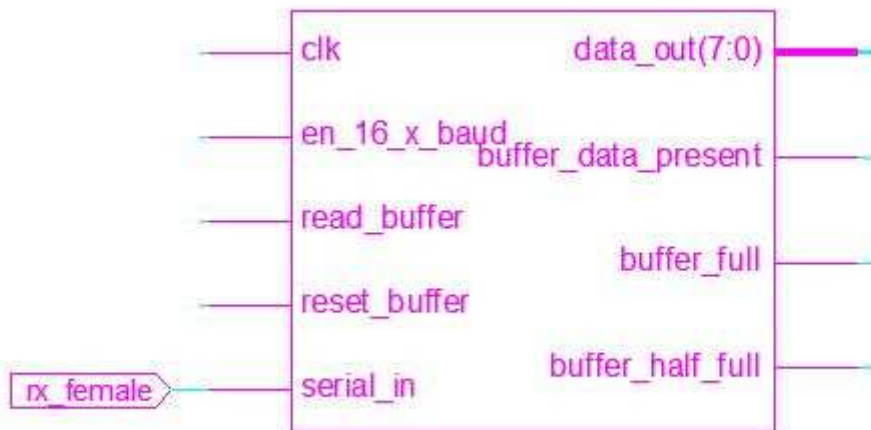
Hlavní entita popisuje vstupně výstupní signály mikrokontroleru PicoBlaze. Kromě hodinového vstupu clk zahrnuje signály pro komunikaci přes sériové rozhraní UART (rx_female a tx_female). Dále jsou zde připojeny signály pro ovládání GSM modulu G24, dvě tlačítka, které sloužily pro testování funkcí programu a také tři LED diody, které jsou použity pro indikaci komunikace s GSM modulem.



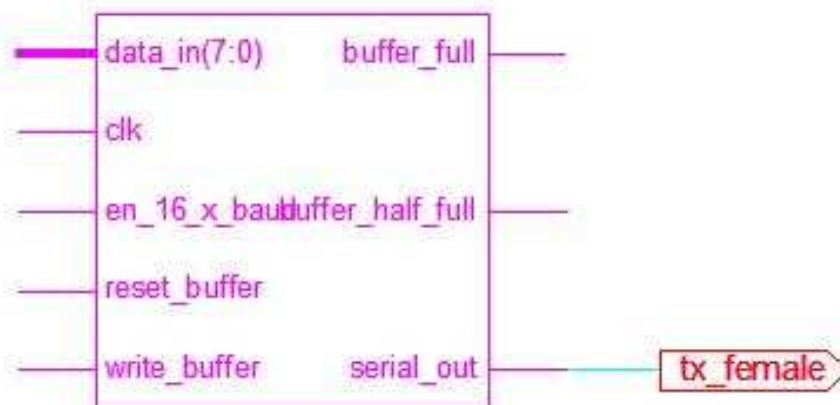
Obr. 3.4 Schéma zapojení, hlavní entita

3.6.2 Sériové rozhraní UART

Tyto dvě části schématu znázornují buffery pro zápis a čtení sériového rozhraní a jejich ovládání. Data jsou z vnějšku přijímána signálem rx_female a vysílána signálem serial_out.



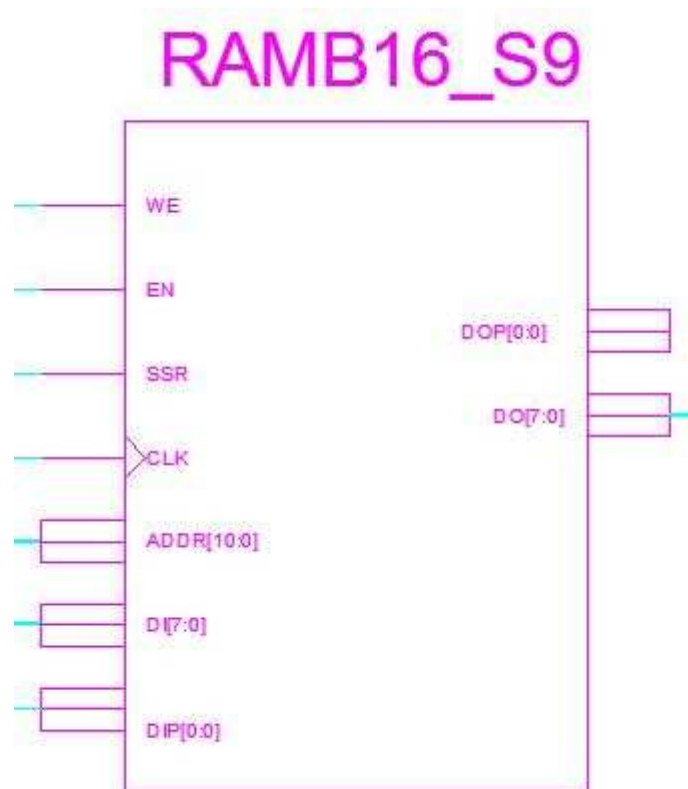
Obr. 3.5 Schéma zapojení bufferu pro příjem dat



Obr. 3.6 Schéma zapojení bufferu pro vysílání dat

3.6.3 BlockRam

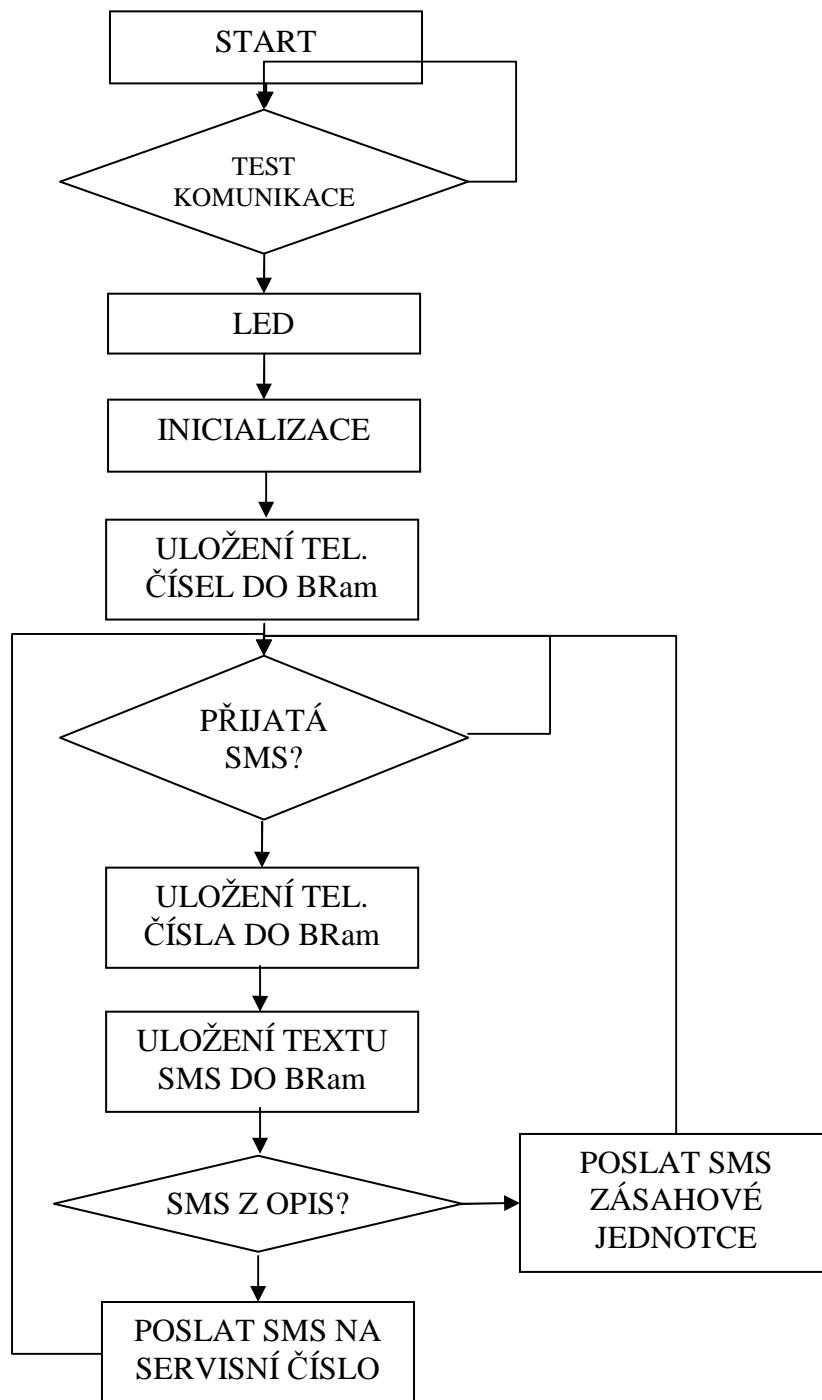
V aplikaci je použita tato paměť pro ukládání dat získaných z GSM modulu. Schéma obsahuje vstup hodinového signálu, signály pro řízení čtení a zápis, adresní port a datový port.



Obr. 3.7 Schéma zapojení paměti BlockRam

4. SOFTWAREVÉ ŘEŠENÍ

4.1 Vývojový diagram



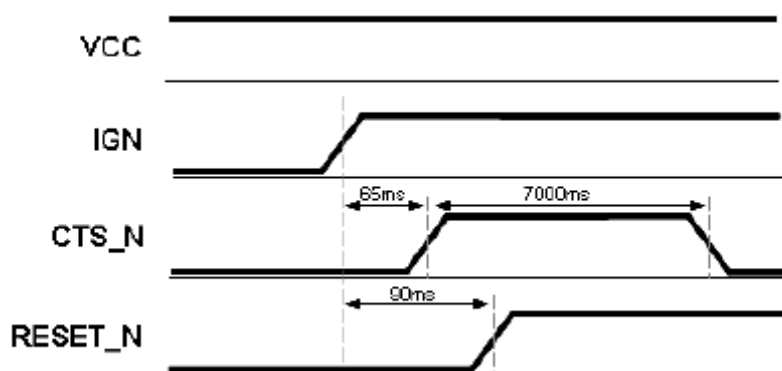
Obr. 4.1 Vývojový diagram

4.2 Popis programu

Softwarová část této práce byla vytvářena ve vývojovém prostředí Xilinx – ISE. Hlavní část programu je psána v jazyce assembler pro procesor PicoBlaze KCPSM3. Popis hardwaru je napsán v jazyce VHDL.

Pro přenos dat mezi vývojovou deskou RC10 a GSM modulem Motorola G24 je použito sériové rozhraní UART s rychlostí 19200Bd, 8 data bit, 1 stop bit a bez parity. Při programování tohoto rozhraní jsem se inspiroval z příkladu ze cvičení z předmětu X35MSY vyučovaného na Fakultě elektrotechnické ČVUT v Praze.

Po zapnutí napájení mobilního telefonu je nutné jej uvést do pracovního režimu tzv. Idle mode. To lze provést více způsoby. Jednou z možností je pomocí signálu IGN. Po nastavení IGN signálu do log. 1 se testuje nastavení signálu RESET_N, je-li tento signál nastaven, testuje se vynulování signálu CTS_N, který určuje připravenost GSM modulu komunikovat přes rozhraní UART1.

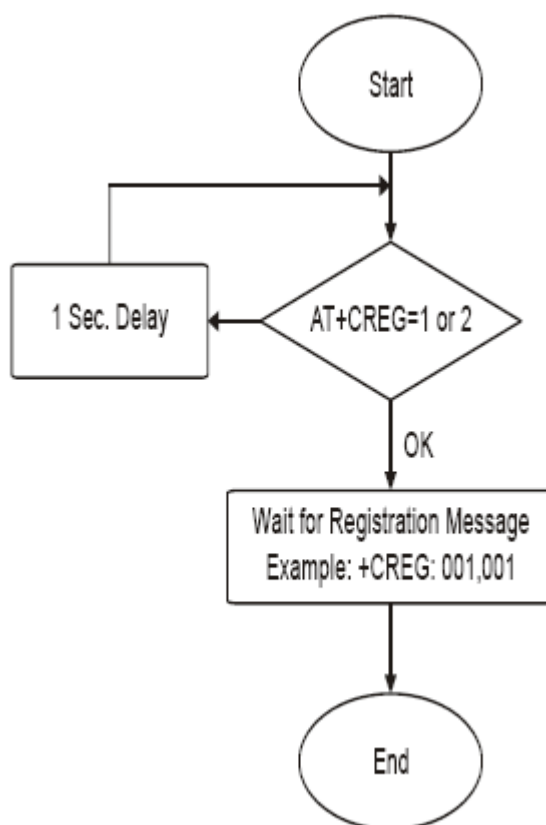


Obr. 4.2 Časový diagram zapnutí GSM modulu do pracovního režimu

Po úspěšném zapnutí GSM modulu do pracovního režimu, lze komunikovat pomocí AT příkazů. V programu je otestována komunikace příkazem AT. Přejme-li GSM modul tuto zprávu, odešle zpět zprávu OK. Pokud systém přijme tuto zprávu, rozsvítí se LED dioda.

Dále se provádí inicializace, testuje se, jestli se GSM modul úspěšně přihlásil do sítě. To se provádí AT příkazem AT+CREG?. Modul nám odpoví zprávou +CREG: xxx, xxx kde xxx jsou parametry přihlášení do sítě. Nejčastější parametry mohou být:

- 0 – nepřihlášen
- 1 – přihlášen do domácí sítě
- 2 – nepřihlášen, ale vyhledává vhodnou síť



Obr. 4.3 Diagram kontroly přihlášení do sítě

V inicializaci se také provádí nastavení textového módu (TEXT mode) pro přenos SMS zpráv. Textový mód jsem si vybral, protože je proti PDU¹⁹ formátu snadnější a lépe čitelný. Nevýhodou textového módu v některých aplikacích může být, že se nezná přesná délka přenášeného bloku dat.

¹⁹ PDU – Protocol Description Unit

Příklad přijaté SMS zprávy v textovém módu:

```
+CMGR: "REC READ", "+420603123456", , "03/05/31,23:23:17+08"
```

Dobry den!

Příklad přijaté SMS zprávy v PDU formátu:

```
+CMGR: 1, ,28
```

```
0791246030500200240C912460302143650000305013323271800AC4B7589E0791CBEE10
```

Po nastavení textového módu se uloží telefonní čísla ze SIM karty do BlockRam paměti. Telefonní čísla jsou rozdělena do tří kategorií podle důležitosti. Na pozici 1 je telefonní číslo OPIS (Operační a informační středisko). Z tohoto čísla se SMS zprávy pouze přijímají a odesílají na servisní číslo a číslo uživatele. SMS zprávy ze servisního čísla se odesílají pouze na číslo uživatele. Toto číslo se ale také může využít pro obsluhu systému (např. varování o nízkém kreditu). Na číslo uživatele se pouze posílají SMS zprávy z čísla OPIS nebo ze servisního čísla. Je-li přijata SMS zpráva z telefonního čísla, které není definováno. Je tato zpráva odeslána pouze na servisní číslo.

Dalším inicializačním nastavením je indikace přijaté SMS zprávy, která se nastaví příkazem AT+CNMI. V okamžiku příchodu zprávy nám pak GSM modul pošle zprávu +CMTI: "MT",5, kde MT znamená, že zpráva je uložena v paměti GSM modulu a 5, že zpráva byla uložena na pozici 5.

Přijatou zprávu si přečteme příkazem AT+CMGR=xx, kde xx je číslo pozice. Odpověď od GSM modulu bude v tomto tvaru: +CMGR: "REC UNREAD", "+420*****", , "03/06/01,21:42:04+08"Text zprávy OK. První položka je stav zprávy. Může nabývat hodnot REC UNREAD, REC READ, STO UNSENT a STO SENT. Další je telefonní číslo odesílatele zprávy. Pak následuje čas přidělený SMS centrem a vlastní text zprávy, který je ukončen zprávou OK. Z přijaté SMS zprávy se ihned ukládá do BlockRam paměti telefonní číslo a text zprávy. Telefonní číslo se ukládá, aby se zjistilo, zda-li SMS zpráva byla přijata od telefonního čísla OPIS, servisního čísla nebo jiného čísla. Přečtená zpráva se ihned maže příkazem: AT+CMGD=xx, kde za xx dosadíme číslo pozice. Očekávaná zpráva od GSM modulu je OK.

Pak následuje vyhodnocení z jakého telefonního čísla byla SMS zpráva odeslána. Po vyhodnocení se text SMS zprávy přepoše na příslušné telefonní čísla příkazem `AT+CMGS="+420xxxxxxxx"` , kde `xxxxxxxx` je telefonní číslo. Po odeslání této sekvence znaků se čeká, až GSM modul odpoví znakem `>`, což znamená, že můžeme začít zadávat text. Zadat můžeme maximálně 160 znaků, nakonec je potvrdíme znakem `<Ctrl-Z>` (v hex 1A). Po úspěšném odeslání SMS zprávy GSM modul vrátí zprávu `+CMGS:xOK`, kde `x` bude nahrazeno číslem TP-Message-Reference podle GSM 03.40.

Program se cyklicky opakuje, takže se čeká na nové přijetí SMS zprávy.

ZÁVĚR

Hlavním cílem této bakalářské práce bylo získání zkušeností při přenosu dat pomocí GSM modulu a návrhu aplikací s hradlovými poli FPGA. Aplikace svolávací zařízení pro zásahovou jednotku sboru dobrovolných hasičů byla navrhována s GSM modulem Motorola G24, který je ovládán vývojovou deskou Celoxica RC10 s FPGA Spartan3, soft-core mikrocontroler PicoBlaze.

V praxi by se dalo toto zařízení doplnit o další funkce, např. odeslání zpětné SMS zprávy na číslo Operačního střediska s informacemi o výjezdu zásahové jednotky nebo řízení různých zařízení v objektu hasičské zbrojnice.

Při tvorbě této práce jsem získal praktické zkušenosti s ovládáním GSM modulu a je mi inspirací pro vývoj a návrh dalších zařízení s využitím těchto technologií.

Literatura a použité internetové zdroje

- [1] PINKER J., POUPA M., *Číslicové systémy a jazyk VHDL*, BEN – technická literatura, Praha 2006, 1. vydání.
- [2] KREJČÍŘÍK A., *Střežení a ovládání objektů pomocí mobilu a SMS*, BEN – technická literatura, Praha 2004, 1. vydání.
- [3] HAZDRA P., Katedra mikroelektroniky FEL ČVUT, Přednášky z předmětu 34PRS. Dostupné na WWW: <http://www.micro.feld.cvut.cz/home/hazdra/prs/xcr_soubory/vhdlprednasky2006.pdf>
- [4] Nebojte se FPGA, HW server. Dostupné na WWW: <<http://hw.cz/Teorie-a-praxe/Dokumentace/ART365-Nebojte-se-FPGA.html>>
- [5] Manuál mikrokontroleru PicoBlaze . Dostupné na WWW: <http://www.xilinx.com/bvdocs/userguides/ug129.pdf>
- [7] Diplomová práce, Kloub Jan . Dostupné na WWW: <https://dip.felk.cvut.cz/browse/pdfcache/kloubj1_2007dipl.pdf>
- [8] Semestrální práce, Struktura GSM, Dudek Ondřej . Dostupné na WWW: <http://radio.feld.cvut.cz/personal/mikulak/MK/MK05_semestralky/Struktura_GSM_Ondrej_Dudek.pdf>
- [9] Motorola G24 GSM modul. Dostupné na WWW: <<http://hw.cz/Firemni-clanky/ART1722-Motorola-G24-GSM-modul.html>>
- [10] Popis GSM modulu Motorola G24. Dostupné na WWW: http://developer.motorola.com/docstools/developerguides/G24_HardwareDescription_Developer_Guide.pdf>
- [11] Popis AT příkazů GSM modulu Motorola G24. Dostupné na WWW: <http://developer.motorola.com/docstools/developerguides/G24_AT_Commands_Developer_Guide.pdf>

Seznam zkratk a použitých symbolů

GSM – Groupe Spécial Mobile

FPGA – Field Programmable Gate Array

MCU – Microcontroller Unit

FPGA – Field Programmable Gate Array

VLSI – Very Large Scale Integration

ASIC – Application Specific Integrated Circuit

CLB – Configurable Logic Block

IOB – Input/Output Block

HDL – Hardware Description Language

VHSIC – Very High Speed Integrated Circuits

KCPSM – Konstant Coded Programmable State Machine

RoHS – (Restriction of the use of Hazardous Substance) je direktivou zakazující používání šesti označených látek při výrobě elektrického a elektronického zařízení a tím přispět k ochraně lidského zdraví a životního prostředí (zakázané látky: Kadmium, Rtuť, Olovo, Šestimocný chróm, Polybromovaná bifely(PBB), Polybromované difenylethery (PBDE))

SIM – Subscriber Identity Module

PDU – Protocol Description Unit

Seznam příloh

Příloha 1	Instrukční sada mikrokontroleru PicoBlaze
Příloha 2	Popis vývodů konektoru Expansion Header 50-pin vývojové desky Celoxica RC10
Příloha 3	Parametry GSM modulu Motorola G24
Příloha 4	Zapojení konektoru MOLEX GSM modulu Motorola G24
Příloha 5	Technické parametry konektoru MOLEX GSM modulu Motorola G24
Příloha 5	Popis vývodů konektoru MOLEX GSM modulu Motorola G24
Příloha 7	Obsah přiloženého CD disku

PŘÍLOHY

Příloha 1: Instrukční sada mikrokontroleru PicoBlaze

Aritmetické instrukce

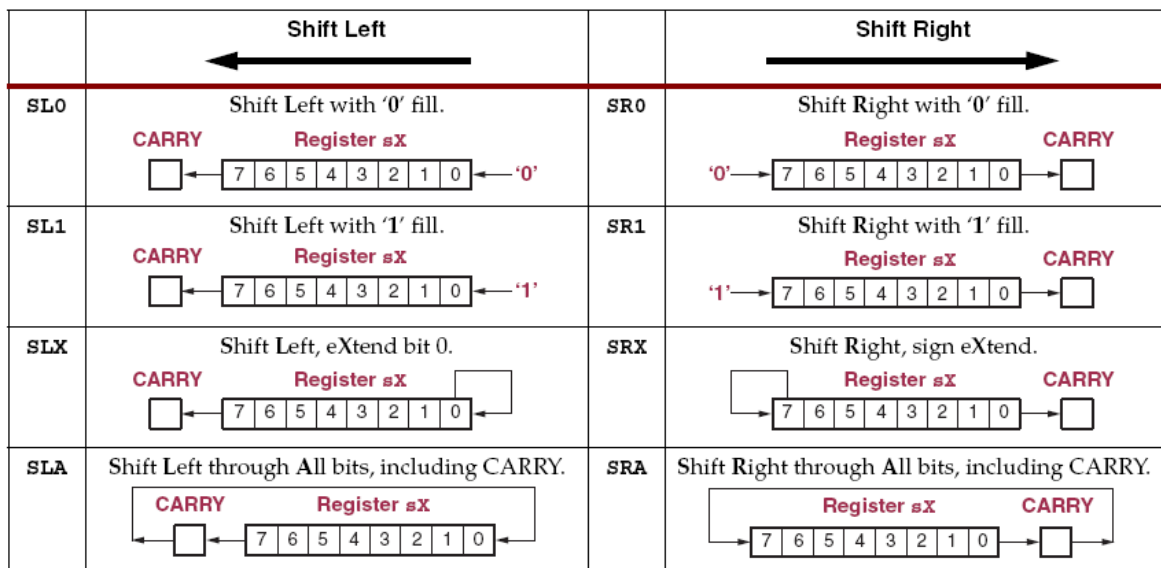
Instrukce	Popis	Funkce	ZERO	CARRY
ADD sX, kk	Sečte registr sX s konstantou	$sX \leftarrow sX + kk$?	?
ADD sX, sY	Sečte registr sX s registrem sY	$sX \leftarrow sX + sY$?	?
ADDCY sX, kk	Sečte registr sX s konstantou a s Carry bitem	$sX \leftarrow sX + kk + \text{Carry}$?	?
ADDCY sX, sX	Sečte registr sX s registrem sY a s Carry bitem	$sX \leftarrow sX + sY + \text{Carry}$?	?
SUB sX, kk	Odečte konstantu od registru sX	$sX \leftarrow sX - kk$?	?
SUB sX, sY	Odečte registr sY od registru sX	$sX \leftarrow sX - sY$?	?
SUBCY sX, kk	Odečte konstantu od registru sX s Carry bitem (s výpůjčkou)	$sX \leftarrow sX - kk - \text{Carry}$?	?
SUBCY sX, sY	Odečte registr sY od registru sX s Carry bitem (s výpůjčkou)	$sX \leftarrow sX - sY - \text{Carry}$?	?

Logické instrukce

Instrukce	Popis	Funkce	ZERO	CARRY
AND sX, kk	Logický součin registru sX s konstantou	$sX \leftarrow sX \text{ AND } kk$?	0
AND sX, sY	Logický součin registru sX s reg. sY	$sX \leftarrow sX \text{ AND } sY$?	0
OR sX, kk	Logický součet registru sX s konstantou	$sX \leftarrow sX \text{ OR } kk$?	0
OR sX, sX	Logický součet registru sX s reg. sY	$sX \leftarrow sX \text{ OR } sY$?	0
XOR sX, kk	Logická nonekvivalence registru sX s konstantou	$sX \leftarrow sX \text{ XOR } kk$?	0
XOR sX, sY	Logická nonekvivalence registru sX s registrem sY	$sX \leftarrow sX \text{ XOR } sY$?	0

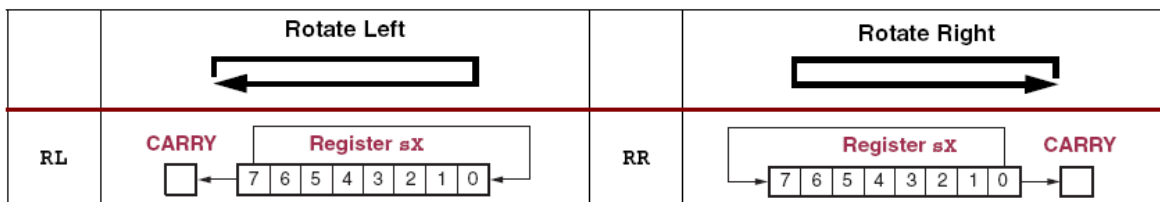
Instrukce posunu

Instrukce	Popis	Funkce	ZERO	CARRY
SL0 sX	Posun registru sX vlevo, bit sX[0] se vynuluje	$sX \leftarrow \{sX[6:0], 0\}$ $Carry \leftarrow sX[7]$?	?
SL1 sX	Posun registru sX vlevo, bit sX[0] se nastaví	$sX \leftarrow \{sX[6:0], 1\}$ $Carry \leftarrow sX[7]$	0	?
SLA sX	Posun registru sX vlevo přes Carry bit	$sX \leftarrow \{sX[6:0], Carry\}$ $Carry \leftarrow sX[7]$?	?
SLX sX	Posun registru sX vlevo, bit sX[0] se neovlivní	$sX \leftarrow \{sX[6:0], sX[0]\}$ $Carry \leftarrow sX[7]$?	?
SR0 sX	Posun registru sX vpravo, bit sX[7] se vynuluje	$sX \leftarrow \{0, sX[7:1]\}$ $Carry \leftarrow sX[0]$?	?
SR1 sX	Posun registru sX vpravo, bit sX[1] se nastaví	$sX \leftarrow \{1, sX[7:1]\}$ $Carry \leftarrow sX[0]$	0	?
SRA sX	Posun registru sX vpravo přes Carry bit	$sX \leftarrow \{Carry, sX[7:1]\}$ $Carry \leftarrow sX[0]$?	?
SRX sX	Posun registru sX vpravo, bit sX[7] se neovlivní	$sX \leftarrow \{sX[7], sX[7:1]\}$ $Carry \leftarrow sX[0]$		



Instrukce rotace

RL sX	Rotace registru sX vlevo	$sX \leftarrow \{sX[6:0], sX[7]\}$ $Carry \leftarrow sX[7]$		
RR sX	Rotace registru sX vpravo	$sX \leftarrow \{sX[0], sX[7:1]\}$ $Carry \leftarrow sX[0]$?	?



Instrukce skoku

Instrukce	Popis	Funkce	ZERO	CARRY
JUMP aaa	Nepodmíněný skok na návěští aaa	$PC \leftarrow aaa$	-	-
JUMP C, aaa	Skočí na návěští aaa, je-li Carry bit nastaven	If Carry=1, $PC \leftarrow aaa$	-	-
JUMP NC, aaa	Skočí na návěští aaa, je-li Carry bit vynulován	If Carry=0, $PC \leftarrow aaa$	-	-
JUMP NZ, aaa	Skočí na návěští aaa, je-li Zero bit vynulován	If Zero=0, $PC \leftarrow aaa$	-	-
JUMP Z, aaa	Skočí na návěští aaa, je-li Zero bit nastaven	If Zero=1, $PC \leftarrow aaa$	-	-

Instrukce pro porovnání

Instrukce	Popis	Funkce	ZERO	CARRY
COMPARE sX, kk	Porovná registr sX s konstantou a nastaví Carry a Zero bity. Registry se neovlivní.	If $sX = kk$, ZERO \leftarrow 1 If $sX < kk$, Carry \leftarrow 1	?	?
COMPARE sX, sY	Porovná registr sX s registrem sY a nastaví Carry a Zero bity. Registry se neovlivní.	If $sX = sY$, ZERO \leftarrow 1 If $sX < sY$, Carry \leftarrow 1	?	?
TEST sX, kk	Testuje bity v registru sX vůči konstantě. Nastavuje Carry a Zero bity. Registry se neovlivní.	If $(sX \text{ AND } kk) = 0$, Zero \leftarrow 1 Carry \leftarrow lichá parita z $(sX \text{ AND } kk)$?	?
TEST sX, sY	Testuje bity v registru sX vůči registru sY. Nastavuje Carry a Zero bity. Registry se neovlivní.	If $(sX \text{ AND } sY) = 0$, Zero \leftarrow 1 Carry \leftarrow lichá parita z $(sX \text{ AND } sY)$?	?

Instrukce pro přesun dat

Instrukce	Popis	Funkce	ZERO	CARRY
FETCH sX, (sY)	Načte data z scratchpad RAM ukazující registr sY do registru sX	$sX \leftarrow RAM[(sY)]$	-	-
FETCH sX, ss	Načte data z scratchpad RAM z adresy ss do registru sX	$sX \leftarrow RAM[(ss)]$	-	-
STORE sX, (sY)	Zapíše data z registru sX do scratchpad RAM na adresu ukazující registrem sY	$RAM[(sY)] \leftarrow sX$	-	-
STORE sX, ss	Zapíše data z registru sX do scratchpad RAM na adresu ss	$RAM[(ss)] \leftarrow sX$	-	-
LOAD sX, kk	Přesune konstantu do registru sX	$sX \leftarrow kk$	-	-
LOAD sX, kk	Přesune hodnotu registru sY do registru sX	$sX \leftarrow sY$	-	-
INPUT sX, (sY)	Načte data ze vstupního portu ukazovaného registrem sY do registru sX	$PORT_ID \leftarrow sY$ $sX \leftarrow IN_PORT$	-	-
INPUT sX, pp	Načte data ze vstupního portu na adrese pp do registru sX	$PORT_ID \leftarrow pp$ $sX \leftarrow IN_PORT$	-	-
OUTPUT sX, (sY)	Zapíše data na výstupní port ukazovaného registrem sY z registru sX	$PORT_ID \leftarrow sY$ $OUT_PORT \leftarrow sX$	-	-
OUTPUT sX, pp	Zapíše data na výstupní port na adrese pp z registru sX	$PORT_ID \leftarrow pp$ $OUT_PORT \leftarrow sX$	-	-

Instrukce pro volání podprogramu

Instrukce	Popis	Funkce	ZERO	CARRY
CALL aaa	Nepodmíněné volání podprogramu aaa	$TOS \leftarrow PC$ $PC \leftarrow aaa$	-	-
CALL C, aaa	Zavolá podprogram aaa, je-li Carry bit nastaven	If Carry=1, { $TOS \leftarrow PC$, $PC \leftarrow aaa$ }	-	-
CALL NC, aaa	Zavolá podprogram aaa, je-li Carry bit vynulován	If Carry=0, { $TOS \leftarrow PC$, $PC \leftarrow aaa$ }	-	-
CALL NZ, aaa	Zavolá podprogram aaa, je-li Zero bit vynulován	If Zero=0, { $TOS \leftarrow PC$, $PC \leftarrow aaa$ }	-	-
CALL Z, aaa	Zavolá podprogram aaa, je-li Zero bit nastaven	If Zero=0, { $TOS \leftarrow PC$, $PC \leftarrow aaa$ }	-	-

Instrukce pro návrat z podprogramu

Instrukce	Popis	Funkce	ZERO	CARRY
RETURN	Nepodmíněný návrat z podprogramu	$PC \leftarrow TOS+1$	-	-
RETURN C	Je-li Carry bit nastaven, provede se návrat z podprogramu	If Carry=1, $PC \leftarrow TOS+1$	-	-
RETURN NC	Je-li Carry bit vynulován, provede se návrat z podprogramu	If Carry=0, $PC \leftarrow TOS+1$	-	-
RETURN NZ	Je-li Zero bit vynulován, provede se návrat z podprogramu	If Zero=0, $PC \leftarrow TOS+1$	-	-
RETURN Z	Je-li Zero bit nastaven, provede se návrat z podprogramu	If Zero=1, $PC \leftarrow TOS+1$	-	-

Instrukce pro návrat z obsluhy přerušení

Instrukce	Popis	Funkce	ZERO	CARRY
RETURNI ENABLE/DISABLE	Návrat z obsluhy přerušení. Příchod následujícího přerušení povolen/zakázán.	$PC \leftarrow TOS$ Zero ← předchozí Zero Carry ← předchozí Carry Interrupt_Enable=1/0	?	?

Instrukce pro povolení/zakázání přerušení

Instrukce	Popis	Funkce	ZERO	CARRY
ENABLE INTERRUPT	Příchod přerušení povolen	INTERRUPT_ENABLE =1	-	-
DISABLE INTERRUPT	Příchod přerušení zakázán	INTERRUPT_ENABLE=0	-	-

Příloha 2: Popis vývodů konektoru Expansion Header 50-pin vývojové desky Celoxica RC10

Expansion header pin	ATA funkce	Expansion header funkce	FPGA pin
1	Reset	IO0	A12
2	GND	GND	-
3	D7	IO2	F11
4	D8	IO1	E11
5	D6	IO4	C11
6	D9	IO3	D11
7	D5	IO6	E13
8	D10	IO5	E12
9	D4	IO8	C12
10	D11	IO7	D12
11	D3	IO10	D14
12	D12	IO9	D13
13	D2	IO12	A14
14	D13	IO11	B14
15	D1	IO14	C14
16	D14	IO13	C15
17	D0	IO16	A15
18	D15	IO15	B15
19	GND	GND	-
20	Keypin	Pin removed	-
21	DMARQ	IO17	C18
22	GND	GND	-
23	nDOIW	IO18	B18
24	GND	GND	-
25	nDIOR	IO19	E16

Expansion header pin	ATA funkce	Expansion header funkce	FPGA pin
26	GND	GND	-
27	IORDY	IO20	D18
28	CSEL	IO21	D17
29	nDMACK	IO22	D16
30	GND	GND	-
31	INTRQ	IO23	E18
32	Reserved	IO24	E17
33	DA1	IO25	E15
34	nPDIAG	IO26	F15
35	DA0	IO27	F17
36	DA2	IO28	G18
37	nCS0	IO29	G16
38	nCS1	IO30	G15
39	nDASP1	IO31	J17
40	GND	GND	-
41	Pin removed	Pin removed	-
42	Pin removed	Pin removed	-
43	IO32	IO32	H18
44	+3.3V	+3.3V (0.5A max)	-
45	IO33	IO33	H17
46	+5V	+5V (0.5A max)	-
47	CLK0	CLK0	E10
48	+12V	+12V (0.5A max)	-
49	CLK1	CLK1	F10
50	GND	GND	-

Příloha 3: Parametry GSM modulu Motorola G24

Základní vlastnosti

- Podporuje GSM Quad Band, 850/900/1800/1900 MHz
- Rozměry: 24.4 x 45.2 x 6.0 mm
- Upevnění: dva otvory 2,4mm
- Hmotnost: 10.1 g
- Pracovní teplota: -20°C to +60°C
- Skladovací teplota: -40°C to +85°C
- Napájecí napětí: 3.3 to 4.2 V
- Proudový odběr: <2.5mA @DRX9 (sleep mode)
- Vysílací výkon: 850/900 MHz - třída 4 (2 W): 1800/1900 MHz - třída 1 (1 W)
- Citlivost přijímače: 106dBm
- **Připojovací konektory**
 - 70 pin board-to-board
 - RF MMCX SIM karta: 3.0V
 - STK 3.1
- **Rozhraní**
 - USB 2.0 full speed
 - UART
 - BR from 300 bps to 115 Kbps
 - Auto BR
 - Dva fyzické UARTy pro AT příkazy & data
- **Vlastnosti implementované JAVY**
 - **JSR 185 JTWI vyhovuje :**
 - JSR 139 CLDC 1.1
 - JSR 118 MIDP 2.0
 - JSR 135 MMAP 1.1
 - JSR 120 WMA 1.1
 - **SR 75 vyhovuje :**
 - File connection API
 - PIM API
 - Patentované API

- 16 GPIO
- 3x AD převodník
- 3 simulovatelné sériové spojení (2 UART & USB)
- CSD/Hlasové volání
- General operations and settings
 - OTA Midlet1 download
 - Midlet auto start
 - Více než 2 MB pro Java aplikace
 - Více než 512 KB RAM
 - Přímé ladění

Datové vlastnosti

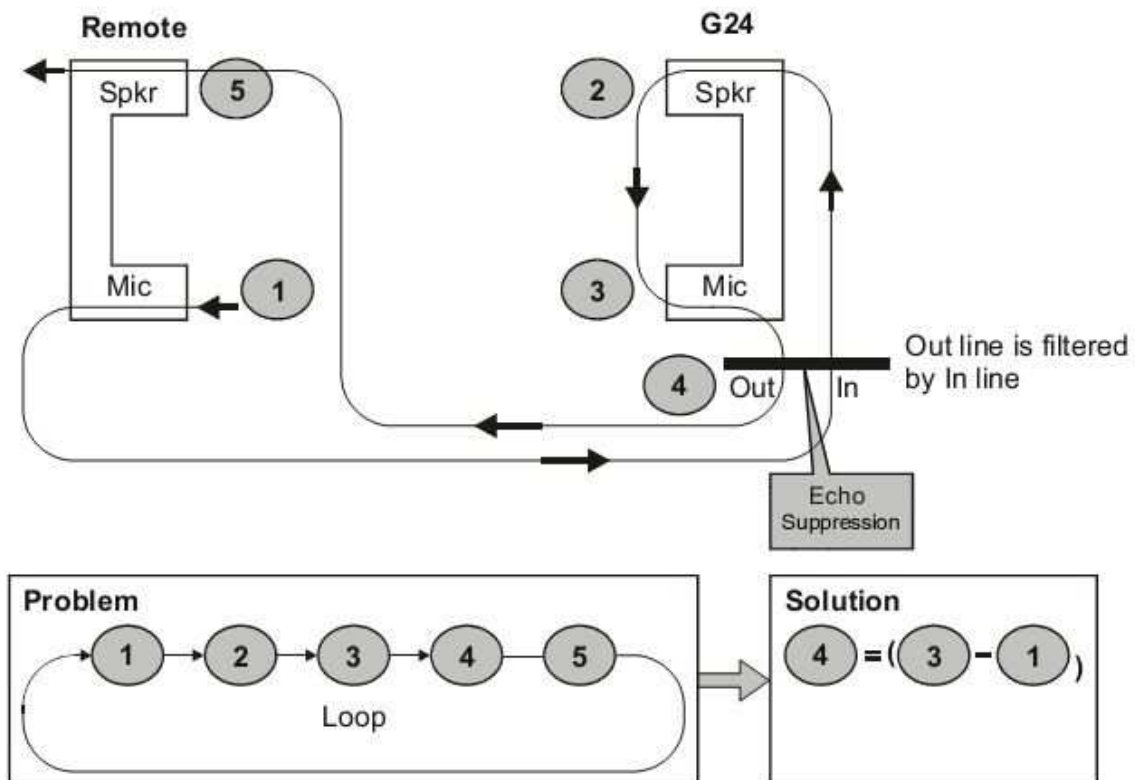
- **GPRS**
 - Multi slot class 10 (4 Down; 2 Up; 5 celkem)
 - Max BR 85.6 Kbps
 - Třída B GSM 07.10 multiplexní protokol
 - Kódovací schema CS1-CS4
 - Vestavěný TCP/IP a UDP/IP stack
- **EDGE** (v závislosti na modelu)
 - Multi slot třídy 10 (4 Down; 2 Up; 5 celkem)
 - Max BR Downlink 236.8 Kbps (přes RS232)
 - Kódovací schema MCS1-MCS9
- **CSD**
 - Max BR 14.4 Kbps
- **SMS**
 - MO / MT Text a PDU mód
 - Informace buňky
- **FAX** Třídy 1

¹ Midlet – aplikace napsána v Javě pro mobilní zařízení

Hlasové spojení

- Telefonie
- Digitální audio signál
- Dvě oddělené audio linky
- Kódování EFR/HR/FR/AMR
- Podpora DTMF
- Další funkce: potlačení echa, potlačení rušivých zvuků; vedlejší tón; řízení hlasitosti

Obr. Princip řešení potlačení echa GSM modulu G24



Služby závislé na GSM síti

- USSD II (Unstructured Supplementary Services Data)
- Předání hovoru
- Přidržení hovoru, konferenční hovor
- Přesměrování hovoru
- Indikace zmeškaného hovoru
- AOC
- Blokování hovorů

Podpora znakových sad

- UTF8
- UCS2
- GSM
- IRA
- HEX

Indikace stavu/ovládání

- 8 GPIO
- 3x A/D převodník
- GSM/GPRS pokrytí
- Wake up vstup/výstup
- Detekce přítomnosti antény
- Teplotní senzor
- Napěťový senzor

AT příkazy

- GSM 07.05
- GSM 07.07
- GSM 07.10
- Motorola proprietary AT commands

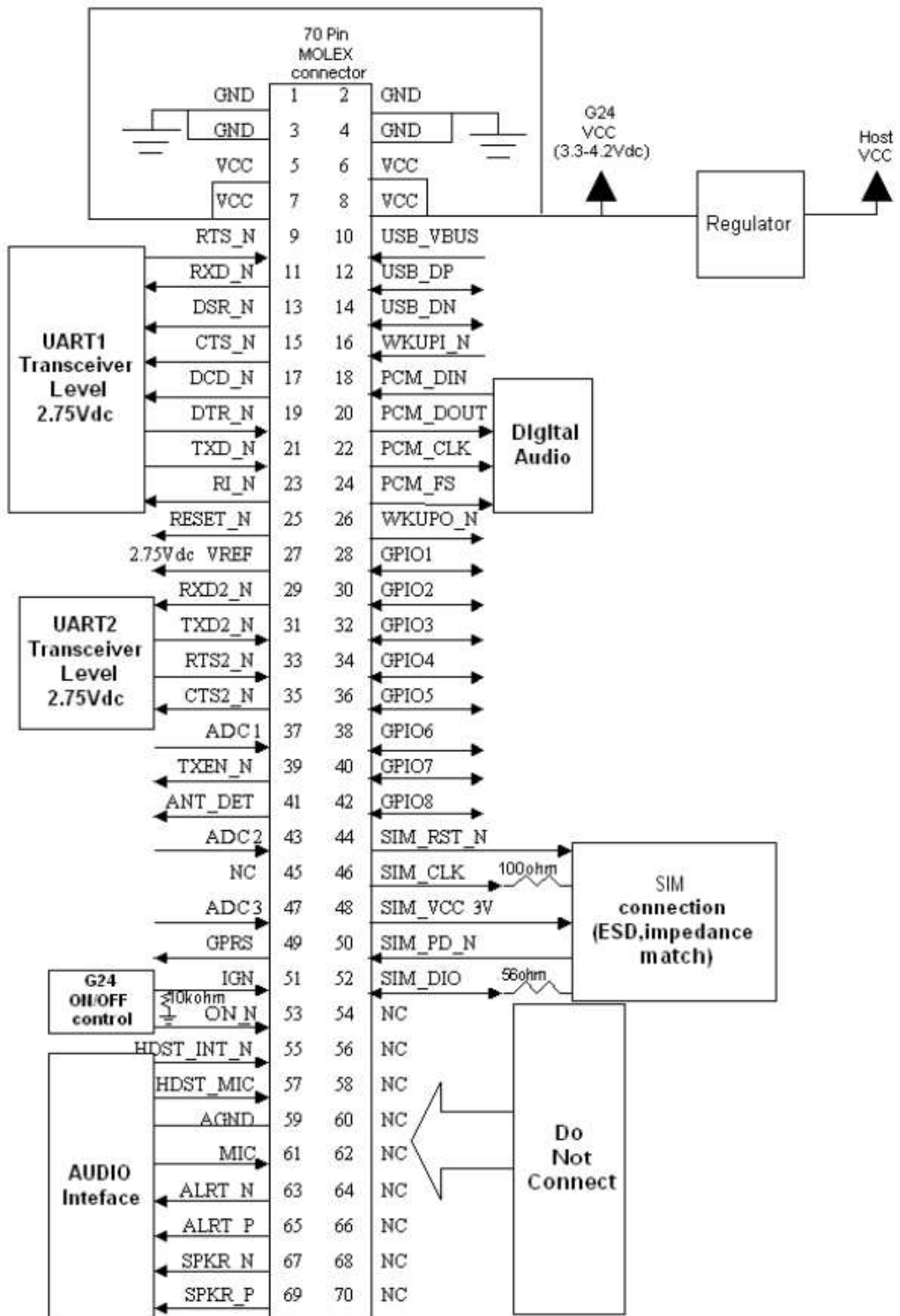
Příslušenství

- Zavaděč firmware prostřednictvím sériové linky
- Data logger
- Vývojový kit

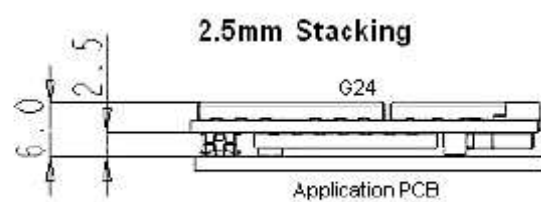
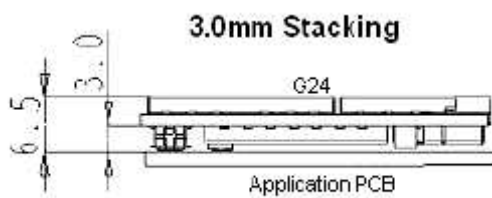
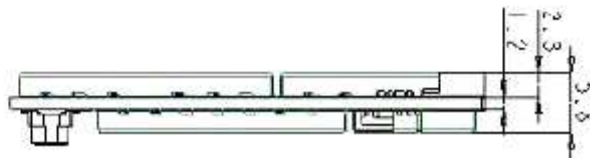
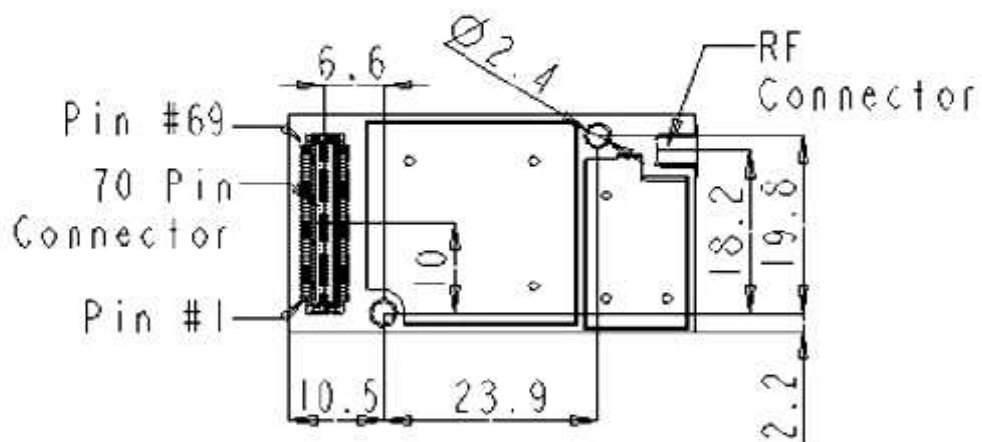
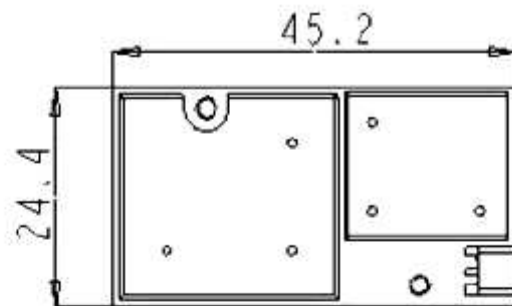
Odpovídá směrnicím

- FTA, FCC, DOC, PTCRB
- R&TEE
- GCF
- EMC
- QS9000 manufacturing
- RoHS

Příloha 4: Zapojení konektoru MOLEX GSM modulu Motorola G24



Příloha 5: Technické parametry konektoru MOLEX GSM modulu Motorola G24



Příloha 6: Popis vývodů konektoru MOLEX GSM modulu Motorola G24

Pin	Signal Name	Description	I/O	H/L	Internal PU/PD	Parameter	Condotions	Level									
								Min	Typ	Max	Units						
Power:																	
1	GND	Ground															
2																	
3																	
4																	
5	VCC	DC power supply	I			V_{IN} I_{MAX} I_{OFF}	VCC=3.6V	3.3	3.6	4.2	V						
6																	
7																	
8																	

Pin	Signal Name	Description	I/O	H/L	Internal PU/PD	Parameter	Condotions	Level			
								Min	Typ	Max	Units
Control:											
27	VREF	Reference regulator output	O			V_{OUT} I_{OUT}	$I_{OUT}<200mA$ Active mode Standby mode	-3%	2.75 50	+3% 200 2	V mA
16	WКУPI_N	G24 wakeup input	I	L	22K PU	V_{IH} V_{IL}		2.0	2.775 0	3.0 0.4	V
26	WКУPO_N	Host wakeup output	O	L	22K PU	V_{OH} V_{OL}	$I_{OUT}<2mA$		2.775 0	0.2	V
25	RESET_N	Reset signal output	O	L	47K PU	V_{OH} V_{OL}	$I_{OUT}<4mA$		2.775 0	0.1	V
53	ON_N	On/Off switch	I	L	200K PU	V_{IH} V_{IL}			2.775 0	3.0 0.2	V
51	IGN	Ignitron input	I	H		V_{IH} V_{IL}			2.775 0	16 0.4	V
39	TXEN_N	Transmit indicator	O	L		V_{OH} V_{OL}	$I_{OUT}<4mA$		2.775 0	0.1	V
41	ANT_DET	Antenna presence indicator	O	L		V_{OH} V_{OL}	$I_{OUT}<2mA$		2.775 0	0.2	V
49	GPRS	GPRS/EGPRS coverage indicator	O	L		V_{OH} V_{OL}	$I_{OUT}<2mA$		2.775 0	0.2	V

Pin	Signal Name	Description	I/O	H/L	Internal PU/PD	Parameter	Conditions	Level			
								Min	Typ	Max	Units
UART1:											
21	TXD_N	UART1 TXD	I	L	100K PU	V _{IH} V _{IL} V _{OH} V _{OL}	I _{OUT} ≤ 2mA	2.0	2.775	3.0	V
11	RXD_N	UART1 RXD	O	L	100K PU						
9	RTS_N	UART1 RTS	I	L	100K PU						
15	CTS_N	UART1 CTS	O	L							
19	DTR_N	UART1 DTR	I	L	100K PU						
13	DSR_N	UART1 DSR	O	L	100K PU						
17	DCD_N	UART1 DCD	O	L	100K PU						
23	RI_N	UART1 RI	O	L	100K PU						
UART2:											
29	RXD2_N	UART2 RXD	O	L	100K PU	V _{IH} V _{IL} V _{OH} V _{OL}	I _{OUT} ≤ 2mA	2.0	2.775	3.0	V
31	TXD2_N	UART2 TXD	I	L	100K PU						
33	RTS2_N	UART2 RTS	I	L	100K PU						
35	CTS2_N	UART2 CTS	O	L	100K PU						
USB:											
29	USB_VBUS	USB bus power	I	H		V _{IH} V _{IL} V _{OH} V _{OL}	NOTE1	4.5	5.0	5.25	V
31	USB_DP	USB bus serial data	I/O	H							
33	USB_DN	USB bus serial data	I/O	L							
SIM Card:											
50	SIM_PD_N	SIM presence detect	I	L	47K PU	V _{IH} V _{IL}	NOTE2	2.0	2.775	3.0	V
48	SIM_VCC	SIM supply	O	H							
44	SIM_RST_N	SIM reset	O	L	5.6K PU	V _{OH}					
52	SIM_DIO	SIM serial data	I/O	H	5.6K PU	V _{OL}					
46	SIM_CLK	SIM clock	O	H	5.6K PU						
Digital Audio:											
29	PCM_DIN	Digital audio receive	I	H	100K PU	V _{IH} V _{IL} V _{OH} V _{OL}	I _{OUT} ≤ 2mA	2.0	2.775	3.0	V
31	PCM_DOUT	Digital audio transmit	O	H	100K PU						
33	PCM_CLK	Digital audio clock	O	H	100K PU						
35	PCM_FS	Digital audio frame sync.	O	H	100K PU						

Pin	Signal Name	Description	I/O	H/L	Internal PU/PD	Parameter	Condotions	Level			
								Min	Typ	Max	Units
GPIO:											
28	GPIO1	General purpose I/O	I/O		100K PU	V_{IH} V_{IL} V_{OH} V_{OL}	$I_{OUT} \leq 2mA$	2.0	2.775	3.0	V
30	GPIO2	General purpose I/O	I/O		100K PU						
32	GPIO3	General purpose I/O	I/O		22K PU						
34	GPIO4	General purpose I/O	I/O		22K PU						
36	GPIO5	General purpose I/O	I/O		22K PU						
38	GPIO6	General purpose I/O	I/O		22K PU						
40	GPIO7	UART1 DCD	I/O		22K PU						
42	GPIO8	UART1 RI	I/O		22K PU						
Audio:											
67	SPKR_N	Speaker inverted	O			R_L V_{ACPP}	Single ended, no load		32	2.5	Ω V
69	SPKR_P	Speaker	O								
63	ALTR_N	Alert speaker inverted	O			R_L V_{ACPP}	Single ended, no load		8	3.5	Ω V
65	ALTR_P	Alert speaker	O								
61	MIC	Microphone input	I			R_{IN} V_{PP}			1K	2.5	Ω V
59	AGND	Audio ground									
57	HDST_MIC	Headset microphone input	I			R_{IN} V_{PP}			1K	2.5	Ω V
55	HDST_INT_N	Headset detect interrupt	I		200K PU	V_{IH} V_{IL}		2.0	2.775 0	3.0 0.2	V V
A/D:											
37	ADC1	General purpose A/D	I			V_{IN}		0		2.75	V
43	ADC 2	General purpose A/D	I			$V_{IN-ACTIVE}$		0		2.3	V
47	ADC3	General purpose A/D	I			I_{ADC}			0.75	1	mA
45	UID	Do Not Use				Resolution			10		mV
Display:											
54	CLI_CS	Do Not Use									
60	LCD_RS	Do Not Use									
56	LCD_DATA	Do Not Use									
58	LCD_CLK	Do Not Use									
Data Logger:											
70	SPI_CS	Do Not Use									
62	SPI_IRQ_N	Do Not Use									
64	SPI_DIN	Do Not Use									
68	SPI_DOUT	Do Not Use									
66	SPI_CLK	Do Not Use									

Note 1: Per USB Specifications Rev 2.0.

Note 2: Per ISO 7816-3 IC specifications.

Příloha 7: Obsah přiloženého CD disku

- /codes/** - zdrojový kód programu
- /hardware/** - schéma zapojení, plošný spoj
- /text/** - text bakalářské práce